

**RANCANG BANGUN *LOW NOISE AMPLIFIER* 2 TINGKAT  
PADA FREKUENSI 2,4 – 2,5 GHz MENGGUNAKAN METODE  
PENYESUAI IMPEDANSI SALURAN MIKROSTRIP**

**TIPLA DANIATI**

**5215122653**



Skripsi Ini Disusun Sebagai Salah Satu Persyaratan Untuk Memperoleh Gelar  
Sarjana Pendidikan

**PROGRAM STUDI PENDIDIKAN TEKNIK ELEKTRONIKA  
FAKULTAS TEKNIK**


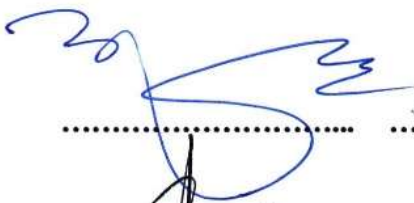

**UNIVERSITAS NEGERI JAKARTA**

**2017**

**LEMBAR PENGESAHAN**

NAMA	TANDA TANGAN	TANGGAL
<b><u>Drs. Mufti Ma'sum, M.Pd</u></b> (Dosen Pembimbing I)		13 / 2017 / 2
<b><u>Dr. Baso Marudani, MT</u></b> (Dosen Pembimbing II)		13 / 2017 / 2

**PENGESAHAN PANITIA UJIAN SIDANG**

NAMA	TANDA TANGAN	TANGGAL
<b><u>Drs. Wisnu Djatmiko, MT</u></b> (Ketua)		8 / 2017 / 2
<b><u>Efri Sandi, S.Pd, MT</u></b> (Sekertaris)		7 / 2017 / 2
<b><u>Dr. Muhammad Yusro, MT</u></b> (Dosen Ahli)		10 / 2017 / 2

## LEMBAR PERNYATAAN

Dengan ini saya menyatakan bahwa :

1. Karya tulis skripsi dengan judul “Rancang Bangun *Low Noise Amplifier* 2 Tingkat Pada Frekuensi 2,4 – 2,5 GHz Menggunakan Metode *Penyesuai Impedansi Saluran Mikrostrip*” adalah asli dan belum pernah diajukan untuk mendapatkan gelar akademik Sarjana, baik di Universitas Negeri Jakarta maupun di perguruan tinggi lain.
2. Karya tulis ini adalah murni gagasan, rumusan dan penelitian saya sendiri dengan arahan dosen pembimbing.
3. Karya tulis ini tidak terdapat karya atau pendapat yang telah ditulis atau dipublikasikan orang lain, kecuali secara tertulis dengan jelas dicantumkan sebagai acuan dalam naskah dengan disebutkan nama pengarang dan dicantumkan dalam daftar pustaka.
4. Pernyataan ini saya buat dengan sesungguhnya dan apabila dikemudian hari terdapat penyimpangan dan ketidakbenaran dalam pernyataan ini, maka saya bersedia menerima sanksi akademik berupa pencabutan gelar yang telah diperoleh karena karya tulis ini, serta sanksi lainnya sesuai norma yang berlaku di Universitas Negeri Jakarta.

Jakarta, Januari 2017

Yang Membuat Pernyataan



## KATA PENGANTAR

Puji syukur penulis sampaikan kepada Allah Subhanahu Wa Ta'ala atas segala Karunia dan Rahmat-Nya sehingga skripsi ini dapat terselesaikan. Penulisan skripsi ini dilakukan dalam rangka memenuhi salah satu syarat untuk mencapai gelar Sarjana Pendidikan Teknik Elektronika, Fakultas Teknik, Universitas Negeri Jakarta. Saya menyadari bahwa tanpa bantuan dan bimbingan dari berbagai pihak, sangatlah sulit bagi saya untuk menyusun skripsi ini. Oleh karena itu, saya mengucapkan terima kasih kepada:

- 1) Bapak Pitoyo Yuliatmojo, MT selaku Ketua Program Studi Pendidikan Teknik Elektronika dan selaku penasehat akademik.
- 2) Bapak Drs. Mufti Ma'sum M.Pd, MT selaku dosen pembimbing I atas segala ketulusan, kesabaran dan motivasi untuk menyelesaikan skripsi.
- 3) Bapak Dr. Baso Maruddani, MT, selaku dosen pembimbing II atas segala ketulusan, kesabaran dan motivasi untuk menyelesaikan skripsi.
- 4) Bapak Yana Taryana, MT, selaku pembimbing pendamping dari LIPI yang senantiasa membimbing peneliti dalam merealisasikan skripsi agar sesuai dengan perancangan.
- 5) Kedua orang tua dan ketiga kakak penulis saya yang telah memberikan kasih sayang yang tidak ternilai harganya, semangat, dan juga atas doa yang tidak pernah terhenti diucapkan sehingga peneliti dapat menyelesaikan skripsi dengan baik.
- 6) Rekan-rekan mahasiswa/i Pendidikan Teknik Elektronika angkatan 2011/2012 yang telah membantu dan memberi dukungan dalam penyusunan skripsi ini.

Akhir kata, semoga Allah Subhanahu Wa Ta'ala membalas segala kebaikan semua pihak yang telah membantu penyusunan skripsi ini dengan balasan yang lebih baik. Semoga skripsi ini membawa manfaat yang besar bagi pengembangan ilmu pengetahuan dan teknologi.

Jakarta, Januari 2017



Peneliti

## ABSTRAK

**Tipla Daniati, Rancang Bangun Low Noise Amplifier 2 Tingkat pada frekuensi 2,4 - 2,5 GHz Menggunakan Metode Penyesuai Impedansi Saluran Mikrostrip.** Skripsi. Jakarta, Program Studi Pendidikan Teknik Elektronika, Fakultas Teknik, Universitas Negeri Jakarta, 2017.

Penelitian ini bertujuan untuk mendesain, membuat, dan mengukur *Low Noise Amplifier* (LNA) dengan menggunakan konfigurasi *cascade* dua tingkat pada frekuensi 2,4 - 2,5 GHz menggunakan simulasi Perangkat Lunak *Advance Design System* (ADS) 2011 dan alat ukur *Spectrum Analyzer*, *Signal Generator*, *Noise Source* dan *Vector Network Analyzer* (VNA). Penelitian dilaksanakan di Laboratorium Telekomunikasi Teknik Elektro Universitas Negeri Jakarta, pada bulan Mei – November 2016. Penelitian juga dilaksanakan di Laboratorium P2ET (Pusat Penelitian Elektronika dan komunikasi) LIPI Bandung, pada bulan Oktober – November 2016.

Transistor yang digunakan dalam penelitian adalah E-PHEMT tipe ATF-55143 dengan karakteristik *high gain* dan *low noise*. Pembiasan yang digunakan dalam perancangan LNA adalah *Voltage Divider*. *Penyesuai Impedansi yang digunakan* adalah saluran mikrostrip dengan teknik *single stub* untuk meminimalisir efek *parasitic*. Konfigurasi transistor yang digunakan adalah *cascade* untuk menghasilkan *gain* yang tinggi, menurunkan *noise figure*, dan meningkatkan kestabilan transistor.

Pada hasil desain yang disimulasikan pada Perangkat Lunak ADS 2011 telah memenuhi semua spesifikasi yang diharapkan pada frekuensi 2,4 – 2,5 GHz dengan memiliki nilai  $S_{21}$  (*gain*) > 16 dB yaitu 30,693 dB, NF < 1,5 dB yaitu 1,248 dB,  $S_{11}$  (*Input Return Loss*) dan  $S_{22}$  (*Output Return Loss*) < -10 dB yaitu -70,358 dan -72,982 dB, VSWR *Input* dan *Output* < 2 yaitu 1,001 dan 1,0004, kestabilan (K) > 1 yaitu 5,280 serta Impedansi *input* dan *output*  $\approx 50\Omega$  yaitu  $50,010 + j0,029$  dan  $49,991 + j0,02$ .

Berdasarkan Hasil Pengukuran LNA pada frekuensi 2,45 GHz didapatkan  $S_{21}$  (*gain*) sebesar 22,17 dB  $S_{11}$  (*Input Return Loss*) sebesar -4,117 dB  $S_{22}$  (*Output Return Loss*) sebesar -13,049, VSWR *input* 4,297 dan VSWR *output* 1,572. Sedangkan pengukuran terbaik yang didapatkan  $S_{21}$  (*gain*) sebesar 24,05 dB pada frekuensi 2,05 GHz,  $S_{11}$  (*Input Return Loss*) sebesar -5,700 dB (pada frekuensi 2,0 GHz),  $S_{22}$  (*Output Return Loss*) sebesar -27,570 dB pada (frekuensi 2,045 GHz), VSWR *input* 3,07 (pada frekuensi 2,0 GHz) dan VSWR *output* 1,09 (pada frekuensi 2,045).

**Kata kunci :** *Low Noise Amplifier* (LNA), *Cascade*, *Voltage Divider*, E-PHEMT, *penyesuai impedansi saluran mikrostrip*, *Single Stub*, *Advance Design System* (ADS) 2011, *Spectrum Analyzer*, *Signal Generator*, *Noise Source* dan *Vector Network Analyzer* (VNA)

## ABSTRACT

**Tipla Daniati**, Design of Two Stage Low Noise Amplifier at 2,4 -2,5 GHz Frequency using Mikrostrip line Matching Network Method. Thesis. Jakarta, Education Program Electronic Engineering, Faculty of Engineering, Universitas Negeri Jakarta, 2017.

This Research aims to design, build, and measure Low Noise Amplifier (LNA) with two stage cascade configuration at 2,4 -2, 5 GHz frequency using advance design system software and measurement by dan alat ukur *Spectrum Analyzer*, *Signal Generator*, *Noise Source* dan *Vector Network Analyzer* (VNA), The research was carried out in the laboratory of department of electrical engineering faculty of telecommunication engineering of universitas negeri Jakarta in May 2016 – January 2017. The research also was carried out in the laboratory at research center of electronics and telecommunications (P2ET) LIPI Bandung in October 2016 – November 2016

The transistor used in the research is a kind of E-PHEMT type of ATF-55143 with the characteristic of high gain and low noise. Design of LNA is using Voltage Divider Biasing and microstrip line matching network with single stub technique to minimize paracitics effects. Transistor Configuration using cascade to produce high gain and improve stability of the transistor

The result design LNA from simulation by ADS 2011 has reached all of expected specification at 2,45 GHz frequency with  $S_{21}$  (*gain*) > 16 dB is 30,693 dB,  $NF < 1,5$  dB is 1,248 dB ,  $S_{11}$  (*Input Return Loss*) and  $S_{22}$  (*Output Return Loss*) < -10 dB is = - 70,358 dan 72,982 dB,  $VSWR$  *Input* and *Output* < 2 is 1,001 and 1,0004 ,  $Stability$  (K) > 1 is 5,280 and also Impedansi *input* and *output*  $\approx 50\Omega$  is  $50,010 + j0,029$  and  $49,991 + j0,02$ .

Based On the measurement result of LNA at 2,45 GHz frequency, obtained  $S_{21}$  (*gain*) is 22,17 dB  $S_{11}$  (*Input Return Loss*) is - 4,117 dB  $S_{22}$  (*Output Return Loss*) is -13,049,  $VSWR$  *input* 4,297 and  $VSWR$  *output* 1,572. Whereas, the best measurement of  $S_{21}$  (*gain*) is 24,05 dB (at 2,05 GHz Frequency) ,  $S_{11}$  (*Input Return Loss*) is -5,700 dB (at 2,0 GHz Frequency) ,  $S_{22}$  (*Output Return Loss*) is -27,570 dB pada ( 2,045 GHz Frequency),  $VSWR$  *input* 3,07 ( at 2,0 GHz frequency) dan  $VSWR$  *output* 1,09 (at 2,045 GHz frequency).

**Kata kunci :** *Low Noise Amplifier (LNA), Cascade, Voltage Divider, E-PHEMT ATF-55143, Microstrip Line Matching Network, Single Stub, Advance Design System (ADS) 2011, Spectrum Analyzer, Signal Generator, Noise Source dan Vector Network Analyzer (VNA)*

## DAFTAR ISI

<b>COVER</b> .....	i
<b>LEMBAR PENGESAHAN</b> .....	ii
<b>LEMBAR PERNYATAAN</b> .....	iii
<b>KATA PENGANTAR</b> .....	iv
<b>ABSTRAK</b> .....	v
<b>ABSTRACT</b> .....	vi
<b>DAFTAR ISI</b> .....	vii
<b>DAFTAR GAMBAR</b> .....	xii
<b>DAFTAR TABEL</b> .....	xvii
<b>DAFTAR LAMPIRAN</b> .....	xix
<b>BAB I PENDAHULUAN</b> .....	1
1.1. Latar Belakang Masalah .....	1
1.2. Identifikasi Masalah .....	4
1.3. Pembatasan Masalah .....	5
1.4. Perumusan Masalah.....	6
1.5. Tujuan Penelitian.....	6
1.6. Manfaat Penelitian.....	6
<b>BAB II TINJAUAN PUSTAKA</b> .....	7
2.1. Kajian Teoritik .....	7
2.1.1. Defini Rancang Bangun .....	7
2.1.2. Low Noise Ampifier (LNA) .....	7
2.1.2.a Scattering Parameter.....	9
2.1.2.b Parameter Low Noise Amplifier .....	11

b.1.	Kestabilan .....	11
b.2.	Gain .....	12
b.3.	VSWR .....	14
b.4.	Input dan Output Return Loss .....	15
b.5.	Noise Figure .....	16
2.1.2.c	DC Bias Transistor .....	18
c.1.	Transistor FET .....	19
c.2.	Bias Transistor JFET .....	28
2.1.2.d	Konfigurasi Low Noise Amplifier.....	32
d.1.	<i>Cascode</i> .....	32
d.2.	<i>Cascade</i> .....	33
2.1.2.e	Penyesuai Impedansi (Impedansi Matching).....	34
e.1.	Penyesuai Impedansi Stub Tunggal ( <i>Single Stub</i> ).....	35
e.1.1.	Solusi Analitis.....	36
2.1.2.f	Saluran Mikrostrip.....	38
2.2.	Kerangka Berpikir .....	39
<b>BAB III METODOLOGI PENELITIAN .....</b>		<b>42</b>
3.1.	Tempat dan Waktu Penelitian .....	42
3.2.	Metode Pengembangan Produk.....	42
3.2.1.	Tujuan Pengembangan .....	42
3.2.2.	Metode Pengembangan .....	42
3.2.3.	Sasaran Produk.....	44
3.2.4.	Instrumen .....	44
3.3.	Prosedur Pengembangan .....	45



3.3.1.	Tahap Penelitian dan Pengumpulan Informasi .....	45
3.3.2.	Tahap Perencanaan.....	47
3.3.2.a.	Penentuan Karakteristik Low Noise Amplifier .....	47
3.3.2.b.	Penentuan Jenis Material.....	47
3.3.2.c.	Pemilihan Jenis Transistor.....	48
3.3.2.d.	Penentuan Jenis Bias DC.....	49
3.3.2.e.	Penentuan Konfigurasi LNA .....	51
3.3.2.f.	Penentuan Jumlah Stage (Tingkat).....	51
3.3.2.g.	Penentuan Jenis Impedance Matching.....	52
3.3.3.	Tahap Desain Produk .....	56
3.3.3.a.	Desain Low Noise Amplifier Dengan software Advance Design System (ADS) 2011 .....	56
3.3.3.b.	Validasi Desain Low Noise Amplifier (LNA) .....	56
3.3.3.c.	Desain Layout Rangkaian LNA dengan Altium 2013 .....	57
3.3.3.d.	Uji Coba Produk.....	58
d.1.	Fabrikasi Low Noise Amplifier (LNA).....	58
d.2.	Penyolderan Komponen LNA .....	59
d.3.	Pengukuran Hasil Fabrikasi LNA .....	60
d.3.1.	Pengukuran hasil Fabrikasi LNA dengan Vector Network Analyzer .....	60
d.3.2.	Pengukuran Hasil Fabrikasi LNA dengan Signal Generator, Spectrum Analyzer .....	62
d.3.3.	Pengukuran Hasil Fabrikasi LNA dengan Spectrum Analyzer dan Noise Soure.....	63

3.4.	Teknik Pengumpulan Data .....	64
3.5.	Teknik Analisis Data .....	65
<b>BAB IV HASIL PENELITIAN DAN PEMBAHASAN.....</b>		<b>70</b>
4.1.	Hasil Pengembangan Produk.....	70
4.2.1.	Hasil Perencanaan .....	70
4.2.2.a.	Hasil Nilai Komponen Resistor Pada Bias Transistor.....	70
4.2.2.b.	Hasil Penyesuaian Nilai $C_{\text{blocking}}$ dan $L_{\text{blocking}}$ .....	73
4.2.2.c.	Hasil Penyesuaian Jumlah Stage .....	75
4.2.2.d.	Hasil Perhitungan Penyesuai Impedansi Dengan Saluran Mikrostrip .....	81
d.1.	Penyesuai Impedansi Input ( <i>Input matching Impedance</i> ) .....	83
d.2.	Penyesuai Impedansi Output ( <i>Output Matching Impedance</i> ) .....	91
4.2.2.e.	Hasil Akhir Rangkaian LNA .....	98
4.2.	Kelayakan Produk (Teoritik dan Empiris) .....	101
4.2.1.	Hasil Desain Layout LNA pada Altium.....	101
4.2.2.	Hasil Simulasi pada software ADS 2011 .....	102
4.2.2.a.	$S_{11}$ (Input Return Loss).....	102
4.2.2.b.	$S_{22}$ (Output Return Loss).....	103
4.2.2.c.	$S_{21}$ (Gain) .....	103
4.2.2.d.	Noise Figure (Noise Figure).....	104
4.2.2.e.	Kestabilan .....	105
4.2.2.f.	VSWR Input dan Output .....	105
4.2.2.g.	Impedansi Input dan Output .....	106
4.3.	Efektifitas Produk (Melalui Uji Coba) .....	107

4.3.1.	Hasil Fabrikasi LNA .....	107
4.3.2.	Hasil Pengukuran dengan <i>Spectrum Analyzer</i> , <i>Vector signal generator</i> sdan <i>Vector Network Analyzer</i> .....	107
4.3.2.a.	Pengukuran $S_{11}$ (Input Return Loss) .....	108
4.3.2.b.	Pengukuran VSWR Input .....	109
4.3.2.c.	Pengukuran $S_{22}$ (Output Return Loss) .....	110
4.3.2.d.	Pengukuran VSWR Ouput .....	111
4.3.2.e.	Pengukuran Daya Output dan Gain .....	112
4.3.2.f.	Pengukuran Noise Figure .....	116
4.4.	Pembahasan .....	117
4.4.1.	Perbandingan Hasil Dimensi Desain dan Fabrikasi .....	117
4.4.2.	Perbandingan Hasil Simulasi dengan Hasil Pengukuran LNA .....	118
<b>BAB V KESIMPULAN DAN SARAN</b> .....		127
5.1.	Kesimpulan .....	127
5.2.	Saran .....	129
<b>DAFTAR PUSTAKA</b> .....		130
<b>LAMPIRAN</b> .....		133

## DAFTAR GAMBAR

Gambar 1.1	Ilustrasi jaringan Wi-Fi di rumah.....	2
Gambar 2.1	Blok Diagram LNA pada Frekuensi 2,4 -2,5 GHz .....	8
Gambar 2.2	Rangkaian 2 Port.....	9
Gambar 2.3	Blok diagram <i>gain</i> pada transistor, <i>Output</i> dan <i>Input Matching</i> .....	13
Gambar 2.4	Two Port Network.....	15
Gambar 2.5	Titik Kerja Transistor .....	19
Gambar 2.6	(a). Current-Controlled Amplifier dan (b) Voltage-Controlled Amplifier .....	20
Gambar 2.7	N-Channel J-FET .....	21
Gambar 2.8	J-FET data $V_{GS} = 0\text{ V}$ dan $V_{DS} > 0\text{ V}$ .....	22
Gambar 2.9	Variasi Tegangan Reverse Bias pada p-n Junction dari n-Channel J-FET.....	22
Gambar 2.10	<i>Pinch Off</i> .....	23
Gambar 2.11	Nilai $I_D = I_{DSS}$ ketika $V_{GS} = 0\text{ V}$ dan $V_{DS} > V_p$ .....	24
Gambar 2.12	JFET saat $V_{GS} < 0\text{ V}$ dan $V_{DS} > 0\text{ V}$ .....	24
Gambar 2.13	Karakteristik n-Channel J-FET dengan $I_{DSS} = 8\text{ mA}$ dan $V_p = -4\text{ V}$ .....	25
Gambar 2.14	P-Channel JFET .....	26
Gambar 2.15	karakteristik p-Channel JFET dengan $I_{DSS} = 6\text{ mA}$ dan $V_p = 6\text{ V}$ .....	27
Gambar 2.16	(a). n-Channel dan (b). p-Channel .....	27
Gambar 2.17	Konfigurasi Fixed Bias Pada n-channel JFET .....	28
Gambar 2.18	Rangkaian Untuk Analisa DC .....	29
Gambar 2.19	Konfigurasi <i>Self Bias</i> .....	30
Gambar 2.20	ATF-55143 dengan Voltage Divider .....	31

Gambar 2.21 Konfigurasi <i>Cascode</i> LNA.....	33
Gambar 2.22 Konfigurasi <i>Cascade</i> LNA.....	33
Gambar 2.23 Blok Diagram Penguat .....	34
Gambar 2.24 Penyesuai impedansi stub tunggal (a). paralel; (b). seri.....	35
Gambar 2.25 Pola Medan Listrik Pada Saluran Mikrostrip.....	39
Gambar 2.26 Diagram Alir Perancangan <i>Low Noise Amplifier</i> .....	40
Gambar 3.1 Langkah Penggunaan Metode <i>Research and Development</i> (R&D) (Sugiyono, 2009:298).....	43
Gambar 3.2 Desain <i>Voltage Divider</i> Bias pada ADS .....	50
Gambar 3.3 Desain LNA <i>Cascade</i> 2 Tingkat pada <i>Software</i> ADS .....	52
Gambar 3.4 Konsep <i>Impedance Matching</i> pada ADS (a).Konsep <i>Input</i> (b)Konsep <i>output</i> .....	53
Gambar 3.5 Tampilan Smith Chart Utility.....	53
Gambar 3.6 Tampilan Line Calc.....	55
Gambar 3.7 Desain Single Stub pada ADS (a). Input , (b). Output.....	56
Gambar 3.8 Tampilan Proses Tuning pada <i>Software</i> ADS 2011 .....	57
Gambar 3.9 Desain Skema Rangkaian LNA pada <i>Software</i> Altium 2013 .....	58
Gambar 3.10 Pengukuran $S_{11}$ ( <i>Input Return Loss</i> ) dan VSWR Input.....	61
Gambar 3.11 Pengukuran $S_{22}$ ( <i>Output Return Loss</i> ) dan VSWR Output.....	61
Gambar 3.12 <i>Set-up</i> pengukuran daya <i>output</i> dan gain .....	62
Gambar 3.13 <i>Set-up</i> Pengukuran Noise Figure .....	63
Gambar 4.1 Hasil Analisis Rangkaian DC pada ADS .....	72
Gambar 4.2 <i>Tools</i> Perancangan Awal.....	73
Gambar 4.3 Hasil Simulasi sebelum $C_{blocking}$ dan $L_{blocking}$ diiterasi.....	73

Gambar 4.4 Nilai Komponen Setelah $L_{blocking}$ dan $C_{blocking}$ diIterasi .....	74
Gambar 4.5 Hasil Simulasi setelah $L_{blocking}$ dan $C_{blocking}$ diiterasi .....	74
Gambar 4.6 Rangkaian LNA Konfigurasi <i>Cascade</i> 2 tingkat .....	78
Gambar 4.7 Hasil Simulasi Rangkaian LNA Konfigurasi <i>Cascade</i> 2 tingkat .....	80
Gambar 4.8 Tools Simulator “Zin” .....	81
Gambar 4.9 Hasil Nilai Impedansin <i>Input</i> dan <i>output</i> .....	82
Gambar 4.10 <i>Smith Chart Utility input matching</i> , (a). Nilai sudut untuk $d_s$ , (b). Nilai sudut untuk $l_s$ .....	87
Gambar 4.11 <i>Line Calc.</i> (a) Jarak <i>stub</i> dari beban ( $L$ ) ; Lebar <i>stub</i> ( $W$ ) .....	88
Gambar 4.12 Rangkaian <i>input matching</i> .....	89
Gambar 4.13 (a) Hasil simulasi <i>Return Loss</i> (b) Hasil simulasi, Koefisien Refleksi .....	90
Gambar 4.14 <i>Smith Chart Utility Output Matching</i> (a). Nilai sudut untuk $d_s$ , (b). Nilai sudut untuk $l_s$ .....	94
Gambar 4.15 <i>Line Calc.</i> (a) Jarak <i>stub</i> dari beban ( $L$ ) ; Lebar <i>stub</i> ( $W$ ) .....	95
Gambar 4.16 Rangkaian <i>output matching</i> .....	96
Gambar 4.17 (a) Hasil simulasi <i>Return Loss</i> (b) Hasil simulasi, Koefisien Refleksi .....	97
Gambar 4.18 Penggabungan <i>Single Stub Match Input</i> Dan <i>Output</i> Ke Dalam Rangkaian LNA <i>Cascade</i> 2 Tingkat .....	98
Gambar 4.19 Tampilan Proses <i>Tunning</i> Penyesuai Impedansi <i>Single Stub</i> Pada ADS .....	99
Gambar 4.20 Rangkaian akhir Low noise Amplifier <i>Cascade</i> 2 tingkat dengan <i>Single Stub Match</i> .....	100

Gambar 4.21 Hasil Desain Layout LNA Tampak Atas .....	101
Gambar 4.22 Hasil Desain Layout LNA Tampak Bawah .....	102
Gambar 4.23 Grafik Hasil Simulasi $S_{11}$ ( <i>Input Return Loss</i> ).....	102
Gambar 4.24 Grafik Hasil Simulasi $S_{22}$ ( <i>Output Return Loss</i> ).....	103
Gambar 4.25 Grafik Hasil Simulasi $S_{21}$ ( <i>Gain</i> ) .....	103
Gambar 4.26 Grafik Hasil Noise Figure .....	104
Gambar 4.27 Grafik Hasil Simulasi Kestabilan transistor (K) .....	105
Gambar 4.28 Grafik Hasil VSWR (a). <i>Input</i> (b). <i>Output</i> .....	105
Gambar 4.29 Grafik Hasil Impedansi <i>Input</i> dan <i>Output</i> .....	106
Gambar 4.30 Komponen LNA yang Telah diSolder ke PCB (a).Tampak Depan (b).Tampak Belakang .....	107
Gambar 4.31 Hasil Pengukuran $S_{11}$ ( <i>Input Return Loss</i> ).....	108
Gambar 4.32 Hasil Pengukuran VSWR <i>Input</i> .....	109
Gambar 4.33 Hasil Pengukuran $S_{22}$ ( <i>Ouput Return Loss</i> ) .....	110
Gambar 4.34 Hasil Pengukuran VSWR <i>Output</i> .....	111
Gambar 4.35 Hasil Pengukuran Daya Output dan $S_{21}$ ( <i>Gain</i> ) LNA 2 Tingkat... 115	
Gambar 4.36 Hasil Pengukuran <i>Noise Figure</i> .....	117
Gambar 4.37 Grafik Perbandingan Simulasi dan Pengukuran terhadap $S_{11}$ ( <i>Input Return Loss</i> ) .....	119
Gambar 4.38 Grafik Perbandingan Simulasi dan Pengukuran terhadap VSWR <i>Input</i> .....	119
Gambar 4.39 Grafik Perbandingan Simulasi dan Pengukuran terhadap $S_{22}$ ( <i>Output Return Loss</i> ) .....	120

Gambar 4.40	Grafik Perbandingan Simulasi dan Pengukuran terhadap VSWR	
	<i>Output</i> .....	120
Gambar 4.41	Grafik Perbandingan Simulasi dan Pengukuran terhadap $S_{21}$ ( <i>Gain</i> )	
	.....	121
Gambar 4.42	Grafik Perbandingan Simulasi dan Pengukuran terhadap Noise	
	Figure .....	121
Gambar 4.43	Model kapasitor pada PCB yang dilewati sinyal RF .....	123
Gambar 4.44	Model induktor pada PCB yang dilewati sinyal RF .....	124
Gambar 4.45	Peringatan ESD pada <i>Datasheet</i> Transistor .....	125



## DAFTAR TABEL

Tabel 2.1	Perbandingan Konfigurasi Transistor .....	34
Tabel 3.1	Spesifikasi LNA Pada Frekuensi 2,4 – 2,5 GHz.....	47
Tabel 3.2	Spesifikasi Substrat yang digunakan.....	47
Tabel 3.3	Spesifikasi Transistor ATF-55143 .....	48
Tabel 3.4	Datasheet Spesifikasi Elektrik Transistor ATF-55143 .....	49
Tabel 3.5	Perbandingan HEMT dengan Transistor Lain .....	49
Tabel 3.6	Peralatan untuk Penyolderan LNA.....	59
Tabel 3.7	Penyesuaian Nilai Komponen Resistor yang ada di pasaran .....	65
Tabel 3.8	Perbandingan Nilai $C_{blocking}$ dan $L_{blocking}$ .....	66
Tabel 3.9	Perbandingan Nilai $C_{blocking}$ dan $L_{blocking}$ .....	66
Tabel 3.10	Perbandingan Lebar Stub, Jarak <i>Stub</i> dari Beban ( $d_S$ ) dan Panjang Stub ( $l_S$ ) Impedance Matching <i>Input</i> .....	67
Tabel 3.11	Perbandingan Lebar Stub, Jarak <i>Stub</i> dari Beban ( $d_S$ ) dan Panjang Stub ( $l_S$ ) Impedance Matching <i>Output</i> .....	67
Tabel 3.12	Perbandingan nilai Lebar Stub, Jarak <i>Stub</i> dari Beban ( $d_S$ ) dan Panjang Stub ( $l_S$ ) sebelum dan sesudah iterasi .....	68
Tabel 3.13	Daftar Nilai Komponen untuk Rangkaian LNA .....	68
Tabel 3.14	Perbandingan Panjang dan Lebar PCB antara Simulasi dan Fabrikasi .....	68
Tabel 3.15	Perbandingan Spesifikasi, Hasil Simulasi dan Pengukuran.....	69
Tabel 4.1	Nilai komponen resistor yang telah disesuaikan.....	72
Tabel 4.2	Perbandingan Nilai Komponen $C_{blocking}$ dan $L_{blocking}$ sebelum dan sesudah diiterasi .....	75

Tabel 4.3	S-Parameter pada LNA 1 tingkat .....	76
Tabel 4.4	S-Parameter pada LNA 2 tingkat .....	78
Tabel 4.5	Perbandingan Hasil Simulasi Berdasarkan Jumlah <i>Stage</i> Rangkaian LNA pada ADS .....	80
Tabel 4.6	Hasil nilai penyesuai impedansi single stub pada input.....	91
Tabel 4.7	Hasil nilai penyesuai impedansi <i>single stub</i> pada Output.....	97
Tabel 4.8	Daftar Nilai Komponen Rangkaian Akhir LNA .....	100
Tabel 4.9	Daftar Nilai dari Lebar, Jarak stub ke beban ( $d_s$ ) dan Panjang Stub ( $l_s$ ), Sebelum dan Sesudah <i>dituning</i> .....	101
Tabel 4.10	Hasil pengukuran daya output dan $S_{21}$ ( <i>gain</i> ).....	112
Tabel 4.11	Perbandingan panjang dalam Lebar PCB LNA .....	118
Tabel 4.12	Hasil Perbandingan Antara Simulasi dengan Pengukuran LNA....	126

## DAFTAR LAMPIRAN

Lampiran 1	Rangkaian Low Noise Amplifier 2 Tingkat Pada Frekuensi 2,45 GHz Menggunakan Metode Penyesuai Impedansi Saluran Mikrostrip .....	134
Lampiran2	Hasil Simulasi Rangkaian Low Noise Amplifier 2 Tingkat Pada Frekuensi 2,45 GHz Menggunakan Metode Penyesuai Impedansi Saluran Mikrostrip .....	135
Lampiran 3	Diagram Blok LNA Pada Aplikasi WLAN.....	136
Lampiran 4	Datasheet ATF-55143 Avago Technologies .....	138
Lampiran 5	LNA Series-2450 .....	158
Lampiran 6	Tabel VSWR dan Return Loss .....	161
Lampiran 7	Data pengukuran S11 (Input Return Loss) .....	162
Lampiran 8	Data Pengukuran VSWR Input .....	164
Lampiran 9	Data Pengukuran S22 (Output Return Loss) .....	166
Lampiran 10	Data Pengukuran VSWR Output .....	168
Lampiran 11	Surat Penelitian LIPI .....	170

# **BAB I**

## **PENDAHULUAN**

### **1.1. Latar Belakang Masalah**

Perkembangan teknologi komunikasi sudah menjadi sangat pesat dan menjadi salah satu aspek yang sangat penting pada saat ini. Kebutuhan akan teknologi komunikasi yang handal dan baik dalam penyajian kecepatan laju data maupun kualitas pelayanan semakin meningkat dalam upaya untuk memenuhi kebutuhan aplikasi multimedia, maka koneksi nirkabel (tanpa kabel) merupakan salah satu aspek yang sangat penting untuk terus dikembangkan seiring dengan meningkatnya kebutuhan akan kualitas komunikasi antar pengguna. Salah satu pengembangan dari jaringan nirkabel adalah WLAN (*Wireless Local Area Network*)

Penggunaan WLAN yang banyak diminati, membuat jaringan tersebut berkembang pesat salah satu pengembangannya adalah teknologi Wi-Fi. Wi-Fi adalah semua produk WLAN yang mengacu pada standar IEEE 802.11. Berdasarkan standar IEEE 802.11 teknologi Wi-Fi b/g/n bekerja pada frekuensi 2,4 GHz. Pengembangan Wifi dengan serial 802.11n merupakan teknologi terbaru yang dikembangkan dari Wi-Fi b/g. Wi-Fi 802.11n menawarkan konektivitas *Wireless* yang tinggi dengan menggunakan technology MIMO dan lebar channel 40MHz. Dengan hal tersebut kecepatannya meningkat sampai dengan 600Mbps

Dengan Konektivitas *wireless* yang tinggi, saat ini dapat Wi-Fi tidak hanya digunakan sebagai akses data atau akses internet dengan kecepatan tinggi, tetapi juga sebagai konsumsi yang memuaskan seperti *Streaming music*, *High Definition Video* pada TV, *Smart Phone*, *Tablet*, permainan yang menghibur, *home networking notebook*, *mass data storage* dan *printer* yang diimplementasikan pada 2,4 - 2,5. Untuk memenuhi kebutuhan *throughput* yang diinginkan, kinerja utama yaitu sensitivitas, kemampuan sinyal yang kuat dan ketahanan terhadap interferensi

Sebagai WLAN dalam jangkauan yang sempit, jaringan Wi-Fi dapat dimiliki di setiap rumah, hal tersebut digambarkan pada gambar 1.1



**Gambar 1.1 Ilustrasi jaringan Wi-Fi di rumah**

Seperti pada gambar 1.1, *Router* Wi-Fi berfungsi Sebagai pintu gerbang pengguna *wireless* (perangkat Wi-Fi) di suatu area untuk dapat masuk ke dalam jaringan lokal. *Router* Wi-Fi harus menerima sinyal yang relatif lemah dari perangkat yang menggunakan jaringannya seperti *mobile phone*. Untuk dapat menerima sinyal yang lemah, biasanya *router* Wi-Fi dilengkapi dengan

komponen yang tepat, salah satunya adalah antena. Antena merupakan perangkat transisi / perahilihan struktur antara ruang bebas dan perangkat terbimbing (waveguide) maupun sebaliknya (balanis,2005:1).

Selain lemahnya sinyal yang harus diterima oleh antena *router* Wi-Fi dari perangkat yang terhubung dengannya, Saat proses pentransmisian, sinyal sering kali terpengaruh oleh derau (*noise*). Derau (*noise*) adalah setiap gangguan yang tidak diinginkan yang mengganggu sinyal yang berguna (Malvino, 1981:328). *noise* yang menyebabkan kerugian, karena daya yang dipancarkan ke penerima akan tidak maksimal dengan kata lain sinyal yang diterima oleh antenna penerima akan semakin lemah. oleh karena itu ,agar sinyal yang diterima menjadi lebih kuat, keberadaan *Low Noise Amplifier* menjadi salah satu blok yang diperlukan pada sistem *receiver*.

LNA untuk penggunaan frekuensi 2,45 GHz sudah terdapat dipasaran, contohnya *type* LNA-2450 produksi RF,Bay.Inc., dengan rentang frekuensi 2400 – 2500 MHz, dengan *gain* yang dihasilkan 16 dB dan *noise figure* 1.5 dB. *Gain* tersebut di anggap belum cukup maksimal mengingat sinyal yang diterima oleh antenna sangat lemah dan LNA harus sanggup menguatkan sinyal tersebut sampai beberapa dB agar dapat dicapai *level* yang cukup untuk diolah oleh sistem penerima.

Dalam memenuhi tingginya *gain*, *low noise amplifier* dapat dirancang dengan beberapa metode, salah satunya adalah *cascade* (menambah *stage* /tingkat) transistor. Berdasarkan penelitian yang telah dilakukan, perancangan LNA dengan metode *cascade* dua tingkat dapat menghasilkan *gain* sebesar rata

– rata 28.8 dB (Taryana dkk,2014: 130). Selain itu menurut prayadinata (2012) dengan menggunakan metode *cascade* dapat menghasilkan kestabilan transistor yang tinggi.

Pada perancangan LNA, rangkaian penyesuai impedansi juga sangat dibutuhkan untuk memaksimalkan transfer daya dari sumber ke beban, namun penggunaan komponen LC pada frekuensi tinggi dapat menyebabkan efek *parasitic*. pada penelitiannya Taryana, dkk (2014) menjelaskan kelebihan saluran mikrostrip dibandingkan dengan *lump component* yaitu dapat meminimalisir efek *parasitic* yang menyebabkan *amplifier* berisolasi.

Dengan adanya metode tersebut dapat dilakukan pengembangan dalam bidang LNA. untuk mendapatkan semua parameter yang diharapkan, pemilihan jenis transistor dan perancangan LNA haruslah dengan tepat dan benar.

## 1.2. Identifikasi Masalah

Berdasarkan latar belakang yang telah dijelaskan sebelumnya, dapat diidentifikasi masalah sebagai berikut :

1. Dibutuhkan LNA pada frekuensi 2,45 GHz dengan jangkauan 2,4 -2, 5 GHz. dengan *gain* yang tinggi untuk dapat menguatkan sinyal yang *relative* lemah saat diterima oleh antena
2. *Gain* yang dihasilkan LNA di pasaran belum cukup maksimal dengan rata – rata 16 dB
3. LNA yang dirancang dengan menggunakan metode *cascade* akan menghasilkan *gain* yang tinggi, *noise figure* seminimal mungkin dan kestabilan yang meningkat

4. Merancang saluran impedansi menggunakan saluran mikrostrip dapat meminimalisir *efek parasitic* yang menyebabkan *amplifier* berisalisasi.
5. Merancang sebuah LNA menggunakan perangkat lunak *Advance Design System (ADS) 2011*.
6. Mengukur dan menguji parameter LNA menggunakan alat ukur *Spectrum analyzer*, *Signal Generator* dan *Vector Network Analyzer*.

### 1.3. Pembatasan Masalah

Pada tugas akhir ini, pembahasannya akan dibatasi masalah-masalah sebagai berikut:

1. *Low Noise Amplifier* yang bekerja pada frekuensi 2,45 GHz dengan jangkauan frekuensi 2,4 – 2,5 GHz
2. Kestabilan ( $K$ )  $\geq 1$
3. *Gain*  $\geq 16$  dB.
4. *Noise Figure*  $\leq 1,5$  dB
5. *Input* dan *Ouput Return loss*  $\leq -10$  dB.
6.  $VSWR \leq 2$
7. Bahan yang digunakan substart dielektrik Roger Duroid 4350B (*lossy*) yang memiliki nilai konstanta dielektik ( $\epsilon_r$ ) 3,48 dan ketebalan ( $h$ ) 1,524 mm.
8. Merancang sebuah LNA mikrostrip menggunakan perangkat lunak *Advance Design System (ADS) 2011*
9. Mengukur dan menguji parameter LNA menggunakan alat ukur *Spetrum analyzer*, *Signal Generator*, *Noise Source* dan *Vector Network Analyzer*.



10. Proses fabrikasi LNA menggunakan jasa pihak ke tiga yaitu Spectra yang berlokasi di Bandung.

#### **1.4. Perumusan Masalah**

Perumusan masalah pada penelitian ini adalah Bagaimana merancang, membuat dan mengukur parameter *Low Noise Amplifier* yang mampu bekerja pada Jangkauan frekuensi 2,4 – 2,5 GHz dengan spesifikasi Kestabilan  $\geq 1$   $Gain \geq 16$  dB,  $Noise Figure \leq 1,5$  dB, *Input* dan *Output Return Loss*  $\leq -10$  dB, dan  $VSWR \leq 2$  menggunakan perangkat lunak *Advanced Design System (ADS) 2011* dan perangkat uji *Spectrum Analyzer*, *Signal Generator*, *Noise Source* dan *Vector Network Analyzer*?

#### **1.5. Tujuan Penelitian.**

Sesuai masalah yang telah dirumuskan, maka tujuan yang hendak dicapai dari penelitian pada pembuatan skripsi ini adalah peneliti mampu merancang dan membuat *Low Noise Amplifier* yang mampu bekerja pada jangkauan frekuensi 2,4 – 2,5 GHz dengan spesifikasi Kestabilan  $\geq 1$   $Gain \geq 16$  dB,  $Noise Figure \leq 1,5$  dB, *Input* dan *Output Return Loss*  $\leq -10$  dB, dan  $VSWR \leq 2$

#### **1.6. Manfaat Penelitian**

Manfaat pada penelitian ini adalah untuk mengembangkan teknologi LNA dalam bidang teknik telekomunikasi dengan membuat sebuah rancang Bangun *Low Noise Amplifier* yang dapat bekerja dengan baik untuk menguatkan sinyal yang diterima *Wi-Fi Router* pada frekuensi 2,4 – 2,5 GHz. LNA ini dapat digunakan berbagai macam aplikasi yang bekerja pada frekuensi 2,45 GHz.

## **BAB II**

### **TINJAUAN PUSTAKA**

#### **2.1. Kajian Teoritik**

##### **2.1.1. Defini Rancang Bangun**

Dalam Kamus Besar Bahasa Indonesia (KBBI) (Depdiknas, 2013:1139) rancang atau berancang ialah telah diatur lebih dahulu, merancang adalah mengatur segala sesuatu lebih dahulu, dan rancangan adalah sesuatu yang sudah dirancang (hasil merancang /rencana/Program/desain).

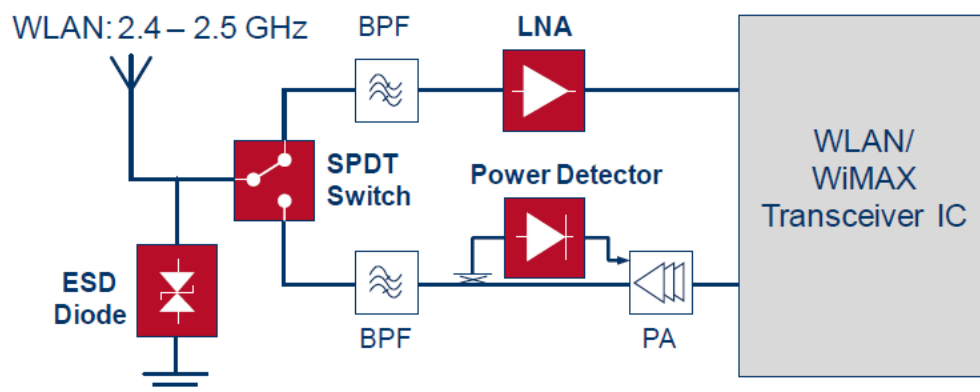
Berdasarkan Kamus Besar Bahasa Indonesia (KBBI) (Depdiknas, 2013:1139) uji adalah percobaan untuk mengetahui mutu sesuatu (ketulenan,kecakapan, ketahanan) dan menguji ialah memeriksa untuk mengetahui mutu (kepandaian) sesuatu. (Depdiknas, 2013, 1139).

Maka dapat didefinisikan bahwa merancang dan menguji adalah suatu proses yang telah direncanakan dan diatur untuk menghasilkan sesuatu yang dapat diketahui mutunya.

##### **2.1.2. Low Noise Amplifier (LNA)**

*Low Noise Amplifier* (LNA) merupakan salah satu sub-sistem dari sistem *receiver*. LNA sangat dibutuhkan dalam sistem *receiver*, karena saat pentransmisian, sinyal yang dikirim oleh *transmitter* akan mengalami pelemahan akibat pengaruh atenuasi, sehingga sinyal yang diterima oleh antena perlu dikuatkan kembali. Oleh karena itu, LNA harus dirancang agar memiliki gain yang tinggi. Blok diagram LNA ditunjukkan pada gambar 2.1.

Selain daya yang mengalami atenuasi, Saat proses pentransmisian, sinyal yang dikirim dari *transmitter* sering kali terpengaruh oleh *noise* dari lingkungan maupun peralatan yang ada dalam sistem komunikasi. *noise* akan mempengaruhi informasi yang terkandung dalam sinyal. Semakin besar *noise*, maka informasi yang diterima oleh *receiver* akan semakin berkurang atau tidak maksimal. Dengan demikian, LNA sebagai salah satu sub-sistem dalam sistem penerima perlu dirancang dengan *noise figure* (NF) yang kecil sehingga kontribusi penambahan noise pada sinyal yang dikuatkan tidak besar atau seminimal mungkin (Rogers dan Plett,2003:5).



Gambar 2.1 Blok Diagram LNA pada Frekuensi 2,4 -2,5 GHz

Berdasarkan diagram blok tersebut, antenna pada *router* Wi-Fi harus menerima sinyal yang *relative* lemah dari perangkat pengguna Wi-Fi (seperti *mobile phone*) (Infineon,2013:6). kemudian sinyal akan diteruskan masuk ke BPF yang kemudian akan diperkuat oleh LNA (*Low Noise Amplifier*) atau penguat berderau rendah.

Dalam komunikasi nirkabel, LNA harus sanggup menerima sinyal yang sangat lemah dari pengirim dan harus mampu memperkuat sinyal tersebut sampai

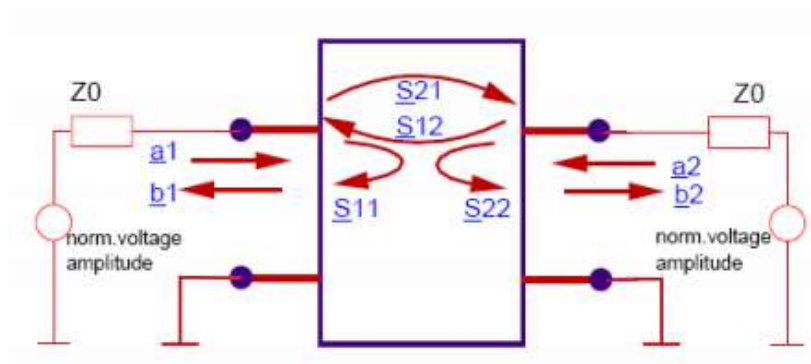
beberapa puluh dB agar dapat dicapai *level* yang cukup untuk diberikan ke perangkat penerima (Raharjo, 2011:17)

*Noise Figure* (NF) dan Gain merupakan parameter yang sangat penting dalam perancangan LNA, namun terdapat parameter – parameter lainnya dalam merancang LNA yang harus diperhatikan seperti *impedance matching*, konsumsi daya dan linieritas.

Dalam perancangan, LNA diharapkan memiliki gain yang tinggi, *Noise Figure* (NF), *impedance matching* yang bagus ( $\approx 50\Omega$ ), konsumsi daya yang rendah dan tingkat linieritas yang tinggi. Namun dalam kenyataannya tidak semua parameter tersebut dapat tercapai, terdapat *tradeoffs* di antara mereka (Zhiqiang,2011:344).

### 2.1.2.a Scattering Parameter

*Scattering* parameter atau disebut juga S-parameter merupakan suatu relasi atau hubungan antara tegangan gelombang datang dengan tegangan gelombang pantul dalam suatu rangkaian empat kutub (*two-port network*) yang terhubung dengan saluran transmisi yang mempunyai impedansi karakteristik  $Z_0$ . S *matrix* untuk rangkaian 2 port ditunjukkan pada gambar 2.2: (Ramana, dkk., 2007:12)



Gambar 2.2 Rangkaian 2 Port

Persamaan matematis untuk rangkaian pada gambar 2.2 adalah:

$$\begin{bmatrix} b_1 \\ b_2 \end{bmatrix} = \begin{bmatrix} S_{11} & S_{12} \\ S_{21} & S_{22} \end{bmatrix} \begin{bmatrix} a_1 \\ a_2 \end{bmatrix} \quad (2.1)$$

Dimana  $a_n$  merepresentasikan normalisasi tegangan datang yang masuk ke rangkaian *two port*, sedangkan  $b_n$  merupakan normalisasi tegangan pantul dari rangkaian *two-port* yang masing – masing diberikan oleh persamaan: (Ramana, dkk.,2007:12-13)

$$a_1 = \frac{E_{i1}}{\sqrt{Z_0}} \quad (2.2)$$

$$a_2 = \frac{E_{i2}}{\sqrt{Z_0}} \quad (2.3)$$

$$b_1 = \frac{E_{r1}}{\sqrt{Z_0}} \quad (2.4)$$

$$b_2 = \frac{E_{r2}}{\sqrt{Z_0}} \quad (2.5)$$

Dimana :

$E_i$ = Tegangan datang dalam volt

$E_r$ = Tegangan pantul dalam volt

Dari persamaan (2.1),parameter  $S_{11}$  ,  $S_{12}$  ,  $S_{21}$ , dan  $S_{22}$  merepresentasikan koefisien refleksi dan transmisi yang disebut *scattering-parameter* pada rangkaian *two-port*.

Bentuk matriks dari parameter ini adalah : (Ramana, dkk.,2007:13)

$$S = \begin{bmatrix} S_{11} & S_{12} \\ S_{21} & S_{22} \end{bmatrix} \quad (2.6)$$

Masing masing dari nilai parameter tersebut sesuai persamaan :

$$S_{11} = \frac{b_1}{a_1} \text{ ketika } a_2 = 0 \quad (2.7)$$

$$S_{12} = \frac{b_1}{a_2} \text{ ketika } a_1 = 0 \quad (2.8)$$

$$S_{21} = \frac{b_2}{a_1} \text{ ketika } a_2 = 0 \quad (2.9)$$

$$S_{22} = \frac{b_2}{a_2} \text{ ketika } a_1 = 0 \quad (2.10)$$

Dimana :

$S_{11}$  = koefisien refleksi masukan

$S_{22}$  = Koefisien refleksi keluaran

$S_{12}$  = *Gain* transmisi mundur

$S_{21}$  = *Gain* transmisi maju

### 2.1.2.b Parameter *Low Noise Amplifier*

Parameter penting dari LNA yang perlu diperhatikan dalam perancangan *kestabilan, gain, return loss, VSWR, noise figure (NF)*.

#### b.1. Kestabilan

Tujuan dari perancangan LNA yang ingin dicapai adalah kestabilan tanpa syarat (*unconditionally stable*) yang berarti berapapun nilai beban atau *output* dari perangkat, rangkaian tidak akan berisolasi (menjadi tidak stabil). Kestabilan juga menjadi sangat penting dalam parameter LNA, karena akan berpengaruh dengan masalah ketahanan *device* pada kondisi tertentu.

Jika LNA tidak memenuhi karakteristik tersebut, maka LNA akan mengalami isolasi. Dampaknya adalah transistor menjadi tidak stabil dan mengalami isolasi yang menyebabkan pergeseran titik bias dari *stage amplifier*, konsumsi arus berlebih dan peningkatan disipasi daya sehingga pada akhirnya *amplifier* akan rusak (Budhiardhianto,2015:10).

*Unconditionally stable* merupakan kondisi ketika  $|\Gamma_{in}|$  dan  $|\Gamma_{out}| < 1$  pada semua sumber pasif dan impedansi beban. Sedangkan *Conditionally Stable* atau *potentially stable* merupakan kondisi ketika  $|\Gamma_{in}|$  dan  $|\Gamma_{out}| > 1$  yang hanya berlaku untuk sumber pasif dan impedansi beban tertentu saja (Pozar,2012:564)

kondisi Kestabilan ditunjukkan dengan sebuah factor K (*Rollett Stability Factor*), jika  $K > 1$  maka dikatakan rangkaian *unconditionally stable* dan jika  $K < 1$  maka dikatakan rangkaian berpotensi tidak stabil pada nilai sumber dan beban tertentu. Nilai kestabilan (K) dapat diketahui dari nilai S parameter yang diberikan oleh persamaan: (Pozar,2012:567)

$$K = \frac{1 - |S_{11}|^2 - |S_{12}|^2 + |\Delta|^2}{2|S_{12}||S_{21}|} \quad (2.11)$$

Dikatakan *unconditionally stable* jika  $K > 1$  dan  $|\Delta| < 1$

Dimana

$$\Delta = S_{11} \cdot S_{22} - S_{12} \cdot S_{21} \quad (2.12)$$

## **b.2. Gain**

Gain merupakan perbandingan antara sinyal keluaran sistem terhadap sinyal masukan. Pada perancangan LNA dain ada 3 jenis, yaitu :

### 1. *Tranducer Power Gain (GT)*

Perbandingan anantara daya yang dikirim ke beban dengan daya yang tersedia pada sumber

$$G_T = \frac{|S_{21}|^2(1-|\Gamma_S|^2)(1-|\Gamma_L|^2)}{|1-\Gamma_S\Gamma_{in}|^2|1-S_{22}\Gamma_L|^2} \quad (2.13)$$

$$\text{Dimana, } \Gamma_{in} = S_{11} + \frac{S_{12}S_{21}\Gamma_L}{1-S_{22}\Gamma_L} \quad (2.14)$$

### 2. *Operating Power Gain (GP)*

Perbandingan antara daya yang dikirim ke beban dengan daya yang masuk ke rangkaian

$$G_P = \frac{|S_{21}|^2(1-|\Gamma_L|^2)}{(1-|\Gamma_{in}|^2)|1-S_{22}\Gamma_L|^2} = \left| \frac{S_{21}}{S_{12}} \right| [k - \sqrt{k-1}] \quad (2.15)$$

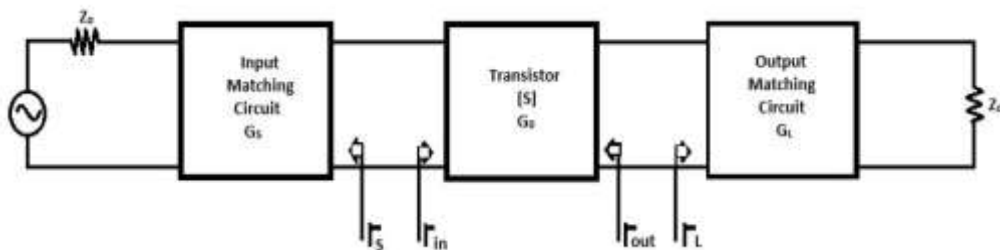
### 3. *Available Power Gain (GA)*

Perbandingan anantara daya yang tersedia dari rangkaian terhadap daya dari sumber

$$G_A = \frac{|S_{21}|^2(1-|\Gamma_S|^2)}{(1-|\Gamma_{out}|^2)|1-S_{11}\Gamma_S|^2} \quad (2.16)$$

$$\text{Dimana, } \Gamma_{out} = S_{22} + \frac{S_{12}S_{21}\Gamma_S}{1-S_{11}\Gamma_S} \quad (2.17)$$

Adapun Blok diagram dari gain pada rangkaian LNA ditunjukkan pada gambar 2.3,



Gambar 2.3 Blok diagram *gain* pada transistor, *Output* dan *Input Matching*



Berdasarkan gambar, apabila rangkaian *unilateral*, dimana  $S_{12} = \mathbf{0}$ , maka  $\Gamma_{in} = S_{11}$ ,  $\Gamma_{out} = S_{22}$ .

### b.3. VSWR

VSWR adalah perbandingan antara amplitudo gelombang berdiri (*standing wave*) maksimum ( $|V|_{maks}$ ) dengan minimum ( $|V|_{min}$ ). Dalam saluran transmisi yang tidak *matching* Terdapat dua komponen gelombang tegangan, yaitu tegangan yang dikirimkan ( $V_0^+$ ) dan tegangan yang direfleksikan ( $V_0^-$ ). Perbandingan antara tegangan yang difekleksikan dengan tegangan yang dikirimkan disebut sebagai koefisien refleksi tengangan ( $\Gamma$ ) dan direpresentasikan sebagai berikut : (Pozar,2012:57)

$$\Gamma = \frac{V_0^-}{V_0^+} = \frac{Z_L - Z_0}{Z_L + Z_0} \quad (2.18)$$

Dimana :

$\Gamma$  : Koefisien Refleksi

$V_0^+$  : Tegangan yang dikirimkan (Volt)

$V_0^-$  : Tegangan yang dipantulkan (Volt)

$Z_L$  : Impedansi beban atau load (ohm)

$Z_0$  : Impedansi saluran transmisi lossless (ohm)

Koefisien refleksi tegangan ( $\Gamma$ ) memiliki nilai kompleks, yang merepresentasikan besarnya *magnitude* dan fasa dari refleksi. VSWR merupakan Fungsi dari koefisien refleksi dan dirumuskan sebagai berikut: (Pozar,2012:58)

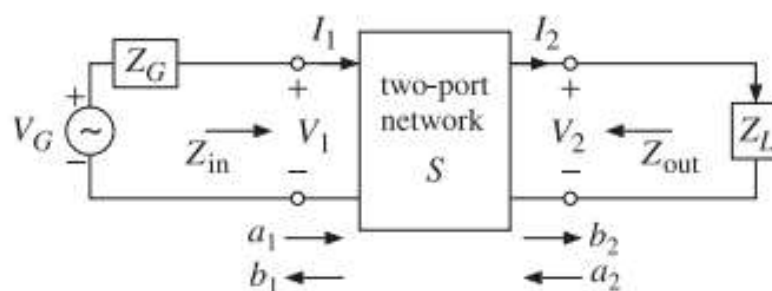
$$VSWR = \frac{1+|\Gamma|}{1-|\Gamma|} \quad (2.19)$$

Kondisi yang paling baik adalah ketika VSWR bernilai 1 yang berarti tidak ada pemantulan, dan saluran disebut dalam keadaan *matching* sempurna.

#### b.4. Input dan Output Return Loss

*Return Loss* merupakan salah satu parameter untuk mengetahui berapa besar daya yang dipantulkan kembali dari beban ke sumber), Dimana Kondisi ketika beban tidak sesuai (*mismatch*) menyebabkan tidak semua daya yang berasal dari sumber dikirim ke beban.

*Return Loss* pada masukan (*input return loss*) mengindikasikan terjadinya *mismatch* antara impedansi masukan ( $Z_{in}$ ) LNA dengan impedansi karakteristik saluran transmisi. Begitu juga untuk *return loss* pada keluaran (*output return loss*) yang mengindikasikan *mismatch* antara impedansi keluaran LNA ( $Z_{out}$ ) dengan Impedansi karakteristik saluran transmisi. Gambar 2.4 adalah sistem dengan 2 port yang dihubungkan ke generator dan beban,



Gambar 2.4 Two Port Network

Ketika dalam sistem tersebut impedansi input ( $Z_{in}$ ) tidak sama dengan impedansi katakteristik ( $Z_0$ ) maka akan terdapat daya yang dipantulkan (akibat tidak *matching*). Perbandingan daya yang dipantulkan terhadap daya yang di transmisikan disebut koefisien refleksi, yang mana apabila nilainya dikonversi dalam suatu dB maka disebut sebagai return loss. Koefisien refleksi pada port 1 (*Input*) dituliskan sebagai berikut: (Orfanidis:2014,669)

$$\Gamma_{in} = \frac{Z_{in}-Z_0}{Z_{in}+Z_0} \quad (2.20)$$

Nilai  $S_{11}$  (*input teturn loss*) dalam decibel (dB) direpresentasikan dengan:

$$S_{11}(dB) = 20 \log_{10}|\Gamma_{in}| \quad (2.21)$$

Sedangkan untuk koefisien refleksi pada port 2 (*output*) dituliskan sebagai berikut :

$$\Gamma_{out} = \frac{Z_{out}-Z_0}{Z_{out}+Z_0} \quad (2.22)$$

Nilai  $S_{22}$  (*output teturn loss*) dalam decibel (dB) direpresentasikan dengan

$$S_{22}(dB) = 20 \log_{10}|\Gamma_{out}| \quad (2.23)$$

#### **b.5. Noise Figure**

Menurut sayre (2008:56), noise secara prinsip dibagi menjadi 2 jenis yaitu *Circuit Generated* dan *Externally Generated*. *Externally Generated* merupakan *noise* yang berasal dari *energy* luar, baik dari yang ditimbulkan benda disekitarnya sehingga menimbulkan medan elektromagnetik ( *dimmer switches, car ignitions, electric engines, dll*) maupun yang berasal dari alam (*atmospheric lighthining, solar flares, sunspots, dll* ). Sedangkan *circuit generated* merupakan *noise* yang berasal dari internal sistem yang dapat didefinisikan sebagai *noise* yang disebabkan oleh

pergerakan acak elektron komponen akibat energi panas (*white noise*) dan pergerakan acak elektron pada *junction semiconductor* atau transistor (*Shot Noise*).

Sistem selalu menambahkan *noise* pada sinyal, sehingga *noise* pada *output* sebuah sistem selalu lebih besar daripada *noise* pada *input*. Kontribusi *noise* dari suatu sistem dilambangkan dengan *noise factor* (F) yang di representasikan sebagai berikut,

$$F = \frac{N_{in} + N_{added}}{N_{in}} \quad (2.24)$$

Dimana  $N_{in}$  adalah *noise power* dari sumber, dan  $N_{added}$  adalah *noise power* yang ditambahkan oleh sistem

NF yang direpresentasikan dalam bentuk  $(10 \log_{10} F)$  dikenal sebagai *Noise Figure* (NF). NF juga dapat direpresentasikan sebagai perbandingan antara SNR *input* terhadap SNR pada *output*. SNR (*signal to noise ratio*) merupakan rasio perbandingan antara besarnya sinyal terhadap *noise* yang timbul. Persamaan yang menggambarkan NF ditunjukkan oleh

$$NF = 10 \log_{10} \left( \frac{S_{in}/N_{in}}{S_{out}/N_{out}} \right) \quad (2.25)$$

Dimana S adalah sinyal *power* dan N adalah *noise power* dan ditentukan dalam *bandwidth* yang sama. NF pada sistem *noiseless* (*ideal*) adalah 0 dB, Namun dalam kenyataannya tidak mungkin. Suatu sistem pasti akan menghasilkan NF bernilai positif yang artinya terjadi degradasi SNR akibat *noise* yang dibangkitkan

oleh sistem tersebut. Jadi, agar degradasi tidak terlalu besar, maka nilai *Noise Figure* LNA haruslah sekecil mungkin dengan standar nilai yang berkisar 2-3 dB.

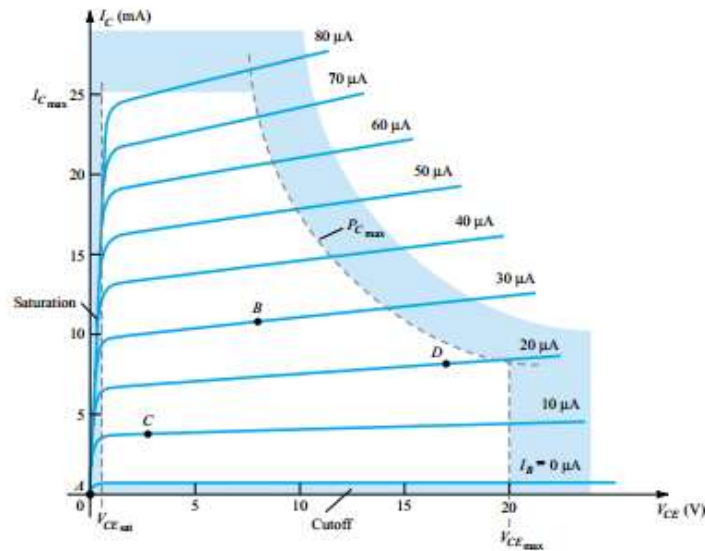
### 2.1.2.c *DC Bias Transistor*

Transistor merupakan komponen semikonduktor yang dapat digunakan sebagai *amplifier*, stabilitas tegangan, modulasi sinyal atau fungsi lainnya. Dalam rangkaian analog, transistor digunakan sebagai penguat (*amplifier*). Rangkaian penguat (*amplifier*) dapat melipat gandakan sinyal *input* AC yang kecil, disebabkan karena rangkaian tersebut mendapatkan tegangan DC dari luar. Oleh karena itu, setiap analisis maupun perencanaan rangkaian penguat terdapat dua komponen, yaitu AC dan DC. Level DC dari suatu rangkaian menentukan titik kerja transistor yang digunakan.

Agar sebuah transistor mampu bekerja pada titik kerjanya, maka harus diaktifkan dengan rangkaian bias. Pertimbangan yang dilakukan pada sebuah rangkaian bias transistor agar memiliki karakteristik penguat yang baik diantaranya (Firmansyah,2012:12)

1. Rangkaian bias harus memiliki kestabilan terhadap perubahan parameter *device* dan temperatur
2. Rangkaian bias harus memiliki kemampuan untuk mengisolasi frekuensi tinggi agar tidak mengalir ke rangkaian bias.

Titik kerja merupakan titik tetap dalam sebuah kurva karakteristik dari sebuah transistor, yang biasanya disebut dengan *quiescent point*. Pada gambar 2.5 menunjukkan titik – titik kerja dari sebuah transistor yaitu titik A, B, C dan D (Boylestad dan Nashelsky, 2013:161).



Gambar 2.5 Titik Kerja Transistor

Jika rangkaian bias tidak digunakan, maka akan diperoleh nilai arus dan tegangan sebesar nol, seperti pada titik A. titik B adalah pilihan yang tebaik karena berada pada daerah linier dan jauh dengan batas karakteristik. Pada titik kerja ini dapat dihasilkan pula amplifikasi.

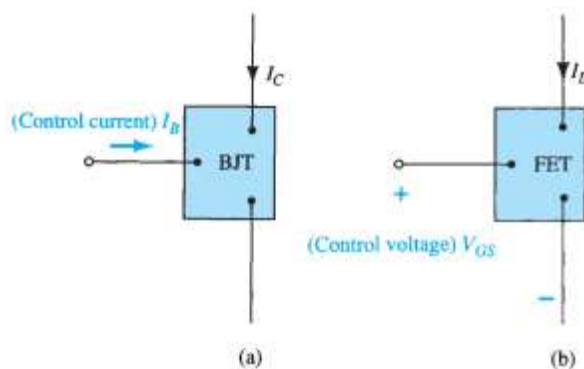
Sementara itu pada titik C, rangkaian transistor akan menghasilkan keluaran yang cenderung cacat berada pada daerah nonlinear. Pada titik D, transistor bekerja dekat dengan tegangan dan *power* yang maksimum sehingga dapat menyebabkan transistor akan cepat rusak.

### c.1. Transistor FET

Pada dasarnya transistor dibagi menjadi 2 jenis yaitu transistor *bipolar* dan *unipolar*. Transistor *bipolar* (npn dan pnp) merupakan transistor yang memiliki 2 *charge carriers* yaitu *holes* dan *electrons* sedangkan transistor *unipolar* (n-channel dan p-channel) hanya memiliki salah satu saja dari 2 *charge carriers* tersebut. *Field Effect Transistor* atau biasa disingkat FET masuk ke dalam kategori transistor

*unipolar* karena hanya memiliki satu jenis *carrier* saja yaitu *electron* (n-channel) atau *hole* (P-channel).

FET dan *bipolar* transistor (BJT) memiliki banyak kesamaan dalam hal aplikasi, yakni sama – sama dapat digunakan sebagai penguat sinyal. Namun keduanya mempunyai perbedaan yang signifikan dalam cara kerjanya, dimana BJT merupakan *current-controlled device* yaitu arus kolektor  $I_C$  merupakan fungsi langsung dari level arus basis  $I_B$ , Sedangkan FET merupakan *Voltage-controlled device* yaitu arus drain  $I_D$  merupakan fungsi *level* tegangan  $V_{GS}$  yang diterapkan (Boylestad dan Nashelsky,2013:378 – 379). Untuk lebih jelasnya dapat dilihat pada gambar 2.6.



Gambar 2.6 (a). Current-Controlled Amplifier dan (b) Voltage-Controlled Amplifier

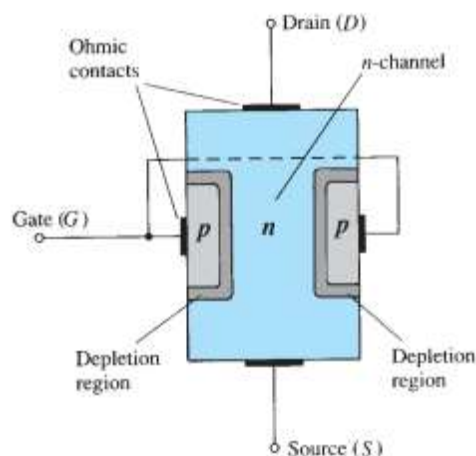
FET mempunyai karakteristik penting yaitu *high input impedance* sekitar satu sampai dengan ratusan Megaohm dimana jauh lebih tinggi dibanding *input impedance* pada BJT, sehingga FET mempunyai kelebihan untuk mendesain sistem *amplifier* AC linier. Tidak hanya itu kelebihan kelebihan yang dimiliki FET, dengan konstruksi yang lebih kecil dan lebih stabil terhadap perubahan suhu membuatnya

cocok untuk *desain chip integrated circuit* (IC) (Boylestad dan Nashelsky, 2013 : 379)

### c.1.1. Konstruksi dan karakteristik JFET

JFET (*Junction Field Effect Transistor*) merupakan salah satu kategori diri FET (*Field Effect Transistor*). JFET adalah *device* tiga terminal dengan satu terminal mampu mengontrol arus diantara dua terminal yang lain. Ketiga terminal tersebut adalah *gate* (G), *drain* (D), *source* (S). JFET sendiri dibagi lagi menjadi 2 jenis berdasarkan jenis pembawa muatannya, yakni *n-channel* JFET dan *p-channel* JFET.

#### 1. N-channel JFET

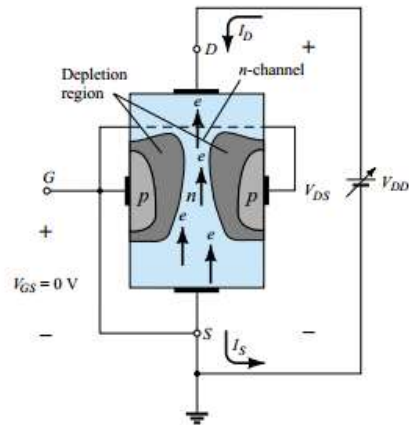


Gambar 2.7 N-Channel J-FET

Gambar 2.7 merupakan struktur dari N-Channel JFET. Bagian utama dari JFET tipe ini adalah material dengan *doping-n* yang akan membekntuk kanal diantaranya 2 *layer* ber*doping* p

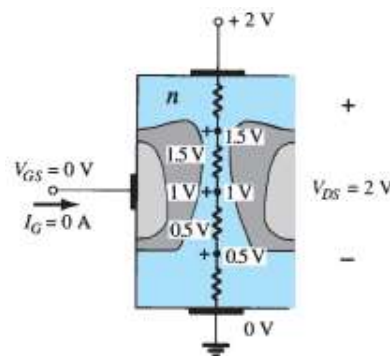


a. Saat diberi tegangan  $V_{DS} = 0$  V,  $V_{DS}$  bernilai positif



**Gambar 2.8 J-FET data  $V_{GS} = 0$  V dan  $V_{DS} > 0$  V**

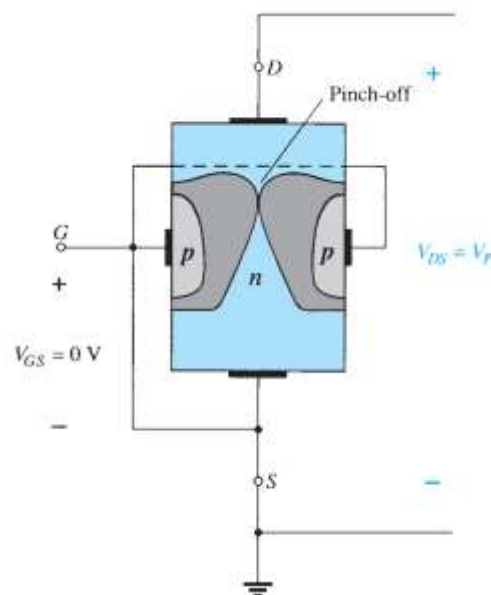
Pada gambar 2.8 kanal- n diberikan tegangan  $V_{DS}$  positif dan terminal *gate* langsung dihubungkan ke terminal *source* sehingga  $V_{GS}$  bernilai 0. Hasilnya, antara *gate* dan *source* memiliki potensial yang sama sehingga daerah deplesi pada material-p tidak lebar dan mirip seperti saat sebelum diberi bias. Penerapan tegangan  $V_{DD}$  ( $V_{DS}$ ) menyebabkan tertariknya elektron ke terminal drain sehingga terbentuk arus  $I_D$ . Pada kondisi in, aliran muatan relatif terhalangi tetapi arus dibatasi oleh adanya resistansi pada kanal-n diantara *drain* dan *source* (Boylestad dan Nashelsky, 2013: 380-381). Munculnya resistansi pada kanal . Munculnya resistansi diilustrasikan pada gambar 2.9.



**Gambar 2.9 Variasi Tegangan Reverse Bias pada p-n Junction dari n-Channel J-FET**

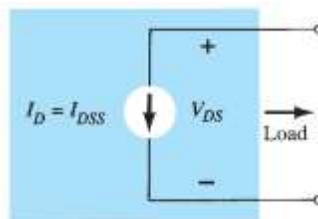
Terlihat daerah deplesi semakin lebar pada bagian atas dari material-p dan semakin bawah semakin menyempit. Dengan asumsi pada kanal n tersebut mempunyai resistansi yang beragam, kita dapat memecah resistansi tersebut dan arus  $I_D$  akan membentuk *level – level* tegangan. Hasilnya pada bagian atas material p akan mengalami *reverse bias* sebesar 1.5 V dan pada bagian bawah akan mengalami *reverse biased* 0.5 V

Ketika tegangan  $V_{DS}$  dinaikan dari 0 Volt sampai beberapa Volt, arus akan meningkat mengikuti hukum ohm. Namun, *level* tegangan  $V_{DS}$  yang terus – menerus dinaikan sampai melebihi *pinch off* akan menyebabkan hukum ohm tidak berlaku lagi. Hal ini terjadi karena ketika saat tegangan  $V_{DS}$  dinaikan, 2 daerah deplesi akan bersentuhan sehingga resistansi naik. Kondisi ini disebut kondisi *pinch off* dan tegangan yang menyebabkan kondisi ini disebut tegangan *pinch off* atau  $V_P$  (Boylestad dan Nashesky,2013:381-382). Gambar 2.10 menunjukkan kondisi *pinch off* pada JFET



Gambar 2.10 Pinch Off

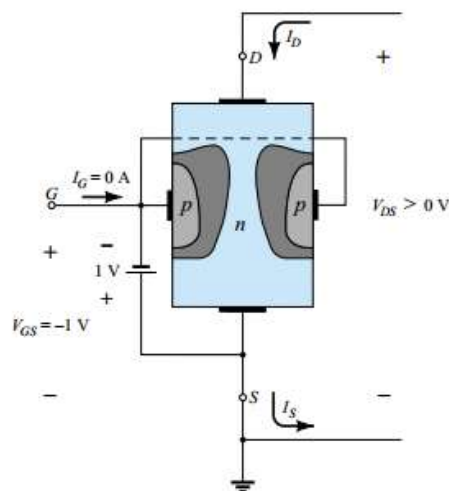
Jika kondisi pada saat tegangan  $V_{GS} = 0 \text{ V}$  dan  $V_{DS} > V_p$ , maka akan menghasilkan arus drain maksimal pada JFET yang disebut  $I_{DSS}$ . Hal tersebut diilustrasikan pada gambar 2.11.



Gambar 2.11 Nilai  $I_D = I_{DSS}$  ketika  $V_{GS} = 0 \text{ V}$  dan  $V_{DS} > V_p$

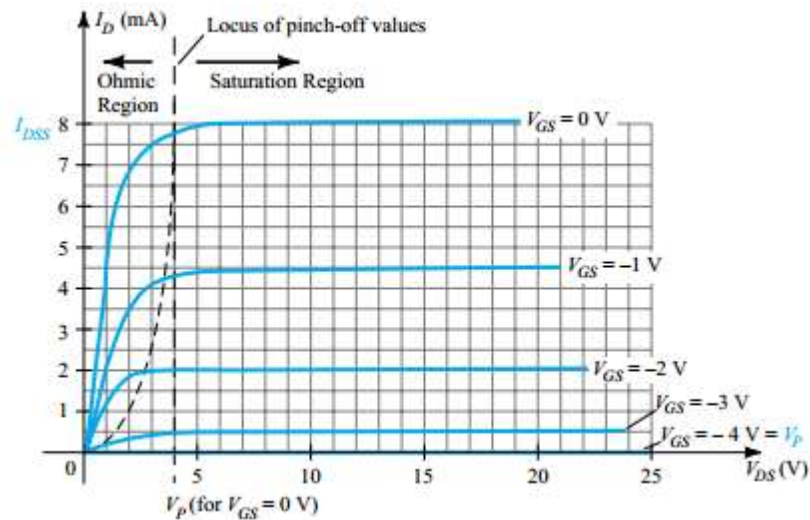
b. Saat diberi tegangan  $V_{GS} < 0 \text{ V}$ ,  $V_{DS} > 0 \text{ V}$  bernilai positif

Gambar 2.12 adalah JFET saat diberi tegangan  $V_{GS} < 0 \text{ V}$ ,  $V_{DS} > 0 \text{ V}$  atau bernilai positif



Gambar 2.12 JFET saat  $V_{GS} < 0 \text{ V}$  dan  $V_{DS} > 0 \text{ V}$

Dengan memberikan tegangan  $V_{GS}$  lebih kecil dari  $0 \text{ V}$ , akan berdampak pada pembentukan daerah deplesi. Pada kondisi ini daerah deplesi akan terbentuk, mirip seperti saat diberi tegangan  $V_{GS} = 0 \text{ V}$ , namun dengan level tegangan  $V_{DS}$  yang lebih rendah. Hasilnya *level* saturasi dari arus  $I_D$  akan berkurang dan ketika tegangan  $V_{GS}$  dibuat semakin negatif. Arus *drain* akan semakin rendah.



Gambar 2.13 Karakteristik n-Channel J-FET dengan  $I_{DSS}=8\text{mA}$  dan  $V_p=-4\text{ V}$

Dari kurva karakteristik pada gambar 2.13, n-channel JFET memiliki daerah kerja antara lain (Boylestad dan Nashelsky, 2013 :383-384).

#### 1. Cut Off Region

Merupakan daerah dimana transistor dalam kondisi *off*. Dengan menerapkan tegangan  $V_{GS} = -4\text{V}$  (gambar 2.13) maka resistansi kanal *drain-source* mencapai maksimal sehingga berlaku sifat *open circuit*, akibatnya tidak ada arus  $I_D$

#### 2. Ohmic Region

Daerah dengan tegangan  $V_{DS} < V_p$  dinamakan *ohmic* atau *Voltage Controlled resistance region*. Pada daerah ini JFET berlaku sebagai *variable resistor* yang nilainya dapat diatur dengan mengubah nilai tegangan  $V_{GS}$ . Semakin negatif nilai tegangan  $V_{GS}$ -nya, *Slope* pada setiap kurva akan semakin horizontal, sebanding dengan kenaikan *level* resistansi. Berikut ini pendekatan nilai resistansi sebagai fungsi dari penerapan tegangan  $V_{GS}$ :

$$r_d = \frac{r_0}{\left(1 - \frac{V_{GS}}{V_P}\right)^2} \quad (2.26)$$

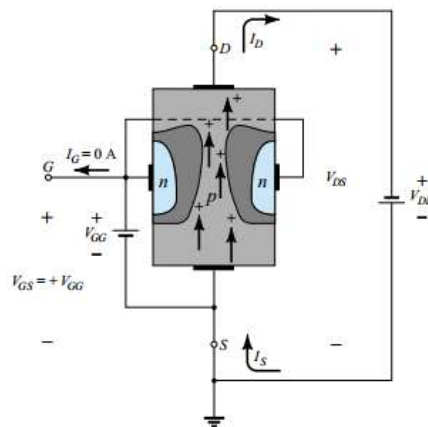
Dimana  $r_0$  adalah resistansi saat  $V_{GS} = 0$  V dan  $r_d$  adalah resistansi pada *level* tegangan  $V_{GS}$  tertentu.

### 3. Aktif atau saturation

Yang dimaksud dengan daerah aktif atau saturasi yaitu saat nilai tegangan  $V_{DS}$  bias transistor diantara  $V_P$  dan  $V_{DS(max)}$ .  $V_{DS(max)}$  atau *breakdown voltage* merupakan tegangan maksimum dimana arus tiba –tiba menjadi tidak terhingga. Pada daerah saturasi arus  $I_D$  menjadi independen terhadap  $V_{DS}$  yang artinya kenaikan tegangan  $V_{DS}$  tidak mempengaruhi / menambah arus  $I_D$  secara signifikan.

## 2. P-channel JFET

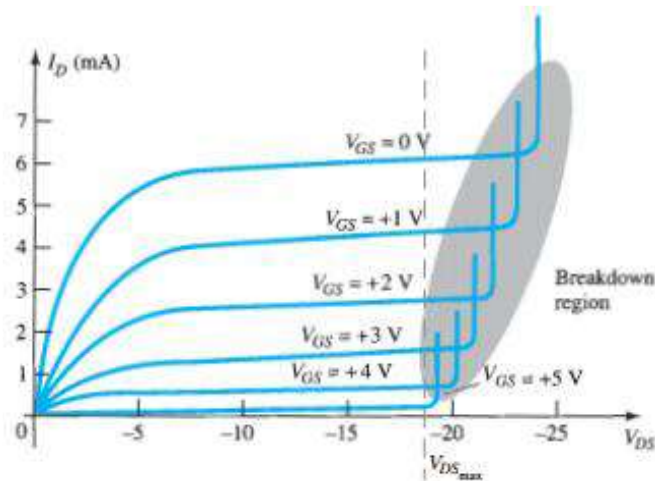
Struktur pada *p-channel* JFET mirip dengan *n-channel* JFET namun dengan bahan yang berkebalikan



Gambar 2.14 P-Channel JFET

Pada gambar 2.14 terlihat struktur dari *p-channel* JFET, dimana kanalnya terbentuk dari material berdoping p dan diapit 2 *layer* berdoping. Secara

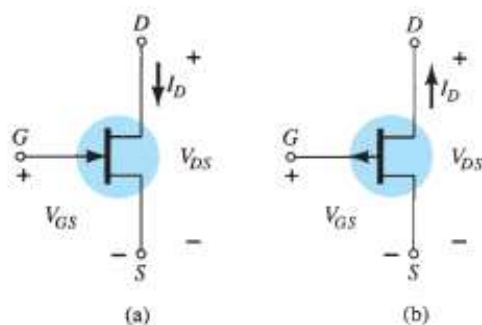
keseluruhan cara kerjanya mirip dengan *n-channel* JFET hanya saja penerapan nilai tegangannya menjadi berkebalikan.



Gambar 2.15 karakteristik *p-Channel* JFET dengan  $I_{DSS} = 6\text{mA}$  dan  $V_p = 6\text{V}$

Gambar 2.15 menunjukkan karakteristik dari *p-channel* JFET saat diberi bias. Arus  $I_D$  muncul saat tegangan  $V_{DS}$  bernilai negatif dan  $V_{GS}$  bernilai dari 0 V sampai +V. kurva karakteristik ini mirip seperti *n-channel* JFET, namun pada tipe ini memiliki kondisi *breakdown* dimana saat tegangan  $V_{DS}$  bernilai sangat negatif.

Seperti pada komponen elektronika lainnya, FET juga mempunyai simbol seperti yang ditunjukkan pada gambar 2.16.



Gambar 2.16 (a). *n-Channel* dan (b). *p-Channel*

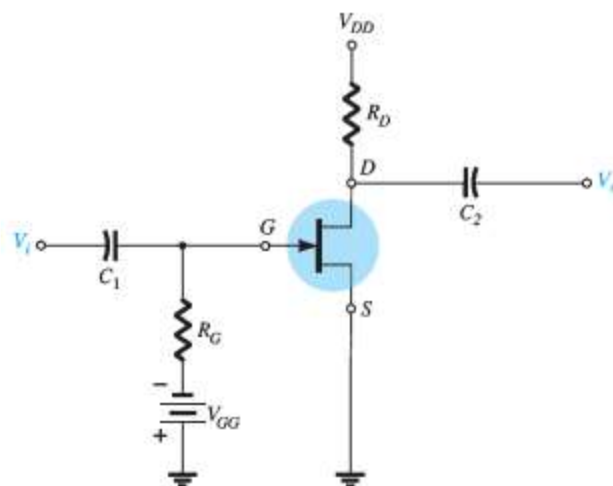
### c.2. Bias Transistor JFET

Istilah biasing merujuk ke penerapan tegangan DC pada sistem untuk menghasilkan tegangan dan arus dengan *level* tetap. Pada transistor, keberadaan arus dan tegangan tersebut akan membentuk *operating point* yang akan mempengaruhi karakteristik atau perilaku transistor. *Operating point* tersebut sering dinamakan *quiescent point* yang disingkat dengan Q karena merupakan sebuah titik yang tetap.

Dalam perancangan LNA menggunakan transistor FET, ada berbagai macam konfigurasi bias yang dapat diterapkan antara lain adalah *fixed bias*, *self bias*, dan *voltage divider bias* (Boylestad dan Nashelsky, 2013 : 423-435)

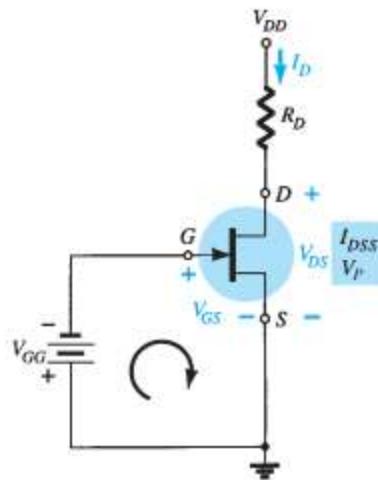
#### 1. Fixed Bias

Konfigurasi bias JFET yang paling sederhana adalah *fixed bias*. Gambar 2.17 adalah konfigurasi *fixed bias* pada n-channel JFET :



Gambar 2.17 Konfigurasi Fixed Bias Pada n-channel JFET

Untuk melakukan analisa DC rangkaian pada gambar 2.17 diubah menjadi rangkaian pada gambar 2.18



Gambar 2.18 Rangkaian Untuk Analisa DC

Rangkaian pada gambar 2.18 dapat dianalisis dengan menggunakan hukum tegangan *Kirchhoff*. FET mempunyai impedansi *input* yang sangat besar sehingga arus  $I_G = 0$ , oleh karena itu  $R_G$  akan menjadi beban *short*.

$$V_{GG} + V_{GS} = 0 \quad (2.27)$$

Sehingga,

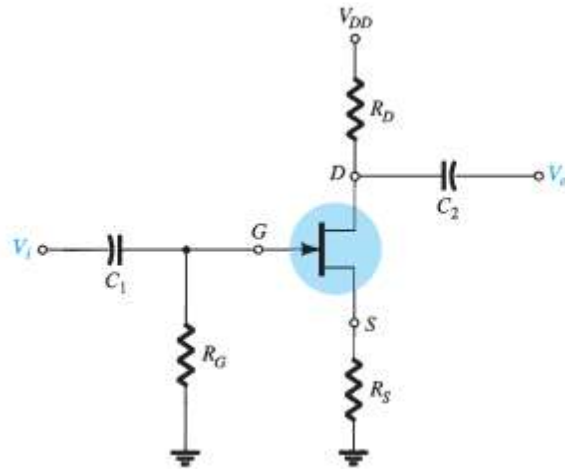
$$V_{GS} = -V_{GG} \quad (2.28)$$

$V_{GG}$  tersebut merupakan *fixed bias* DC supply, maka tegangan  $V_{GS}$  berdasarkan persamaan (2.15) juga bernilai tetap. Oleh karena itu, konfigurasi bias seperti ini dinamakan *fixed bias*.

## 2. Self bias

Berbeda dengan konfigurasi *fixed bias*, konfigurasi *self bias* ini hanya menggunakan satu buah sumber DC saja, rangkaiannya ditunjukkan pada gambar 2.19.





Gambar 2.19 Konfigurasi *Self Bias*

Gambar 2.19 menunjukkan konfigurasi *self bias*, cara yang paling umum digunakan untuk membias JFET (Malvino, 1995:309). Arus cerat (*drain*) mengalir melalui  $R_D$  dan  $R_S$ , yang menghasilkan tegangan serat-sumber:

$$V_{DS} = V_{DD} - I_D(R_D + R_S) \quad (2.29)$$

Tegangan yang melintasi resistansi sumber adalah :

$$V_S = I_D \cdot R_S \quad (2.30)$$

Karena arus gerbang kecil sehingga  $I_G$  dapat diabaikan dan  $R_G$  diaproksimasikan sebesar 1 MegaOhm (Bowick, 1982:120). Terminal gerbang mempunyai tegangan dc, sehingga.

$$V_G \cong 0 \quad (2.31)$$

Karena itu perbedaan potensial antara gerbang dan sumber adalah :

$$V_{GS} = V_G - V_S = 0 - I_D \cdot R_S \quad (2.32)$$

Atau

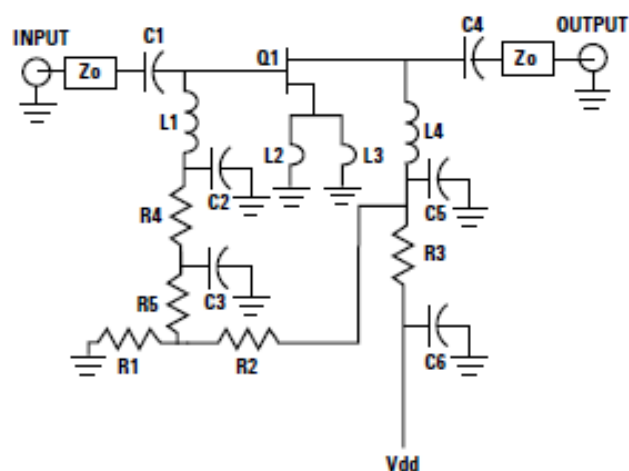
$$V_{GS} = -I_D \cdot R_S \quad (2.33)$$

Ini menyatakan penurunan melalui  $R_S$  menghasilkan tegangan bias  $V_{GS}$ . Tidak ada sumber tegangan luar yang harus menggerakkan gerbang, dan inilah sebabnya rangkaian tersebut dikenal dengan rangkaian bias sendiri.

### 3. Voltage Divider Bias

Konfigurasi *Voltage divider bias* selain dapat diterapkan pada *bipolar* transistor (BJT) juga dapat diterapkan pada FET. Pada *mode* PHEMT, rangkaian bias dengan *voltage divider* dibagi menjadi 2, bias pasif dan bias aktif (Avago,2012:14 - 15).

Bias pasif (*Passive biasing*) dari ATF-55143 yang diselesaikan oleh penggunaan pembagi tegangan yang terdiri dari R1 dan R2. Tegangan untuk pembagi diturunkan dari tegangan drain yang memberikan bentuk tegangan umpan balik melalui penggunaan R3 untuk dapat membatu arus drain tetap konstan. Resistor R5 ditambahkan untuk membatasi arus gerbang dari *mode* pembaharuan perangkat seperti ATF-55143. Gambar 2.20 adalah rangkaian dengan bias voltage divider pada transistor ATF-55143.



Gambar 2.20 ATF-55143 dengan Voltage Divider

Resistor R3 berdasarkan dihitung  $V_{DS}$ ,  $I_{DS}$  dan tegangan *power supply* yang diinginkan

$$R_3 = \frac{V_{DD} - V_{DS}}{I_{DS} + I_{BB}} \quad (2.34)$$

$V_{DD}$  adalah tegangan *power supply*

$V_{DS}$  adalah tegangan *drain ke source*

$I_{DS}$  adalah arus *drain* yang diinginkan

$I_{BB}$  adalah arus yang mengalir melewati resistor pembagi tegangan  $R_1$  dan  $R_2$

Nilai Resistor  $R_1$  dan  $R_2$  dihitung dengan mengikuti rumus sebagai berikut,

$$R_1 = \frac{V_{GS}}{I_{BB}} \quad (2.35)$$

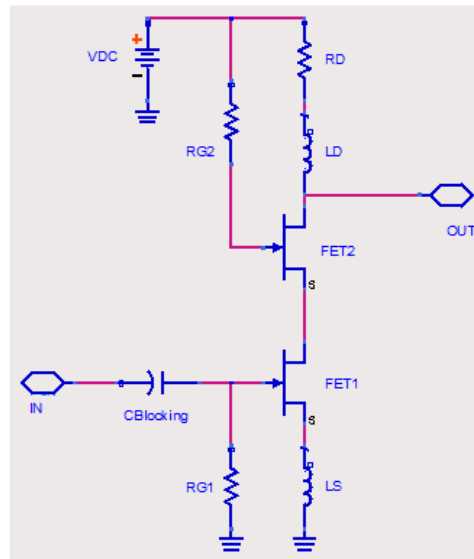
$$R_2 = \frac{(V_{DS} - V_{GS})R_1}{V_{GS}} \quad (2.36)$$

#### 2.1.2.d Konfigurasi *Low Noise Amplifier*

Untuk mendapatkan performa LNA yang baik dan sesuai dengan kebutuhan, biasanya desainer merancang LNA dengan menggabungkan dua atau lebih transistor. Konfigurasi tersebut antara lain:

##### d.1. *Cascode*

Pada konfigurasi ini terminal drain dari transistor 1 dihubungkan ke terminal *source* dari transistor 2, sehingga dikenal dengan istilah *common source*, *common gate*. Suplai arus untuk transistor 1 berasal dari transistor kedua. Kelebihan dari konfigurasi ini adalah mempunyai isolasi tinggi antara *port input* dan *output* sehingga bagian *input* dan impedansi *matching* dapat dilakukan secara terpisah (Budhiardhianto,2015:28). Adapun rangkaian LNA dengan konfigurasi *cascode* ditunjukkan pada gambar 2.21

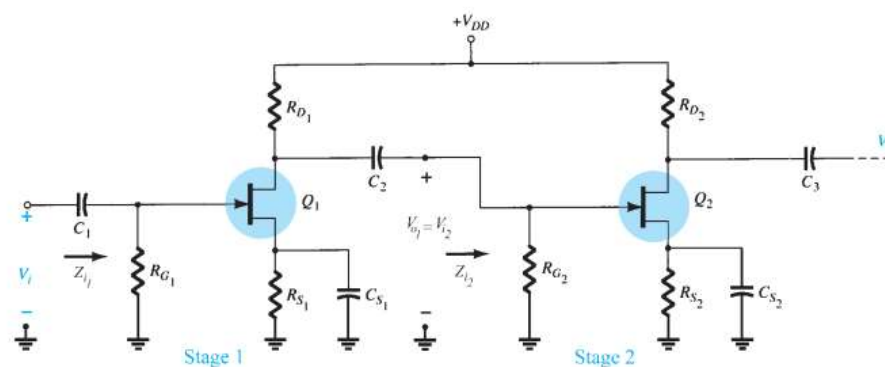


Gambar 2.21 Konfigurasi *Cascode* LNA

#### d.2. *Cascade*

Berbeda dengan *cascode*, pada konfigurasi *cascade output* dari tingkat (*stage*) pertama dihubungkan ke *input* tingkat kedua sehingga sinyal mengalami penguatan sebanyak 2 kali atau dengan kata lain *gain*-nya sangat tinggi karena mengikuti jumlah *stage* yang digunakan (Boylestad dan Nashelsky,2013:518).

Dibandingkan dengan *cascode*, *cascade* mempunyai gain yang lebih tinggi namun mempunyai isolasi port input dan output yang kurang baik sehingga sedikit lebih sulit dalam melakukan *matching*. Adapun rangkaian LNA dengan konfigurasi *cascade* ditunjukkan pada gambar 2.22



Gambar 2.22 Konfigurasi *Cascade* LNA

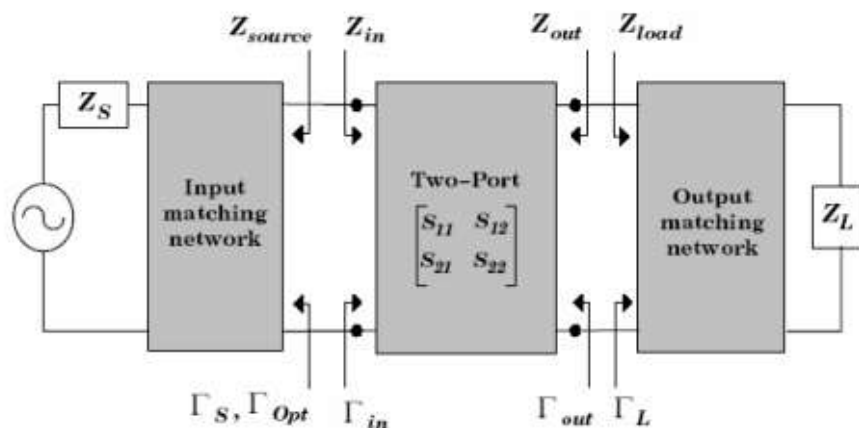
Berikut perbandingan antara konfigurasi *cascode* dengan *cascode* dapat dilihat pada tabel 2.1: (Prayadinata,2012:13)

**Tabel 2.1 Perbandingan Konfigurasi Transistor**

No.	Parameter	Konfigurasi	
		Cascode	Cascade
1	<i>Gain</i>	<i>Average</i>	<i>High</i>
2	<i>Stability</i>	<i>Average</i>	<i>High</i>
3	<i>Noise</i>	<i>Low</i>	<i>Low</i>
4	<i>Isolation</i>	<i>High</i>	<i>Average</i>
5	Tegangan 2 Transistor	Tidak sama	Sama (dapat juga berbeda)

### 2.1.2.e Penyesuai Impedansi (*Impedansi Matching*)

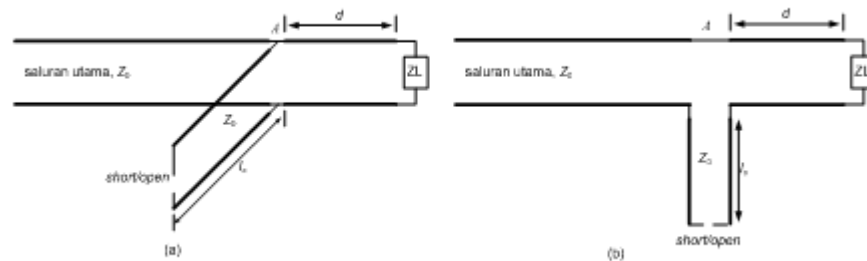
Dalam Perancangan LNA, *impedance matching* sangat dibutuhkan untuk memaksimalkan transfer daya dari *source* ke *load*.(Syihabuddin,2013:8). Alasan utama dirancang rangkaian penyesuai impedansi agar koefisien refleksi saluran dama dengan nol sehingga tidak ada daya yang terefleksi ( $\Gamma = 0$ ). Rangkaian penyesuai impedansi juga memberikan performansi optimum pada sebuah rangkaian LNA. Rangkaian dikatakan matching apabila  $Z_{source}$  matching terhadap  $Z_{in}$  dan  $Z_{Load}$  juga *matching* terhadap  $Z_{out}$ . Pada Blok rangkaian penguat terdapat rangkaian penyesuai impedansi seperti gambar 2.23 : (Dharmpatre,2006:28).



**Gambar 2.23 Blok Diagram Penguat**

### e.1. Penyesuai Impedansi Stub Tunggal (*Single Stub*)

Stub tunggal merupakan penyesuai *stub* yang banyak diaplikasikan karena perancangannya tidak sesulit penyesuai stub lainnya. Stub dipasang pada jarak  $d$  dari beban, dengan panjang stub  $l_s$ . Posisi dan panjang stub dapat diatur agar sesuai dengan impedansi karakteristik beban. Gambar 2.24 menunjukkan penyesuai impedansi stub tunggal paralel dan seri.



Gambar 2.24 Penyesuai impedansi stub tunggal (a). paralel; (b). seri.

Ujung stub tunggal *biasanya* bergantung pada jenis saluran transmisi yang digunakan. Apabila saluran transmisi menggunakan kabel sesumbu (*coaxial*) atau bumbung gelombang (*waveguide*), maka stub dengan ujung tertutup lebih disukai karena lebih praktis dan pembuatannya tidak sulit. Sedangkan untuk saluran transmisi menggunakan saluran strip atau mikrostrip, stub dengan ujung terbuka akan lebih mudah untuk direalisasikan, karena bila menggunakan stub ujung tertutup, akan sulit untuk membuat hubung singkat dari saluran ke bidang tanah (*ground plane*). Perancangan stub tunggal memiliki dua macam solusi, yaitu solusi analitis dan grafis.

### e.1.1. Solusi Analitis

Berdasarkan gambar 2.24, untuk stub paralel, pada posisi A, dimana stub diletakkan memiliki admitansi  $Y_A = 1/Z_A$ , yang merupakan jumlah dari admitansi stub dengan panjangnya  $l_s$  dan admitansi saluran pada jarak  $d$  dari beban, yaitu

$$Y_A = Y(d) + Y_{stub} = Y_0 \frac{1 - \Gamma(d)}{1 + \Gamma(d)} + Y_{stub} \quad (2.37)$$

Admitansi stub ujung tertutup adalah  $Y_{stub} = -jY_0 \cot \beta l_s$ , dan untuk ujung terbuka,  $Y_{stub} = jY_0 \tan \beta l_s$ . Syarat sesuai,  $Y_A$  harus sama dengan  $Y_0$ . Untuk stub ujung tertutup,

$$Y_A = Y_0 \frac{1 - \Gamma(d)}{1 + \Gamma(d)} + jY_0 \cot \beta l_s = Y_0 \quad (2.38)$$

atau

$$\frac{1 - \Gamma(d)}{1 + \Gamma(d)} - j \cot \beta l_s = 1 \quad (2.39)$$

Persamaan (2.16) dapat disusun kembali menjadi

$$-j \cot \beta l_s = 1 + \frac{1}{\Gamma(d)} \quad (2.40)$$

Substitusikan  $\Gamma(d) = |\Gamma_L| e^{j(\theta - 2\beta d)}$ , dengan  $\theta$  adalah sudut koefisien pantul di beban, maka persamaan (2.17) menjadi

$$-j \cot \beta l_s = 1 + \frac{e^{j(2\beta d - \theta)}}{|\Gamma_L|} \quad (2.41)$$

Kemudian gunakan identitas  $e^{j(2\beta d - \theta)} = \cos(2\beta d - \theta) + j \sin(2\beta d - \theta)$  pada persamaan (2.19) untuk mendapatkan persamaan baru yaitu,

$$j2 \tan \beta l_s = 1 + \frac{\cos(2\beta d - \theta)}{|\Gamma_L|} + j \frac{\sin(2\beta d - \theta)}{|\Gamma_L|} \quad (2.42)$$

Dari bagian riil kita peroleh

$$\cos(2\beta d - \theta) = -|\Gamma_L| \Rightarrow \beta d = \frac{\theta \pm \cos^{-1}(-|\Gamma_L|)}{2} \quad (2.43)$$

Untuk bagian imajiner, dengan menggunakan persamaan (2.39) didapatkan

$$\tan \beta l_s = -\frac{\tan(2\beta d - \theta)}{2} \Rightarrow \beta l_s = \tan^{-1}\left(-\frac{\tan(2\beta d - \theta)}{2}\right) \quad (2.44)$$

Harga-harga  $d$  dan  $l_s$  harus selalu positif. Bila hasilnya negatif, maka panjang saluran harus ditambahkan dengan kelipatan  $\lambda/2$  hingga menghasilkan nilai positif, dan bila nilainya melebihi  $\lambda/2$ , maka panjangnya harus dikurangi dengan kelipatan  $\lambda/2$ . Untuk stub seri dapat dilakukan cara yang sama, dengan membuat  $Z_A = Z(d) + Z_{stub} = Z_0$ . Di bawah ini merupakan rangkuman solusi-solusi analitis yang mungkin untuk stub paralel atau seri:

- $\beta d = \frac{1}{2}[\theta \pm \cos^{-1}(-|\Gamma_L|)], \quad \beta l_s = \tan^{-1}(-\frac{1}{2} \tan(2\beta d - \theta)), \quad (2.45)$

untuk stub paralel/ujung tertutup

- $\beta d = \frac{1}{2}[\theta \pm \cos^{-1}(-|\Gamma_L|)], \quad \beta l_s = \cot^{-1}(\frac{1}{2} \tan(2\beta d - \theta)), \quad (2.46)$

untuk stub paralel/ujung terbuka

- $\beta d = \frac{1}{2}[\theta \pm \cos^{-1}(|\Gamma_L|)], \quad \beta l_s = \cot^{-1}(\frac{1}{2} \tan(2\beta d - \theta)), \quad (2.47)$



untuk stub seri/ujung tertutup

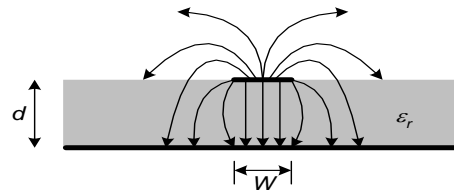
$$\bullet \quad \beta d = \frac{1}{2}[\theta \pm \cos^{-1}(|\Gamma_L|)], \quad \beta l_s = \tan^{-1}\left(-\frac{1}{2} \tan(2\beta d - \theta)\right), \quad (2.48)$$

untuk stub seri/ujung terbuka

### 2.1.2.f Saluran Mikrostrip

Gambar 2.25 memperlihatkan pola medan listrik pada saluran mikrostrip. Berbeda dengan saluran strip, pada mikrostrip, saluran terdiri dari konduktor strip (*line*) dan sebuah konduktor bidang tanah yang dipisahkan oleh medium dielektrik dengan konstanta dielektrik  $\epsilon_r$ . Di atas strip adalah udara sehingga jika tanpa shielding sebagian medan elektromagnetik akan meradiasi, dan sebagian lagi ada yang masuk kembali ke dalam substrat dielektrik. Jadi ada dua dielektrik yang melingkupi strip: udara dengan konstanta dielektrik satu dan substrat dengan konstanta dielektrik  $\epsilon_r > 1$ . Dengan demikian saluran mikrostrip, secara keseluruhan, dapat kita pandang sebagai sebuah saluran dengan dielektrik homogen yang lebih besar dari satu tapi lebih kecil dari  $\epsilon_r$ . Konstanta dielektrik ini disebut konstanta dielektrik efektif (*effective dielectric constant*).

Pendekatan yang mudah untuk menganalisis karakteristik saluran, adalah dengan, mula-mula, menganggap medium yang memisahkan kedua konduktor adalah udara. Pada kasus ini bidang tanah bertindak sebagai cermin sehingga kita punya saluran yang lebarnya sama dan berjarak  $2d$  satu sama lain. Kemudian dicari kapasitansi terdistribusi antara kedua saluran ini, kita sebut  $C_0$ . Konstanta dielektrik efektif adalah perbandingan antara kapasitansi terdistribusi saluran dengan dielektrik terhadap  $C_0$ . Jadi konstanta dielektrik efektif, adapun Gambar 2.25 memperlihatkan pola medan listrik pada saluran mikrostrip



Gambar 2.25 Pola Medan Listrik Pada Saluran Mikrostrip

$$1 < \varepsilon_e = \frac{c}{c_0} < \varepsilon_r \quad (2.49)$$

Untuk keperluan perancangan, jika diketahui impedansi karakteristik  $Z_0$  dan konstanta dielektrik  $\varepsilon_r$ , lebar strip dapat dicari dari (Pozar,201:168).

$$\frac{W}{d} = \begin{cases} \frac{8e^A}{e^{2A}-2} & W/d < 2 \\ \frac{2}{\pi} \left[ B - 1 - \ln(2B - 1) + \frac{\varepsilon_r - 1}{2\varepsilon_r} \left( \ln(B - 1) + 0.39 - \frac{0.61}{\varepsilon_r} \right) \right] & W/d > 2 \end{cases} \quad (2.50)$$

Dengan

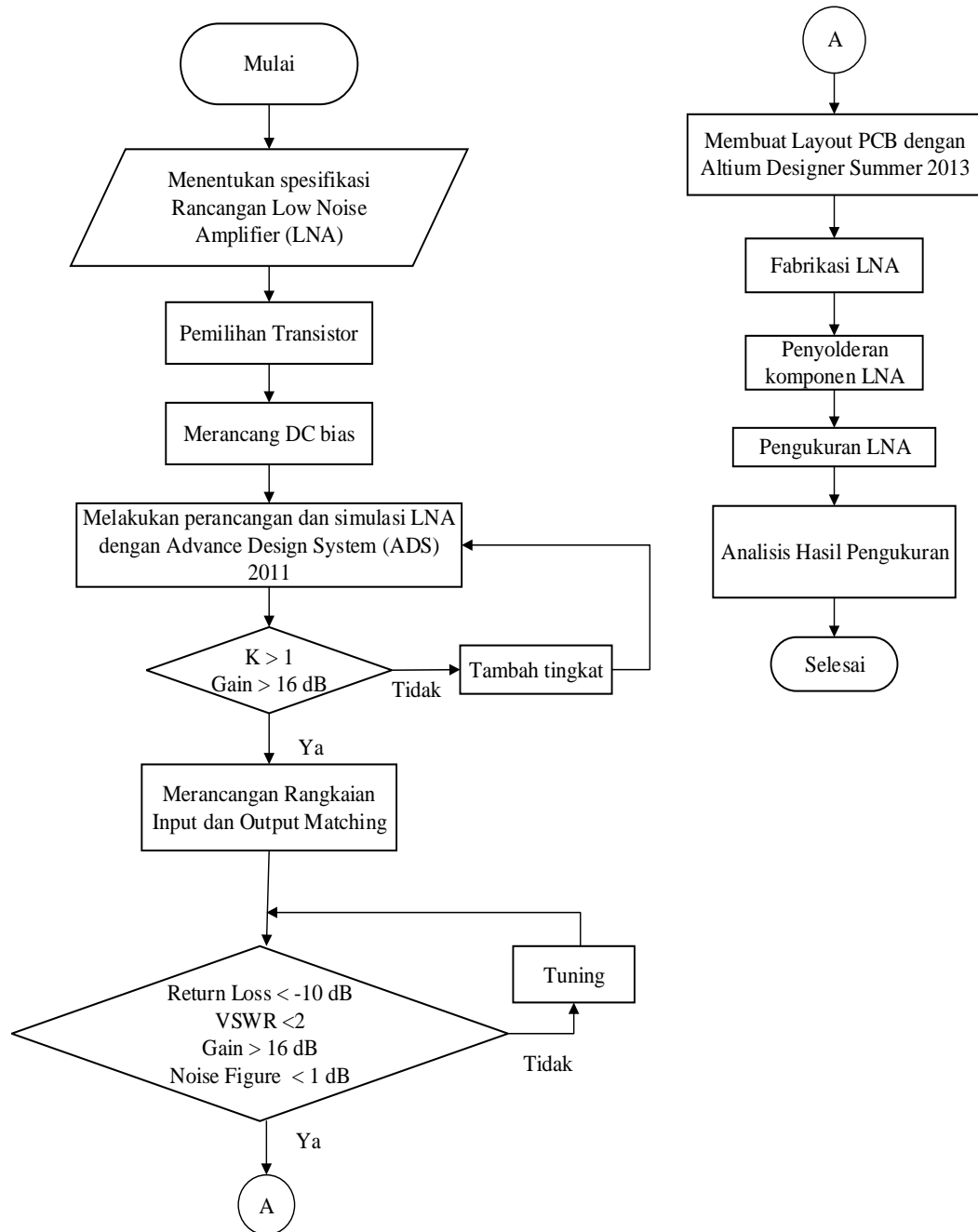
$$A = \frac{Z_0}{60} \sqrt{\frac{\varepsilon_r + 1}{2}} + \frac{\varepsilon_r - 1}{\varepsilon_r + 1} \left( 0.23 + \frac{0.11}{\varepsilon_r} \right) \quad (2.51)$$

$$B = \frac{377\pi}{2Z_0\sqrt{\varepsilon_r}} \quad (2.52)$$

## 2.2. Kerangka Berpikir

Dengan adanya teori yang sudah dijelaskan sebelumnya, maka teori tersebut menjadi dasar penelitian dan pengembangan untuk mendesain *Low Noise Amplifier* (LNA). Untuk mengetahui lebih lanjut maka diperlukan studi literatur yang komperhensif, melakukan simulasi LNA dengan menggunakan perangkat lunak yang akurat, dan menguji LNA menggunakan alat ukur *Spectrum Analyzer*, *Signal Generator*, *Noise Source* dan *Vector Network Analyzer*. Oleh karena itu

untuk menjelaskan alur kerangka berpikir dalam penelitian ini, diperlukan diagram alir seperti yang ditunjukkan pada gambar 2.26 :



Gambar 2.26 Diagram Alir Perancangan *Low Noise Amplifier*

## **BAB III**

### **METODOLOGI PENELITIAN**

#### **3.1. Tempat dan Waktu Penelitian**

Penelitian dilaksanakan di Laboratorium Telekomunikasi Teknik Elektro Universitas Negeri Jakarta, pada bulan Mei 2016 – January 2017 dan di Laboratorium P2ET (Pusat Penelitian Elektronika dan komunikasi) LIPI Bandung pada Bulan Oktober 2016 – November 2016. Waktu tersebut cukup efektif untuk melakukan penelitian.

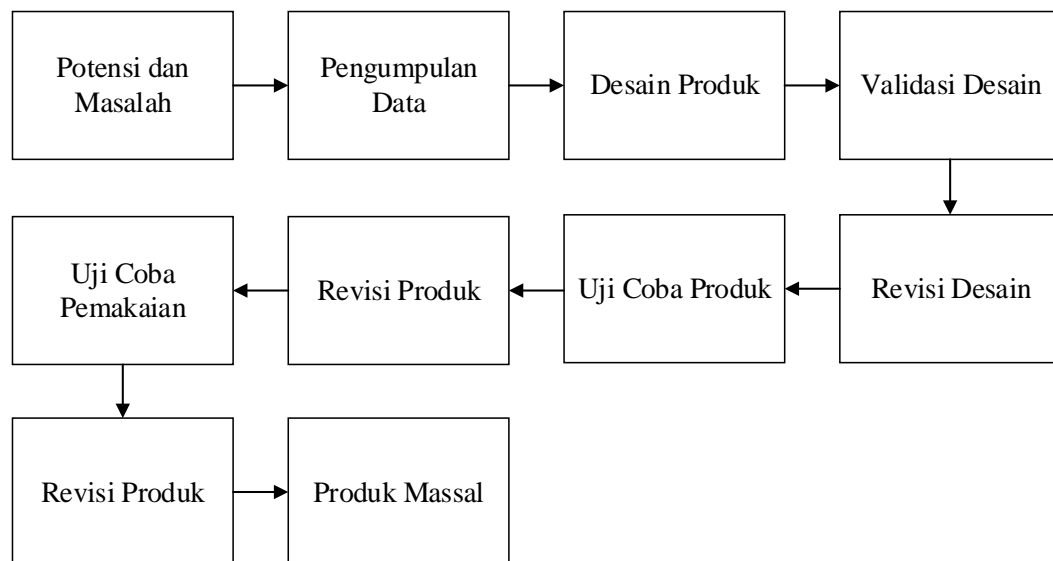
#### **3.2. Metode Pengembangan Produk**

##### **3.2.1. Tujuan Pengembangan**

Tujuan dalam penelitian ini adalah mampu merancang, membuat, dan menguji *Low Noise Amplifier* (LNA) 2 tingkat pada frekuensi 2,45 GHz menggunakan menggunakan metode penyesuai impedansi saluran mikrostrip dengan transistor jenis E-PHMET ATF-55143 dan menggunakan dengan kriteria uji yaitu, frekuensi tengah 2,45 GHz, Kesetabilan ( $K > 1$ ), *Gain* ( $S_{21}$ )  $> 16$  dB, *Noise Figure* (NF)  $< 1,5$  dB  $VSWR \leq 2$ , *Input return loss* ( $S_{11}$ )  $\leq -10$  dB, dan *Output return loss* ( $S_{22}$ )  $\leq -10$  dB.

##### **3.2.2. Metode Pengembangan**

Metode penelitian yang digunakan adalah Metode *Research and Development* (R&D). Metode *Research and development* (R&D) merupakan metode penelitian yang digunakan untuk menghasilkan Produk tertentu dan menguji keefektifan produk tersebut agar dapat berfungsi dimasyarakat lua



**Gambar 3.1 Langkah Penggunaan Metode *Research and Development*(R&D) (Sugiyono, 2009:298)**

Dari beberapa tahapan pada gambar 3.1, peneliti menggunakan 5 langkah penelitian pengembangan yaitu potensi masalah, pengumpulan data / informasi, desain produk, validasi desain dan uji coba produk

### 1. Potensi dan Masalah

Penelitian bermula dari adanya potensi dan masalah pada sinyal yang relatif lemah yang diterima oleh antena.

### 2. Pengumpulan Data

Pengumpulan data berbagai informasi yang digunakan sebagai bahan untuk perencanaan desain LNA sesuai yang diharapkan.

### 3. Desain Produk

LNA yang dihasilkan dalam penelitian, didesain dengan bantuan software simulasi yakni menggunakan *Advance Design System 2011* dalam perancangan LNA sesuai dengan pengumpulan data.

#### **4. Validasi Desain**

Validasi desain merupakan hasil simulasi dari desain produk pada software simulasi, dimana untuk menilai apakah rancangan LNA sesuai dengan yang diharapkan.

#### **5. Uji Coba Produk**

Uji Coba produk meliputi fabrikasi LNA, penyolderan komponen LNA, dan pengukuran hasil fabrikasi dan penyolderan LNA.

##### **3.2.3. Sasaran Produk**

Sasaran produk dalam penelitian ini yakni penggunaan *Low Noise Amplifier* (LNA) 2 tingkat menggunakan metode penyesuaian impedansi saluran mikrostrip dengan mengikuti parameter LNA yang sesuai dengan karakteristik LNA yang digunakan pada frekuensi 2,45 GHz dengan Bandwidth 100 MHz

##### **3.2.4. Instrumen**

Pada penelitian, instrumen yang digunakan adalah peneliti dan alat penunjang lainnya. Berikut alat penunjang yang dibutuhkan dalam penelitian sebagai berikut:

- a. *Software Advance Design System (ADS) 2011*
- b. *Software Altium Designer Summer 2013*
- c. *Vector Network Analyzer (VNA) tipe Advantest R3770*
- d. *Power Supply Unit*
- e. *Signal Generator tipe ROHDE & SCHWARZ SMJ 100A, RF 100 KHz – 6 GHz*

- f. FSG. *Spectrum Analyzer* tipe ROHDE & SCHWARZ RF input 9 KHz – 8 GHz

Namun peneliti dapat menyesuaikan diri dari semua aspek pendukung dalam prosedur pengembangan, pengumpulan data, dan analisis data hingga pada hasil kesimpulan dari penelitian.

### **3.3. Prosedur Pengembangan**

#### **3.3.1. Tahap Penelitian dan Pengumpulan Informasi**

Penggunaan WLAN yang banyak diminati membuat jaringan WLAN berkembang pesat salah satu pengembangannya adalah teknologi Wi-Fi. Wi-Fi adalah semua produk WLAN yang mengacu pada standar IEEE 802.11. Berdasarkan standar IEEE 802.11 teknologi Wi-Fi b/g/n bekerja pada frekuensi 2,4 GHz. Pengembangan Wi-Fi dengan serial 802.11n merupakan teknologi terbaru yang dikembangkan dari Wi-Fi b/g. Wi-Fi 802.11n menawarkan konektivitas *Wireless* yang tinggi dengan menggunakan *technology* MIMO dan lebar channel 40MHz. Dengan hal tersebut kecepatannya meningkat sampai dengan 600Mbps.

Dengan Konektivitas *wireless* yang tinggi, karena saat ini dapat Wi-Fi tidak hanya digunakan sebagai akses data atau akses internet dengan kecepatan tinggi, tetapi juga sebagai konsumsi yang memuaskan seperti *Streaming music*, *High Definition Video* pada TV, *Smart Phone*, *Tablet*, permainan yang menghibur, *home networking notebook*, *mass data storage* dan *printer* yang di implementasikan pada 2,4 - 2,5. Untuk memenuhi kebutuhan *throughput* yang diinginkan, kinerja utama yaitu sensitivitas, kemampuan sinyal yang kuat dan ketahanan terhadap interferensi.

*Router* Wi-Fi berfungsi Sebagai pintu gerbang pengguna *wireless* (perangkat Wi-Fi) di suatu area untuk dapat masuk ke dalam jaringan lokal. *Router* Wi-Fi harus menerima sinyal yang relatif lemah dari perangkat yang menggunakan jaringannya seperti *mobile phone*. Selain lemahnya sinyal yang harus diterima oleh router Wi-Fi dari perangkat yang terhubung dengannya, Saat proses pentransmisian, sinyal sering kali terpengaruh oleh derau (*noise*). *Noise* yang menyebabkan kerugian, karena daya yang dipancarkan ke penerima akan tidak maksimal dengan kata lain sinyal yang diterima oleh antenna penerima akan semakin lemah. oleh karena itu ,agar sinyal yang ditemima menjadi lebih kuat, keberadaan *Low Noise Amplifier* (LNA) menjadi salah satu blok yang diperlukan pada sistem *receiver*.

LNA untuk penggunaan frekuensi 2,45 GHz sudah terdapat dipasaran, contohnya type LNA-2450 produksi RF,Bay,Inc., dengan rentang frekuensi 2400 – 2500 MHz, dengan *gain* yang dihasilkan 16 dB dan *noise figure* 1.5 dB. *Gain* tersebut di anggap belum cukup maksimal mengingat sinyal yang diterima oleh antenna sangat lemah dan LNA harus sanggup menguatkan sinyal tersebut sampai beberapa dB agar dapat dicapai level yang cukup untuk diolah oleh sistem penerima.

Dalam memenuhi tingginya *gain*, *low noise amplifier* dapat dirancang dengan beberapa metode, salah satunya adalah cascade (menambah stage /tingkat) transistor.Pada perancangan LNA, rangkaian penyesuai impedansi juga sangat dibutuhkan untuk memaksimalkan transfer daya dari sumber ke beban, namun penggunaan komponen LC pada frekuensi tinggi dapat menyebabkan efek parasitic,



pada penelitiannya Taryana, dkk (2015) menjelaskan kelebihan saluran mikrostrip dibandingkan dengan lump component yaitu dapat meminimalisir efek *parasitic* yang menyebabkan *amplifier* berisolasi.

### 3.3.2. Tahap Perencanaan

#### 3.3.2.a. Penentuan Karakteristik Low Noise Amplifier

Spesifikasi *Low Noise Amplifier* (LNA) menjadi bagian yang penting dalam proses perancangannya. LNA yang akan dibuat adalah LNA 2 tingkat dengan spesifikasi seperti ditunjukkan pada tabel 3.1:

**Tabel 3.1 Spesifikasi LNA Pada Frekuensi 2,4 – 2,5 GHz**

Parameter	Spesifikasi
Frekuensi kerja	2,4 – 2,5 GHz
Kestabilan	> 1
Gain ( $S_{21}$ )	>16 dB
<i>Noise Figure</i>	< 1,5dB
VSWR <i>Input</i> dan <i>output</i>	< 2
<i>Input Return Loss</i> ( $S_{11}$ ) dan <i>Output Return Loss</i> ( $S_{22}$ )	$\leq$ -10 dB
Impedansi <i>Input</i> dan <i>Output</i>	$\approx$ 50 $\Omega$

#### 3.3.2.b. Penentuan Jenis Material

Dalam melakukan perancangan LNA bahan yang digunakan dalam perancangan adalah jenis substrat Roger Duroid 4350B dengan pertimbangan *loss* yang dimilikinya kecil. Adapun spesifikasinya ditunjukkan pada tabel 3.2,

**Tabel 3.2 Spesifikasi Substrat yang digunakan**

Jenis Substrat	FR4 ( <i>Epoxy</i> )
Konstanta Dielektrik Relatif ( $\epsilon_r$ )	3,48
<i>Dielectric Loss Tangent</i> ( $\tan \delta$ )	0,0037
Ketebalan Substrat	1,524 mm

Adapun untuk layout PCB serta *groundplane* menggunakan bahan tembaga. Antara *ground* rangkaian LNA dan *groundplane* dihubungkan dengan *throughhole*.

### 3.3.2.c. Pemilihan Jenis Transistor

Pemilihan transistor merupakan hal yang penting dalam perancangan LNA. Pemilihan transistor berdasarkan pada fungsi dan LNA dideskripsikan pada *datasheet*. Hal yang harus diperhatikan dalam pemilihan transistor adalah konsumsi daya yang rendah, *Noise Figure*, dan *gain* (Nugroho, 2011:2). Transistor yang digunakan adalah produksi dari *Avago Technologies* jenis FET dengan tipe ATF-55143. spesifikasi utama dapat dilihat pada tabel 3.3 dan *datasheet* pada lampiran,

**Tabel 3.3 Spesifikasi Transistor ATF-55143**

Parameter	Spesifikasi
Jenis Transistor	E-PHEMT
<i>Range</i> Frekuensi	450 MHz – 6 GHz
<i>Noise Figure</i>	< 1 dB
<i>Gain</i>	> 15 dB
Temperatur	-65 – 160 °C
$I_{dss\ max}$	3 $\mu$ A

Dari tabel tersebut dapat dilihat bahwa semua spesifikasi LNA dapat terpenuhi oleh transistor yang digunakan.

Adapun spesifikasi elektrik dari transistor ATF- 55143 berdasarkan *datasheet* ditunjukkan pada tabel 3.4,

**Tabel 3.4 Datasheet Spesifikasi Elektrik Transistor ATF-55143****ATF-55143 Electrical Specifications** $T_A = 25^\circ\text{C}$ , RF parameters measured in a test circuit for a typical device

Symbol	Parameter and Test Condition	Units	Min.	Typ. <sup>[2]</sup>	Max.	
Vgs	Operational Gate Voltage	Vds = 2.7V, Ids = 10 mA	V	0.3	0.65	
Vth	Threshold Voltage	Vds = 2.7V, Ids = 2 mA	V	0.18	0.53	
Idss	Saturated Drain Current	Vds = 2.7V, Vgs = 0V	$\mu\text{A}$	—	3	
Gm	Transconductance	Vds = 2.7V, gm = $\Delta\text{Idss}/\Delta\text{Vgs}$ ; $\Delta\text{Vgs} = 0.75 - 0.7 = 0.05\text{V}$	mmho	110	285	
Igss	Gate Leakage Current	Vgd = Vgs = -2.7V	$\mu\text{A}$	—	95	
NF	Noise Figure <sup>[1]</sup>	f = 2 GHz	Vds = 2.7V, Ids = 10 mA	dB	—	0.6
		f = 900 MHz	Vds = 2.7V, Ids = 10 mA	dB	—	0.3
Ga	Associated Gain <sup>[1]</sup>	f = 2 GHz	Vds = 2.7V, Ids = 10 mA	dB	15.5	17.7
		f = 900 MHz	Vds = 2.7V, Ids = 10 mA	dB	—	21.6
OIP3	Output 3 <sup>rd</sup> Order Intercept Point <sup>[1]</sup>	f = 2 GHz	Vds = 2.7V, Ids = 10 mA	dBm	22.0	24.2
		f = 900 MHz	Vds = 2.7V, Ids = 10 mA	dBm	—	22.3
P1dB	1dB Compressed Output Power <sup>[1]</sup>	f = 2 GHz	Vds = 2.7V, Ids = 10 mA	dBm	—	14.4
		f = 900 MHz	Vds = 2.7V, Ids = 10 mA	dBm	—	14.2

Transistor ATF-55143 merupakan jenis E-PHMET (*Enhancement-Pseudomorphic High Electron Mobilty Transistor*) yang merupakan perkembangan dari HEMT, dan merupakan salah satu kategori atau keluarga dari FET (*Field Effect Transistor*). Performasi dari HEMT menunjukkan *noise Figure* yang rendah dan *gain* yang tinggi hingga frekuensi 70 GHz, sehingga sangat cocok digunakan untuk LNA. Adapun keunggulan dari HEMT dari transistor jenis lain dapat dilihat pada tabel 3.5. (Liao, 3<sup>rd</sup> Edition:234).

**Tabel 3.5 Perbandingan HEMT dengan Transistor Lain**

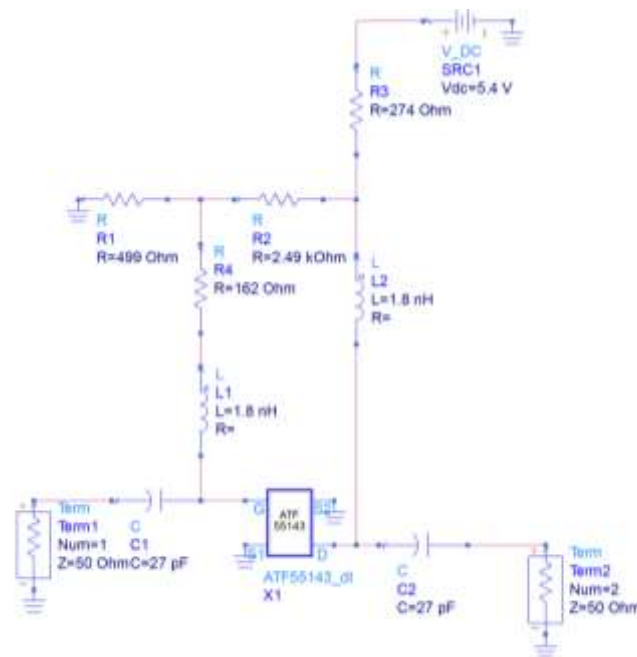
Device	Frequency (GHz)	Noise	Power	Speed
HEMT	Up to 70	Very Good	Very Good	Excellent
GaAs MESFET	40	Good	Good	Good
GaAs-AlGaAs HBT*	20	Good	Good	Excellent
Si MOSFET	10	Poor	Very good	Very poor
Si bipolar transistor	1	Poor	Poor	Good

\* HBT = heterojunction bipolar transistor

**3.3.2.d. Penentuan Jenis Bias DC**

Setelah Menentukan jenis transistor yang sesuai dengan parameter LNA yang akan dirancang, maka tahap selanjutnya adalah memberikan bias pada

transistor agar mampu bekerja pada titik kerjanya. Terdapat beberapa jenis *biasing* yang dapat digunakan, diantaranya *fixed bias*, *Voltage Divider* dan *self bias*. Pada penelitian ini bias yang digunakan adalah *Voltage divider*, seperti yang diterapkan pada transistor bipolar juga bisa diterapkan pada FET. Gambar 3.2 merupakan desain rangkaian bias transistor dengan Voltage divider,



**Gambar 3.2 Desain Voltage Divider Bias pada ADS**

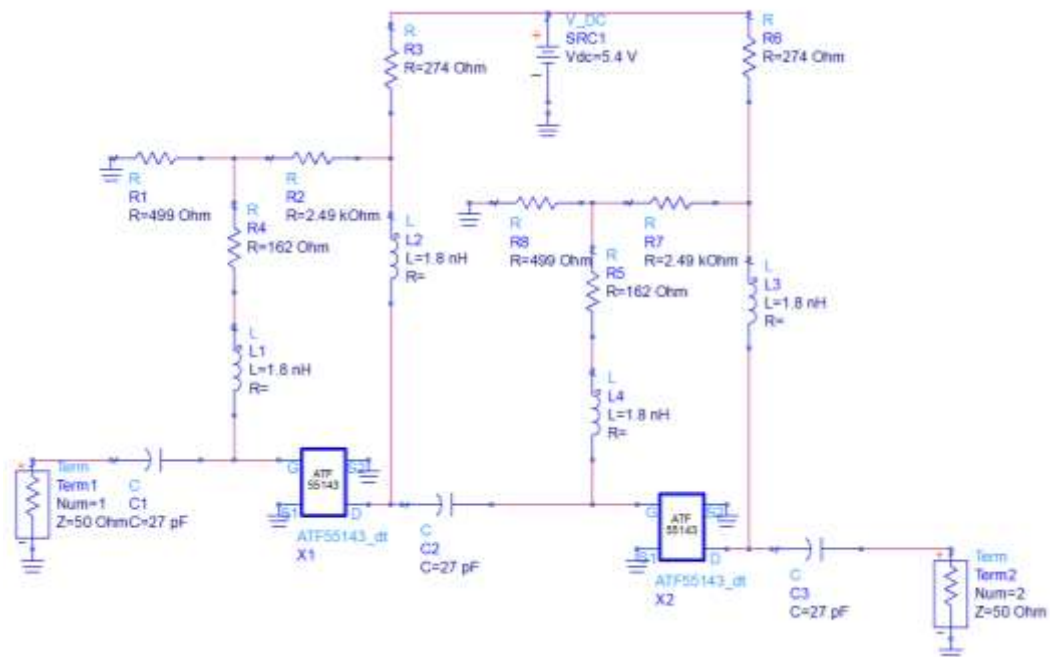
Agar transistor bekerja dengan baik, maka harus dirancang sesuai dengan titik kerjanya. Titik kerja merupakan titik tetap dalam sebuah kurva karakteristik dari sebuah transistor, yang biasanya disebut *quiescent point*. Pada pembiasan ini, peneliti menentukan nilai  $V_{DS}$  (5,4V),  $I_D$  (10mA) dan  $V_{GS}$  (-0.47) dan  $I_{gss}$  (95uA) dari *datasheet* sebagai acuan untuk menghitung nilai transistor yang digunakan pada rangkaian bias. Adapaun perhitungannya dalam rumus yang telah dijelaskan pada bab 2 dalam persamaan (2.34 – 2.35). sedangkan untuk nilai L dan C *blocking* disesuaikan dengan hasil simulasi terbaik.

### 3.3.2.e. Penentuan Konfigurasi LNA

untuk mendapatkan parameter utama LNA dengan *gain* yang tinggi dan *Noise Figure* yang masih berada pada kisaran 2 – 3 dB, biasanya desainer melakukan penggabungan 2 atau lebih transistor menggunakan konfigurasi *Cascade*. Pada konfigurasi *cascade*, *output (drain)* dari tingkat (*stage*) pertama dihubungkan ke *input (Gate)* tingkat kedua sehingga sinyal mengalami penguatan sebanyak 2 kali atau dengan kata lain *gain*-nya sangat tinggi karena mengikuti jumlah *stage* yang digunakan. Kelebihannya lain dari *cascade* adalah *noise* dan kestabilan yang lebih bagus dibandingkan dengan susunan *cascode*. Oleh karena itu peneliti menggunakan konfigurasi *cascade* pada perancangan LNA.

### 3.3.2.f. Penentuan Jumlah Stage (Tingkat)

Tahap berikutnya adalah menentukan jumlah *stage (tingkat)* yang sesuai dengan kebutuhan perancangan LNA. Pada penelitian ini parameter LNA untuk *gain* adalah > 16dB dan *noise figure* tidak lebih dari 3 dB. Maka dari itu, peneliti merancang LNA dengan konfigurasi *cascade* dengan susunan 2 tingkat, karena dikhawatirkan adanya ketidaksesuaian atau pergeseran pada saat pengukuran LNA. Gambar 3.3 adalah gambar desain LNA *cascade* 2 tingkat menggunakan ADS.

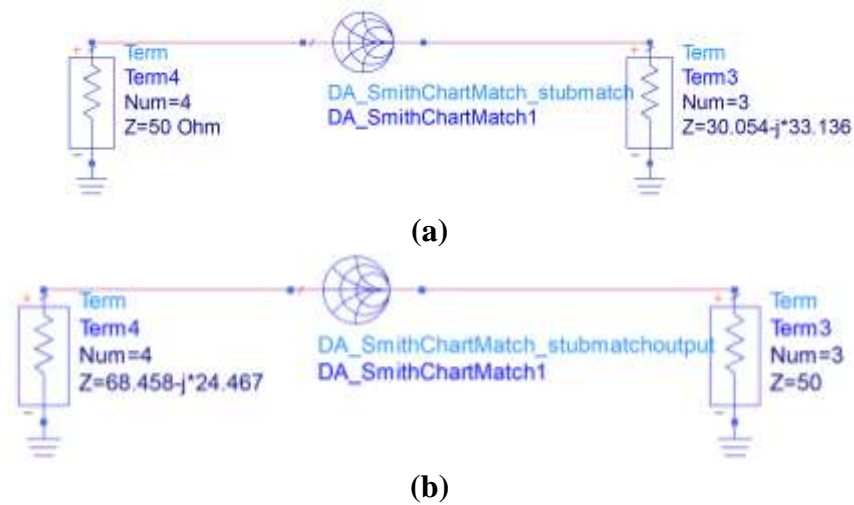


**Gambar 3.3** Desain LNA *Cascade* 2 Tingkat pada *Software* ADS

### 3.3.2.g. Penentuan Jenis Impedance Matching

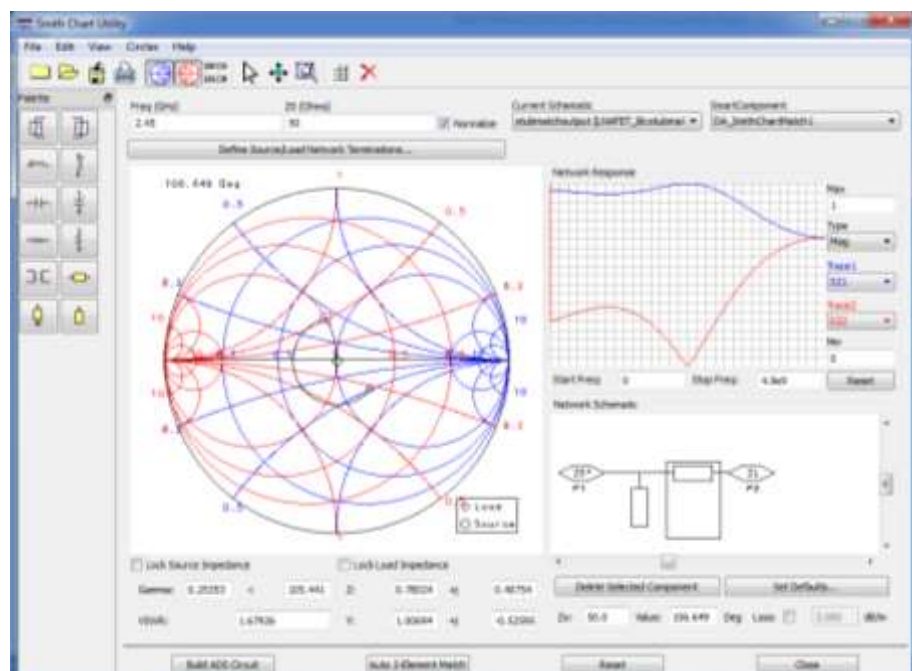
Ada beberapa cara yang digunakan untuk membuat saluran matching pada LNA, diantaranya saluran mikrostrip, *L-Network*, *T-Network*, dan  $\Pi(\phi)$ -*Network*. Pada penelitian ini, peneliti menggunakan saluran mikrostrip menggunakan teknik *single stub* pada saluran impedansi. Teknik ini merupakan teknik yang cukup dalam saluran mikrostrip, cukup dengan menghitung lebar saluran mikrostrip, jarak stub ke beban ( $d_s$ ) dan panjang stub ( $l_s$ ) menggunakan rumusan yang ada pada bab dua persamaan 2.46 dan 2.50.

Sedangkan pada perangkat lunak *Advance Design System* (ADS) *impedance matching* dapat dilakukan dengan menggunakan *tools smith chart utility*, adapun konsep dari *impedance matching* menggunakan *smith chart utility* dapat dilihat pada gambar 3.4 ,



**Gambar 3.4** Konsep *Impedance Matching* pada ADS (a).Konsep *Input* (b)Konsep *output*

Pada gambar 3.4 , nilai impedansi pada *input* dan *output* dapat diketahui melalui simulasi pada ADS saat LNA telah di-*cascade* 2 tingkat. setelah menggunakan konsep tersebut, maka nilai  $d_s$  dan  $l_s$  pada *input* , *output* akan di dapat dengan bantuan *smith chart utility*. Adapaun tampilannya ditunjukkan pada gambar 3.5,

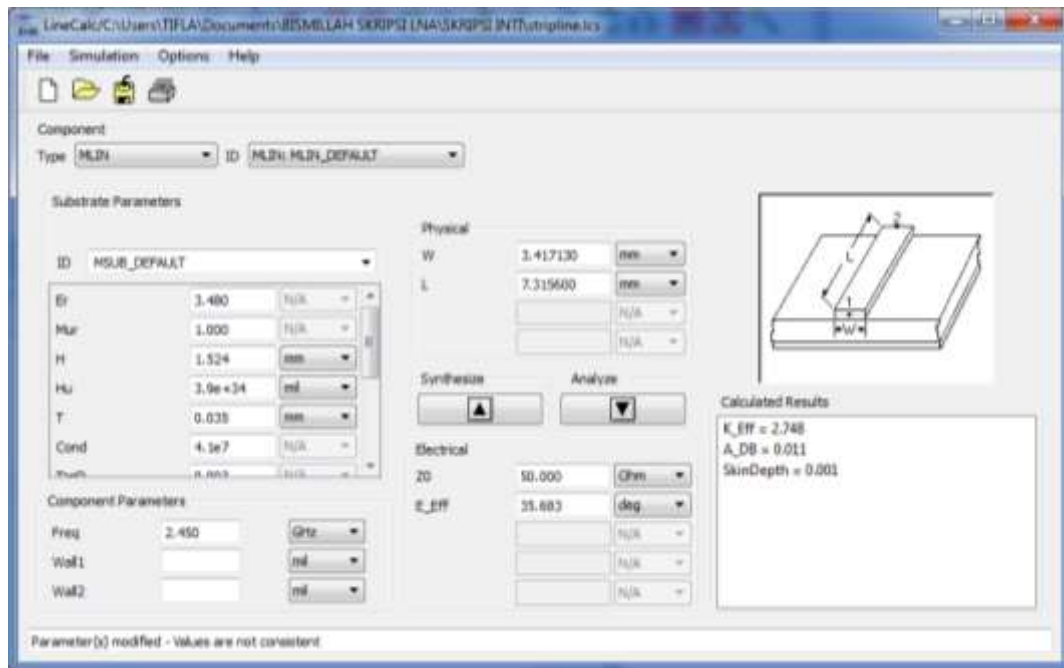


**Gambar 3.5** Tampilan Smith Chart Utility

Untuk mendapatkan nilai  $d_s$  dan  $l_s$  pada *input*, Diawali dengan cara memasukan nilai impedansi input transistor pada *Smith Chart Utility*. Selanjutnya proses perancangan dilakukan dengan menggunakan komponen *microstrip* yang ada pada kolom *pallette*. Untuk menentukan jarak *stub* dari beban adalah dengan melihat besar sudut dari perputaran garis antara titik  $Z_s$  dan lingkaran  $VSWR = 1$ . Sedangkan untuk menentukan panjang *stub* adalah dengan melihat besar sudut dari perputaran garis yang menghubungkan antara lingkaran  $VSWR = 1$  dengan titik  $Z = 1 + j0$ . Cara tersebut dilakukan juga pada impedance matching *output*.

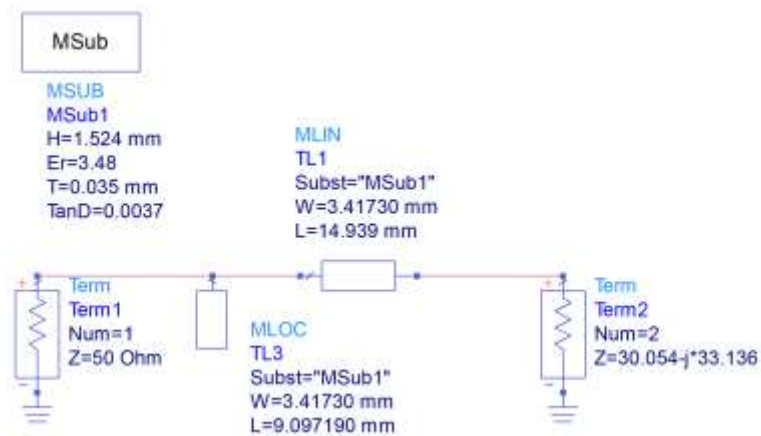
Setelah mendapatkan nilai sudut  $d_s$  dan  $l_s$ , selanjutnya dapat diketahui lebar dan panjang mikrostrip pada input dan *output matching* untuk dapat dirancang pada rangkaian LNA 2 Tingkat. Dengan menggunakan *tools Line Calc*, data dari *Smith Chart Utility* dapat di konvert dengan cara *Synthesize*. Data yang dimasukan disesuaikan dengan spesifikasi PCB yang akan digunakan, yaitu  $\epsilon_r = 3,48$  mm, tebal dielektrik,  $h = 1,524$  mm,  $\tan D = 0.0037$  frekuensi = 2,45 GHz, impedansi saluran,  $Z_0 = 50 \Omega$ . Berikut ini hasil dari *Synthesize* menggunakan *Line Calc*. Adapun tampilan dari *Line Calc* seperti yang ditunjukkan pada gambar 3.6,



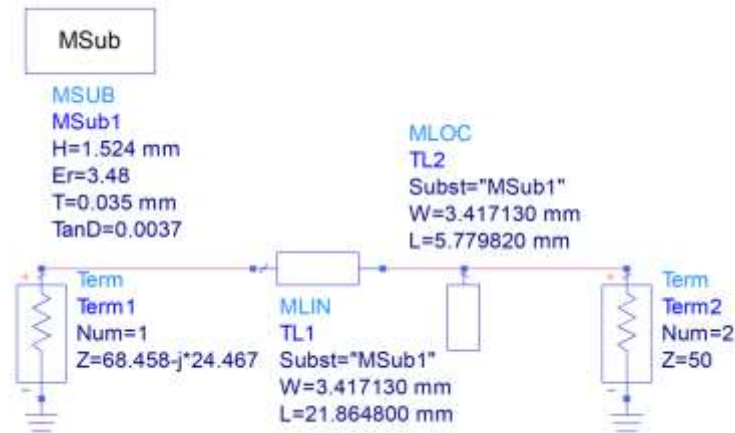


**Gambar 3.6 Tampilan Line Calc**

Adapun hasil desain *impedance matching* saluran mikrostrip dengan teknik *single stub* ditunjukkan pada gambar 3.7,



**(a)**



(b)

**Gambar 3.7 Desain Single Stub pada ADS (a). Input , (b). Output**

### 3.3.3. Tahap Desain Produk

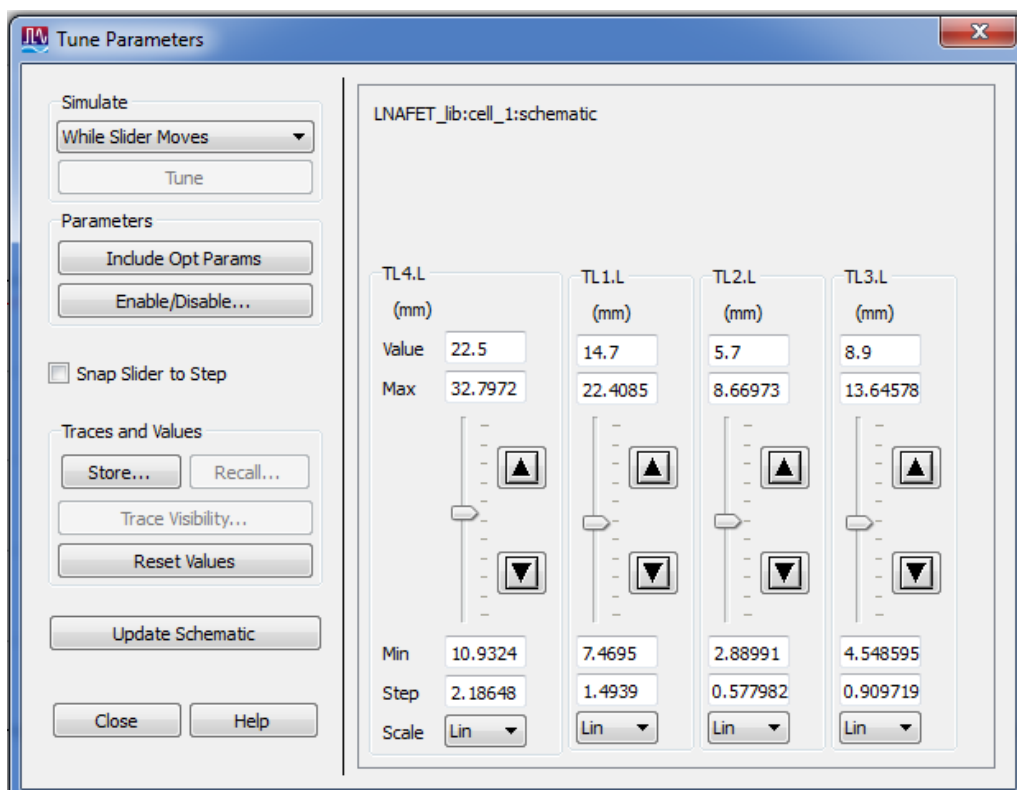
#### 3.3.3.a. Desain Low Noise Amplifier Dengan software Advance Design System (ADS) 2011

Untuk merealisasikan sebuah *Low Noise Amplifier* (LNA) , diperlukan untuk mendesain LNA terlebih dahulu. Desain dilakukan dengan bantuan *software Advance Design System* (ADS) 2011. Pada perancangan akan didesain LNA *Cascade* 2 tingkat. Tujuannya agar dapat mengetahui pengaruh dan kelebihan yang diberikan oleh LNA *Cascade* 2 tingkat terhadap parameter LNA. Desain LNA *Cascade* 2 tingkat dirancang dengan menggunakan *microstrip line matching network* dengan teknik *single stub*.

#### 3.3.3.b. Validasi Desain Low Noise Amplifier (LNA)

Validasi desain antenna dilakukan pada simulasi bantuan *software Advance Design System* (ADS) 2011. Hal ini bertujuan mengetahui kinerja optimal dari LNA. Optimalisasi akan dilakukan jika hasil *running* berdasarkan perhitungan nilai  $d_s$  dan  $l_s$  *matching* tidak sesuai dengan spesifikasi yang ditentukan. Optimalisasi

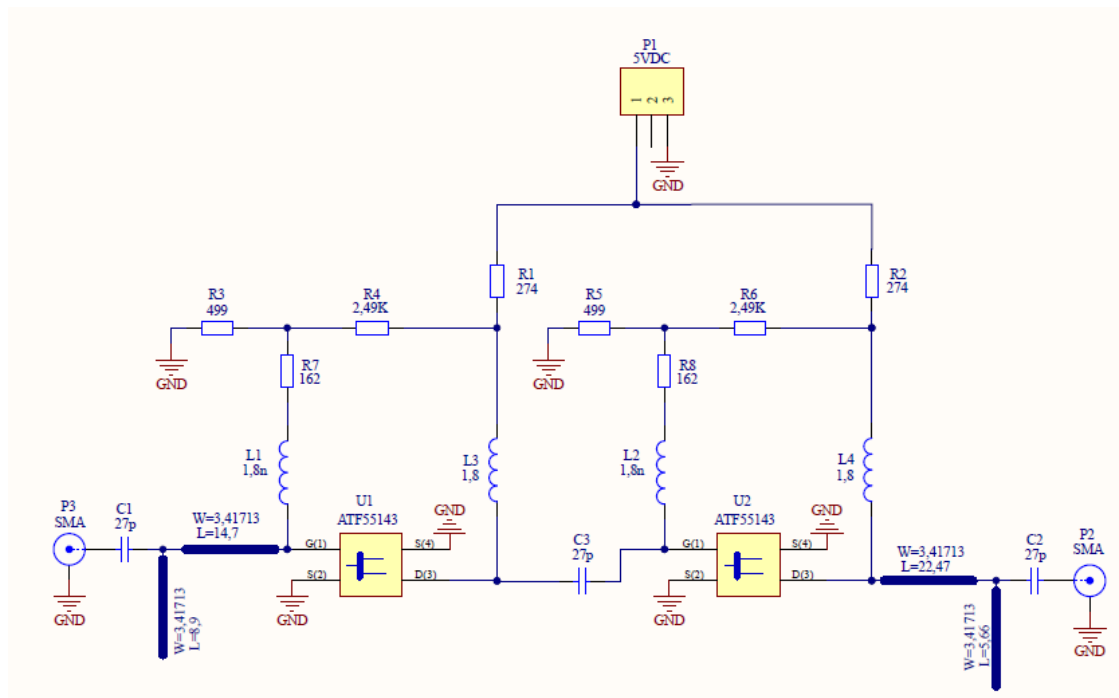
akan dilakukan dengan mengubah nilai  $d_s$  dan  $l_s$  (*tuning*) pada bagian *input* dan *output* rangkaian LNA . Simulasi ini bertujuan sebagai perancangan Fabrikasi LNA serta untuk memperoleh spesifikasi yang telah ditentukan. Gambar 3.8 merupakan tampilan proses tuning pada *Software* ADS 2011 :



**Gambar 3.8 Tampilan Proses Tuning pada Software ADS 2011**

### 3.3.3.c. Desain Layout Rangkaian LNA dengan Altium 2013

Setelah proses validasi sebelum LNA di fabrikasi, maka tahap yang harus dilakukan adalah membuat *layout* rangkaian LNA pada bantuan *software* Altium 2013. Sebelum membuat *layout*, dipastikan jarak antar kaki komponen telah diketakui agar pada saat penyolderan komponen tersebut sesuai (*pas*) dengan *pad*. Agar lebih mudah dalam pembuatan *layout*, maka skema rangkaian LNA dirangkai kembali pada Altium terlebih dahulu seperti yang ditunjukkan pada gambar 3.8,



**Gambar 3.9** Desain Skema Rangkaian LNA pada *Software* Altium 2013

### 3.3.3.d. Uji Coba Produk

#### d.1. Fabrikasi Low Noise Amplifier (LNA)

Fabrikasi *Low Noise Amplifier* dilakukan dengan menggunakan jasa pihak ketiga dengan nama Spectra yang berlokasi di Bandung. Bentuk yang dikirim ke Spectra dalam bentuk *.dxf* dengan menggunakan perangkat lunak Altium Designer Summer 2013 .

Selanjutnya mengirim desain LNA ke pihak ketiga yaitu Spectra, Bandung. Tahap selanjutnya ketika LNA telah selesai di fabrikasi yaitu membandingkan desain LNA pada layout yang telah dibuat pada *software* Altium 2013 dengan hasil fabrikasi.



Mengukur dimensi LNA yang telah di Fabrikasi dengan Menggunakan penggaris untuk ukuran dimensi PCB dan jarak antar kaki komponen LNA. Hasil pengukuran dimensi LNA yang telah di fabrikasi dibandingkan dengan dimensi




pengukuran menggunakan multimeter, apakah jalur pada pcb menggunakan multimeter, apakah jalur LNA short atau open sesuai dengan rangkaian LNA yang dirancang.

#### d.2. Penyolderan Komponen LNA

Setelah proses fabrikasi dan jalur PCB telah benar, tahap berikutnya adalah penyolderan komponen aktif dan pasif LNA. Komponen LNA yang digunakan adalah komponen SMD (*Surface Mount Device*) yang secara karakteristik berukuran kecil (mm) dan rentan terhadap kejutan – kejutan listrik terutama untuk komponen aktifnya. Sehingga ada beberapa peralatan penunjang yang digunakan untuk proses menyolder komponen LNA, diantaranya dapat dilihat pada tabel 3.6.

**Tabel 3.6 Peralatan untuk Penyolderan LNA**

No.	Nama Peralatan	Bentuk Fisik
1.	Solder dc anti static	
2.	Timah 0,6 mm	

3.	<i>Loop</i>	
4.	Pinset	
5.	Gelang Anti statik	

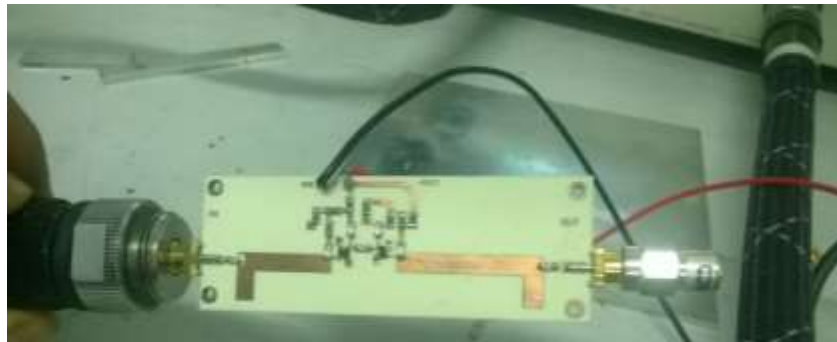
### d.3. Pengukuran Hasil Fabrikasi LNA

#### d.3.1. Pengukuran hasil Fabrikasi LNA dengan *Vector Network Analyzer*

*Vector Network Analyzer* (VNA) merupakan alat ukur 2 port yang biasanya digunakan untuk mengukur S-Parameter dari kinerja aplikasi RF. Pada penelitian LNA ini parameter yang akan diukur menggunakan VNA antara lain  $S_{11}$  (*Input Return Loss*),  $S_{22}$  (*Output Return Loss*), serta *VSWR input* dan *VSWR output*.

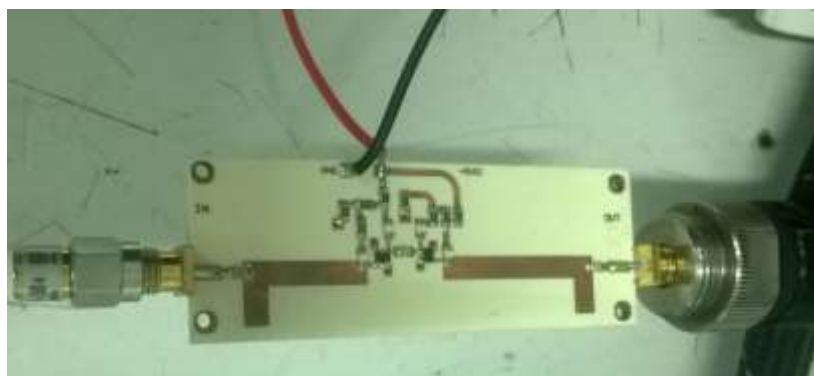
Adapun prosedur pengukuran LNA dengan *Vector Network Analyzer* adalah

1. Terlebih dahulu mengkalibrasi VNA. Langkah kalibrasi ini sangat penting untuk mendapatkan nilai validitas pengukuran sebaik mungkin.
2. Tekan tombol *measurment* untuk melihat parameter yang akan di ukur
3. Untuk mengukur  $S_{11}$  (*Input Return Loss*) dan *VSWR input*, maka dibagian *port output* LNA dipasangkan terminasi 50  $\Omega$ . Untuk lebih jelasnya dapat dilihat pada gambar 3.10



**Gambar 3.10** Pegukuran  $S_{11}$  (*Input Return Loss*) dan *VSWR Input*

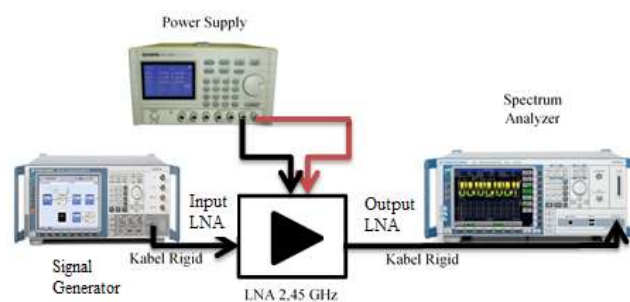
1. Untuk mengukur  $S_{22}$  (*Output Return Loss*) dan *VSWR output*, maka di bagian *port input* LNA dipasangkan terminasi 50  $\Omega$ . Untuk lebih jelasnya dapat dilihat pada gambar 3.11



**Gambar 3.11** Pegukuran  $S_{22}$  (*Output Return Loss*) dan *VSWR Output*

### d.3.2. Pengukuran Hasil Fabrikasi LNA dengan *Signal Generator*, *Spectrum Analyzer*

*Vector Signal Generator* dan *Spectrum Analyzer* digunakan untuk mengukur parameter LNA yaitu *Daya Output* dan *Gain*, adapun cara menset-up nya ditunjukkan pada gambar 3.12,



**Gambar 3.12** *Set-up* pengukuran daya *output* dan *gain*

Dengan *set-up* pengukuran yang dilakukan seperti Gambar 3.12, berikut langkah – langkah kerja agar LNA 2,45 GHz dapat diukur secara tepat.

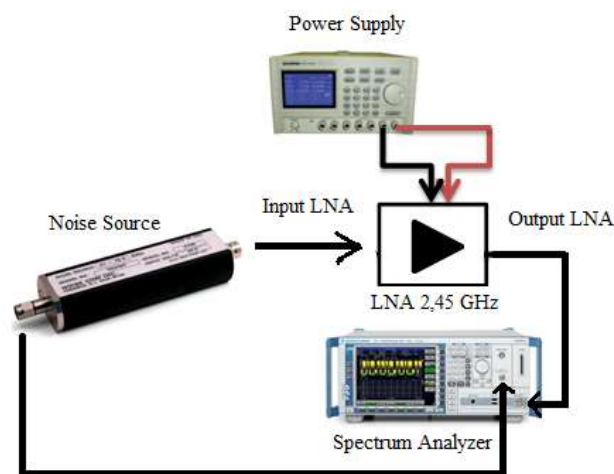
1. Hubungkan kabel rigid pada *input* LNA 2,45 GHz ke *Vector Signal Generator*.
2. Hubungkan kabel rigid pada *output* LNA 2,45 GHz ke *Spectrum Analyzer*.
3. Hubungkan *power supply* dengan *input* DC LNA 2,45 GHz.
4. Nyalakan *Spectrum Analyzer* dan *Vector Signal Generator*.
5. *Setting* frekuensi dan level *input* yang diinginkan pada *Vector Signal Generator*, dengan cara tekan tombol “*level*” kemudian *set level input*, kemudian tekan “*Enter*”. Begitu juga dengan frekuensi, tekan tombol “*Freq*”, kemudian *set* frekuensi yang diinginkan, lalu tekan “*Enter*”.



6. Nyalakan *power supply*, *set-up* tegangan yang diinginkan dan *set-up* batas maksimal arus yang diperlukan.
7. *Setting* frekuensi yang diukur pada *Spectrum Analyzer* sesuai dengan *input*. Untuk dapat mengetahui daya *output* pada frekuensi yang diinginkan, caranya dengan menekan tombol “Mrk→” lalu pilih tombol “Peak”. Dengan cara tersebut, hasil dapat dilihat yaitu daya *output* dan *gain*

### d.3.3. Pengukuran Hasil Fabrikasi LNA dengan *Spectrum Analyzer* dan *Noise Source*

*Spectrum Analyzer* dan *Noise Source* digunakan untuk mengukur parameter LNA yaitu *Noise Figure*, adapun cara *set-up* nya ditunjukkan pada gambar 3.13,



**Gambar 3.13 Set-up Pengukuran Noise Figure**

Dengan *set-up* pengukuran yang dilakukan seperti Gambar 3.13, berikut langkah – langkah kerja agar LNA 2,45 GHz dapat diukur secara tepat.

1. Pasangkan Noise Source pada input LNA, lalu hungkan input LNA dengan Noise source Control yang ada di spectrum analyzer menggunakan kabel Rigid.

2. Hubungkan Output LNA dengan RF input pada Spectrum Analyzer menggunakan kabel rigid.
3. Hubungkan power supply dan input DC dari LNA menggunakan kabel jumper.
4. Nyalakan power supply dan atur tegangan sesuai dengan tegangan bias yang digunakan, lalu atur batas maksimum arus yang diperlukan
5. Nyalakan spectrum analyzer, lalu tombol noise, lalu masukan range frekuensi sesuai kebutuhan, data akan keluar berupa tabel

### **3.4. Teknik Pengumpulan Data**

Teknik pengumpulan data yang digunakan dalam penelitian ini adalah metode observasi meliputi pencarian sumber *literature* dan data hasil pengujian dilapangan diantaranya perancangan simulasi dan pengukuran *Low Noise Amplifier*, kemudian melakukan pengumpulan dan mengolah data hasil uji coba. Adapun data – data yang digunakan dalam menyusun skripsi ini, yaitu berupa data primer dan sekunder.

#### **1. Data Primer**

Data primer adalah data yang diperoleh dan dikumpulkan secara langsung, atau dengan kata lain data primer adalah data yang didapatkan dari hasil simulasi menggunakan perangkat lunak *Advance Design System (ADS) 2011* dan pengukuran LNA dengan *Spectrum Analyser, Signal Generator, Vector Network Analyser* di P2ET (Pusat Penelitian Elektronika dan Telekomunikasi) LIPI Bandung. Adapun data yang didapat melalui simulasi adalah kestabilan,  $S_{21}$  (*gain*),

*Noise Figure*,  $S_{11}$  (*Input Return Loss*),  $S_{22}$  (*Output Return Loss*), *VSWR input* dan *output*, impedansi *input* dan *output*

Sedangkan pada pengukuran LNA dengan alat ukur *Spectrum Analyser*, *Vector signal Generator*, *Vector Network Analyzer* data yang didapat  $S_{21}$  (*gain*),  $S_{11}$  (*Input Return Loss*),  $S_{22}$  (*Output Return Loss*), *VSWR input* dan *output*

## 2. Data Sekunder

Data sekunder adalah data yang diperoleh dan dikumpulkan tidak secara langsung. Peneliti menggunakan berbagai sumber *literature* yang sudah ada seperti buku, jurnal, dan sebagainya. Data tersebut meliputi teknik perancangan LNA, parameter-parameter LNA beserta data pendukung dalam penelitian.

### 3.5. Teknik Analisis Data

Analisis data adalah kegiatan mengubah hasil penelitian menjadi informasi yang dapat digunakan untuk mengambil sebuah kesimpulan dalam suatu penelitian. Pada penelitian. Setelah mendapatkan data – data primer yang dibutuhkan, maka Tahap pertama menghitung nilai komponen resistor berdasarkan rangkaian bias transistor yang digunakan. Nilai komponen resistor yang didapat berdasarkan perhitungan di sesuaikan dengan komponen resistor yang ada di pasaran, kemudian digunakan pada simulasi. Tabel 3.7 merupakan nilai komponen yang telah disesuaikan dengan komponen yang ada di pasaran

**Tabel 3.7 Penyesuain Nilai Komponen Resistor yang ada di pasaran**

Komponen	Nilai	
	Perhitungan	Sebenarnya
R1		
R2		
R3		
R4		

Setelah mendapatkan nilai komponen resistor yang digunakan untuk bias transistor, maka selanjutnya menentukan nilai komponen  $C$  dan  $L_{blocking}$ . Nilai komponen tersebut dipilih berdasarkan hasil perancangan LNA pada simulasi ADS. Berikut tabel 3.8 menunjukkan komponen  $C$  dan  $L_{blocking}$  yang sebelum dan setelah diiterasi.

**Tabel 3.8 Perbandingan Nilai  $C_{blocking}$  dan  $L_{blocking}$**

Komponen	Nilai	
	Sebelum iterasi	Setelah iterasi
$C_{blocking}$		
$L_{blocking}$		

Setelah menentukan nilai komponen resistor,  $C_{blocking}$ , dan  $L_{blocking}$  maka tahap selanjutnya adalah menentukan *stage* (tingkat) rangkaian LNA agar mendapatkan hasil rancangan sesuai dengan parameter yang diharapkan. Adapun perbandingan jumlah *stage* (tingkat) Rangkaian LNA ditunjukkan pada tabel 3.9.

**Tabel 3.9 Penyesuaian Jumlah Stage Pada Rangkaian LNA**

Parameter	Simulasi	
	Stage 1	Stage 2
Kestabilan (K)		
$S_{21}$ (Gain)		
Noise Figure (nf2)		

Setelah menentukan jumlah *stage* yang sesuai dengan parameter LNA yang diharapkan. Maka tahap berikutnya adalah menentukan konsep penyesuaian impedansi (*Matching Impedance*). Pada penelitian ini, LNA dirancang dengan menggunakan penyesuaian impedansi saluran mikrostrip dengan teknik *single stub*.

Proses perancangan penyesuai impedansi *input* atau *output* menggunakan 2 metode, yaitu dengan cara analitis / perhitungan manual dan simulasi menggunakan *software* ADS. Proses perancangan *stub matching* dikonsentrasikan untuk mencari lebar stub, besarnya jarak *stub* dari beban ( $d_s$ ) dan panjang *stub* ( $l_s$ ). Adapun perbandingan lebar stub, jarak *stub* dari beban ( $d_s$ ) dan panjang *stub* ( $l_s$ ) berdasarkan perhitungan manual dan simulasi ditunjukkan pada tabel 3.10 dan 3.11

**Tabel 3.10 Pebandingan Lebar Stub, Jarak *Stub* dari Beban ( $d_s$ ) dan Panjang Stub ( $l_s$ ) Impedance Matching *Input***

Parameter	Nilai		
	Perhitungan	Simulasi	Selisih
W			
$d_s$			
$l_s$			

**Tabel 3.11 Pebandingan Lebar Stub, Jarak *Stub* dari Beban ( $d_s$ ) dan Panjang Stub ( $l_s$ ) Impedance Matching *Output***

Parameter	Nilai		
	Perhitungan	Simulasi	Selisih
W			
$d_s$			
$l_s$			

Tahap selanjutnya adalah melakukan optimalisasi kinerja LNA melalui proses *tunning* pada jarak dan panjang *stub* penyesuai impedansi *input* dan *output*. Setelah proses *tunning* dan mendapatkan lebar, jarak dan panjang stub. Proses *tunning* hanya dilakukan ada panjang dan jarak. Sehingga lebar mikrostrip tidak ikut dalam proses *tunning*. Berikut tabel 3.12 menunjukkan perbandingan nilai Lebar Stub, Jarak *Stub* dari Beban ( $d_s$ ) dan Panjang Stub ( $l_s$ ) sebelum dan sesudah iterasi,

**Tabel 3.12 Perbandingan nilai Lebar Stub, Jarak *Stub* dari Beban ( $d_s$ ) dan Panjang Stub ( $l_s$ ) sebelum dan sesudah iterasi**

Parameter		Nilai		
		Sebelum <i>tunning</i>	Setelah <i>tunning</i>	Selisih
<i>Input</i>	$d_s$			
	$l_s$			
<i>Output</i>	$d_s$			
	$l_s$			

Setelah semua nilai komponen telah ditetapkan sesuai dengan yang ada di pasaran, maka tahap selanjutnya adalah me-list semua komponen yang akan di beli.

Adapun list-nya ditunjukkan pada tabel 3.13,

**Tabel 3.13 Daftar Nilai Komponen untuk Rangkaian LNA**

Komponen	Nilai (Spesifikasi)	Produksi	Jumlah
...dst			

Setelah me-*list* semua komponen dan mengetahui spesifikasi berdasarkan ukuran tipe dan ukuran komponen, maka tahap selanjutnya adalah, mendesain *layout* LNA dengan bantuan Software Altium 2013, yang kemudian akan difabrikasi. Tabel 3.14 merupakan perbandingan dimensi LNA dengan altium dan hasil fabrikasi

**Tabel 3.14 Perbandingan Panjang dan Lebar PCB antara Simulasi dan Fabrikasi**

Parameter	Nilai		
	Simulasi	Fabrikasi	Selisih
Panjang PCB			
Lebar PCB			

Kemudian hasil LNA yang telah di fabrikasi dilakukan proses penyolderan semua komponen yang telah ditetapkan. Kemudian, LNA memasuki proses pengukuran  $S_{21}$  (*gain*) dengan menggunakan *spectrum analyzer*, *Vector*

*Signal Generator*. Kemudian untuk pengukuran  $S_{11}$  (*Input Return Loss*),  $S_{22}$  (*Output Return Loss*), *VSWR input* dan *output* dilakukan dengan menggunakan *Vector Network Analyzer* (VNA).

Data diolah dan menjadi acuan dasar untuk pengujian hasil S-Parameters yang meliputi frekuensi tengah, *return loss*, *VSWR*, *gain* dari desain dan pengujian LNA. Selanjutnya hasil pengukuran LNA dibandingkan dengan hasil simulasi. Tabel 3.15 merupakan perbandingan antara hasil simulasi dengan pengukuran.

**Tabel 3.15 Perbandingan Spesifikasi, Hasil Simulasi dan Pengukuran**

Parameter	Spesifikasi Awal	Hasil Simulasi	Pengukuran	Keterangan
Frekuensi kerja				
$S_{11}$ ( <i>Input Return Loss</i> )				
$S_{22}$ ( <i>Output Return Loss</i> )				
<i>VSWR Input</i>				
<i>VSWR Output</i>				
$S_{21}$ ( <i>Gain</i> )				
Noise Figure				

## BAB IV

### HASIL PENELITIAN DAN PEMBAHASAN

#### 4.1. Hasil Pengembangan Produk

##### 4.2.1. Hasil Perencanaan

Tahap ini peneliti mendapatkan hasil nilai komponen yang dirancang pada rangkaian LNA, baik dari perhitungan manual maupun simulasi menggunakan perangkat lunak *Advanced Design System (ADS) 2011*. Ada beberapa tahapan yang telah dilakukan dalam merancang rangkaian LNA.

##### 4.2.2.a. Hasil Nilai Komponen Resistor Pada Bias Transistor

Perhitungan nilai komponen resistor untuk rangkaian bias resistor dapat dihitung dengan mengetahui nilai  $V_{DD}$ ,  $V_{DS}$ ,  $I_{DS}$ ,  $V_{GS}$  dan  $I_{gss}$ . Nilai tersebut didapatkan melalui *datasheet*, adapun nilainya sebagai berikut:

$$V_{DS} = 2,7 \text{ V}$$

$$I_{DS} = 10 \text{ mA}$$

$$V_{GS} = -0,47$$

$$I_{gss} = 95 \text{ } \mu\text{A}$$

Dengan memberikan sumber ( $V_{DD}$ ) 5,4 V.  $V_{DD}$  dibuat 2 kali  $V_{DS}$  dengan tujuan agar titik kerja transistor tepat di tengah garis beban (Penguat kelas A). Dengan nilai – nilai tersebut, maka dapat dihitung nilai komponen resistor R1, R2, R3, dan R4 .

1. Menghitung nilai komponen resistor R<sub>1</sub> dengan persamaan (2.35)

$$I_{BB} = 10 \times I_{gss}$$



$$= 10 \times 95 \mu\text{A}$$

$$= 9,5 \times 10^{-4} \text{A}$$

$$R_1 = \frac{V_{GS}}{I_{BB}}$$

$$= \frac{0,47}{9,5 \times 10^{-4}}$$

$$= \mathbf{494,74\Omega}$$

2. Menghitung nilai komponen resistor  $R_2$  dengan persamaan (2.36)

$$R_2 = \frac{(V_{DS} - V_{GS}) \times R_1}{V_{GS}}$$

$$= \frac{(2,7 - 0,47) \times 494,74}{0,47}$$

$$= \mathbf{2347,38\Omega}$$

3. Menghitung nilai komponen resistor  $R_3$  dengan persamaan (2.34)

$$R_3 = \frac{V_{DD} - V_{dS}}{I_{DS} + I_{BB}}$$

$$= \frac{5,4 - 2,7}{0,01 + 9,5 \times 10^{-4}}$$

$$= \mathbf{246,58\Omega}$$

4. Komponen resistor  $R_4$  ditambahkan untuk membatasi arus dari gate dari ATF-55143. Disesuaikan dengan hasil simulasi dan optimal saat  $R_4$  bernilai  $162 \Omega$ .

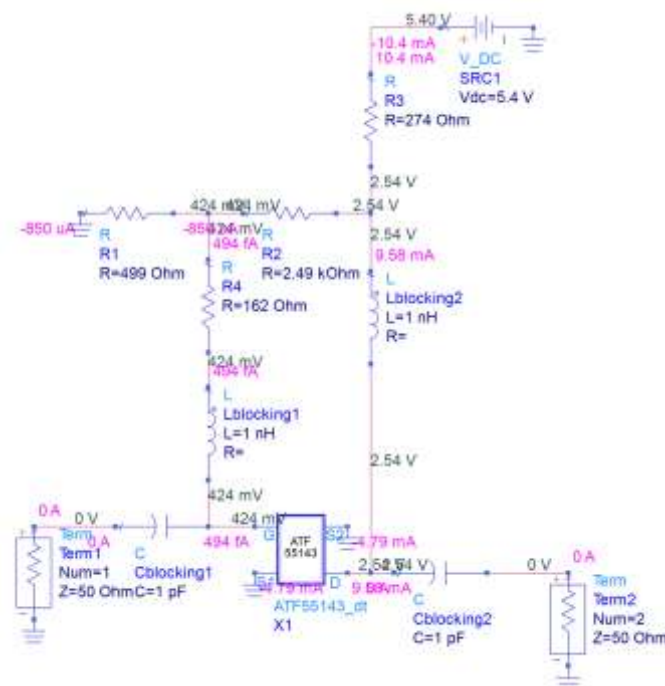
Pada tabel 4.1 merupakan perbandingan nilai komponen Resistor berdasarkan perhitungan dengan yang ada dipasaran

**Tabel 4.1 Nilai komponen resistor yang telah disesuaikan**

Komponen	Nilai	
	Perhitungan ( $\Omega$ )	Simulasi ( $\Omega$ )
R1	494,74	499
R2	2347,38	2,49k
R3	246,58	274
R4	162	162

Nilai komponen resistor yang digunakan pada simulasi merupakan nilai yang telah disesuaikan dengan komponen yang tersedia di pasaran. Selain itu, Nilai komponen tersebut juga telah disesuaikan agar arus yang masuk pada rangkaian bias DC sesuai dengan kebutuhan transistor ( $I_{DS} \cong 10mA$ ).

Gambar 4.1 merupakan hasil analisis DC pada rangkaian bias transistor berdasarkan simulasi menggunakan *software* ADS



**Gambar 4.1 Hasil Analisis Rangkaian DC pada ADS**

#### 4.2.2.b. Hasil Penyesuaian Nilai $C_{blocking}$ dan $L_{blocking}$

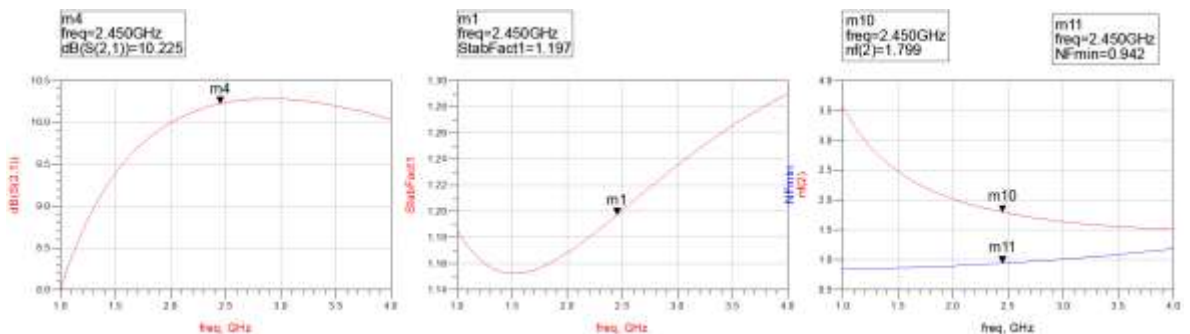
Dalam menentukan  $C_{blocking}$  dan  $L_{blocking}$  (untuk  $C_{feed}$ ) tidak memiliki cara perhitungan khusus seperti mencari nilai komponen Resistor, akan tetapi nilai tersebut didapatkan berdasarkan hasil simulasi menggunakan ADS. Nilai komponen  $C_{blocking}$  dan  $L_{blocking}$  yang digunakan adalah nilai yang menghasilkan parameter paling optimal. gambar rangkaian bias sebelum diiterasi untuk dapat dilihat pada gambar 4.1.

Pada pengiterasian komponen  $C_{blocking}$  dan  $L_{blocking}$ , maka parameter yang perlu diperhatikan adalah nilai *gain* ( $S_{21}$ ), Kestabilan (K), dan *Noise Figure*. Untuk menghasilkan parameter tersebut dibutuhkan *tools* untuk menjalankan simulasi rangkaian pada ADS yang ditunjukkan pada gambar 4.2.



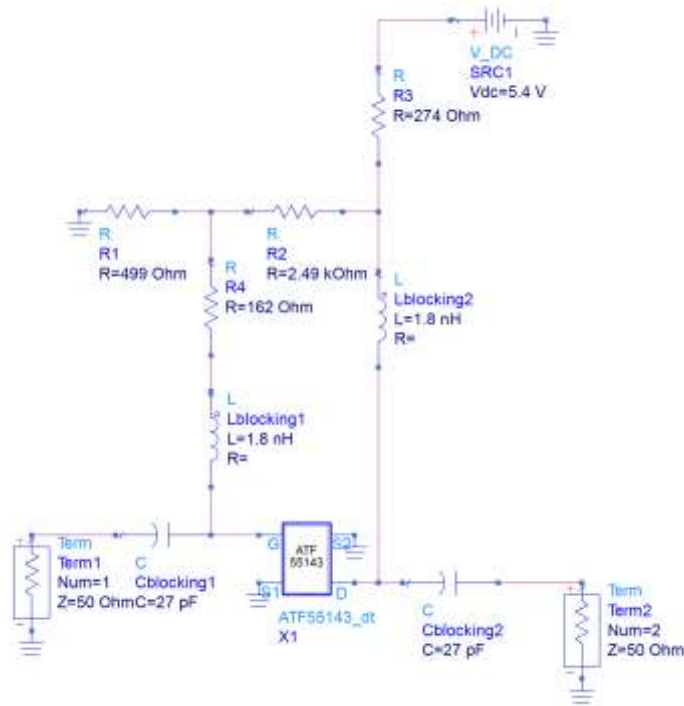
Gambar 4.2 *Tools* Perancangan Awal

Adapun Hasil simulasi dari rangkaian pada gambar 4.1 dapat dilihat pada gambar 4.3.



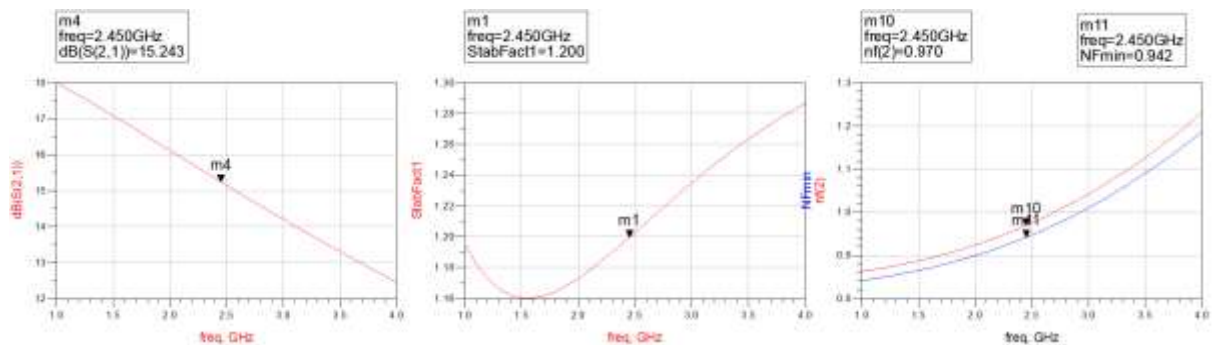
Gambar 4.3 Hasil Simulasi sebelum  $C_{blocking}$  dan  $L_{blocking}$  diiterasi

Dapat dilihat bahwa hasil simulasi tersebut belum cukup optimal dari parameter yang ingin dicapai. Gambar 4.4 adalah rangkaian bias yang telah diiterasi dan disesuaikan dengan komponen yang ada dipasaran,



**Gambar 4.4** Nilai Komponen Setelah  $L_{blocking}$  dan  $C_{blocking}$  diiterasi

Adapun Hasil simulasi dari rangkaian pada gambar 4.4 dapat dilihat pada gambar 4.5



**Gambar 4.5** Hasil Simulasi setelah  $L_{blocking}$  dan  $C_{blocking}$  diiterasi

Tabel 4.2 adalah perbandingan nilai  $C_{blocking}$  dan  $L_{blocking}$  sebelum dan sesudah diiterasi.

**Tabel 4.2 Perbandingan Nilai Komponen  $C_{blocking}$  dan  $L_{blocking}$  sebelum dan sesudah diiterasi**

Komponen	Nilai	
	Sebelum iterasi	Setelah iterasi
$C_{blocking}$	1pF	27pF
$L_{blocking}$	1nH	1nH

Penambahan komponen  $C_{blocking}$  pada rangkaian bias transistor adalah sebagai DC *block*, sehingga aliran sinyal DC sebagai *biasing* transistor menjadi maksimal dan juga berguna agar sinyal DC tidak masuk ke port RF. Penambahan komponen  $L_{blocking}$  berguna sebagai DC *feed* yang akan memblok sinyal RF sehingga tidak mempengaruhi kondisi *biasing*.

#### 4.2.2.c. Hasil Penyesuaian Jumlah Stage

Parameter utama dari sebuah *Low Noise Amplifier* (LNA) adalah memiliki kestabilan yang baik, *gain* yang tinggi dan *noise figure* yang rendah. Pada Gambar 4.5 dan 4.6 merupakan rangkaian LNA 1 *Stage* (tingkat) dan hasil simulasinya. Hasil simulasi tersebut dapat diperiksa dengan menggunakan data S-parameter yang terdapat pada datasheet atau simulasi pada ADS. Adapun tabel dari S-parameter LNA 1 tingkat ditunjukkan pada tabel 4.3

**Tabel 4.3 S-Parameter pada LNA 1 tingkat**

freq	S(1,1)	S(1,2)	S(2,1)	S(2,2)
2.000 GHz	0.555 / -94.023	0.045 / 39.521	6.396 / 106.551	0.311 / -48.038
2.050 GHz	0.550 / -96.095	0.046 / 39.367	6.324 / 105.061	0.309 / -48.710
2.100 GHz	0.545 / -98.154	0.047 / 39.200	6.254 / 103.587	0.307 / -49.382
2.150 GHz	0.540 / -100.200	0.047 / 39.023	6.184 / 102.127	0.305 / -50.055
2.200 GHz	0.535 / -102.234	0.048 / 38.835	6.115 / 100.681	0.303 / -50.729
2.250 GHz	0.530 / -104.255	0.049 / 38.637	6.047 / 99.250	0.301 / -51.403
2.300 GHz	0.525 / -106.265	0.050 / 38.429	5.980 / 97.832	0.299 / -52.077
2.350 GHz	0.520 / -108.262	0.051 / 38.213	5.913 / 96.428	0.298 / -52.753
2.400 GHz	0.515 / -110.249	0.051 / 37.989	5.848 / 95.037	0.296 / -53.430
2.450 GHz	0.511 / -112.224	0.052 / 37.757	5.783 / 93.659	0.294 / -54.107
2.500 GHz	0.506 / -114.189	0.053 / 37.517	5.719 / 92.293	0.293 / -54.786
2.550 GHz	0.502 / -116.143	0.054 / 37.270	5.656 / 90.939	0.291 / -55.466
2.600 GHz	0.497 / -118.087	0.055 / 37.016	5.594 / 89.597	0.289 / -56.147
2.650 GHz	0.493 / -120.021	0.055 / 36.756	5.533 / 88.267	0.288 / -56.830
2.700 GHz	0.489 / -121.945	0.056 / 36.490	5.473 / 86.948	0.286 / -57.514
2.750 GHz	0.485 / -123.859	0.057 / 36.217	5.414 / 85.640	0.285 / -58.200
2.800 GHz	0.481 / -125.764	0.058 / 35.939	5.355 / 84.343	0.283 / -58.888
2.850 GHz	0.477 / -127.660	0.058 / 35.655	5.298 / 83.056	0.282 / -59.577
2.900 GHz	0.473 / -129.547	0.059 / 35.366	5.241 / 81.780	0.280 / -60.268
2.950 GHz	0.469 / -131.425	0.060 / 35.071	5.185 / 80.513	0.279 / -60.961
3.000 GHz	0.466 / -133.295	0.061 / 34.772	5.130 / 79.256	0.278 / -61.655

Berdasarkan tabel 4.3 pada frekuensi 2,45 GHz memiliki nilai S-parameter sebagai berikut,

$$S_{11} = 0,511 \angle -112,224$$

$$S_{12} = 0,052 \angle 37,757$$

$$S_{21} = 5,783 \angle 93,659$$

$$S_{22} = 0,294 \angle -54,107$$

Dengan nilai tersebut maka dapat dilakukan pemeriksaan terhadap parameter kestabilan transistor dan gain pada LNA 1 tingkat,

#### 1. Pemeriksaan Kestabilan

Berdasarkan persamaan ( 2.11 dan 2.12) maka didapat

$$\Delta = S_{11}S_{22} - S_{12}S_{21}$$

$$= [(0,511 \angle -112,224) (0,294 \angle -54,107)] - [(0,052 \angle 37,757) (0,294 \angle -54,107)]$$

$$= 0,256 \angle -78,584$$

Sehingga nilai K adalah

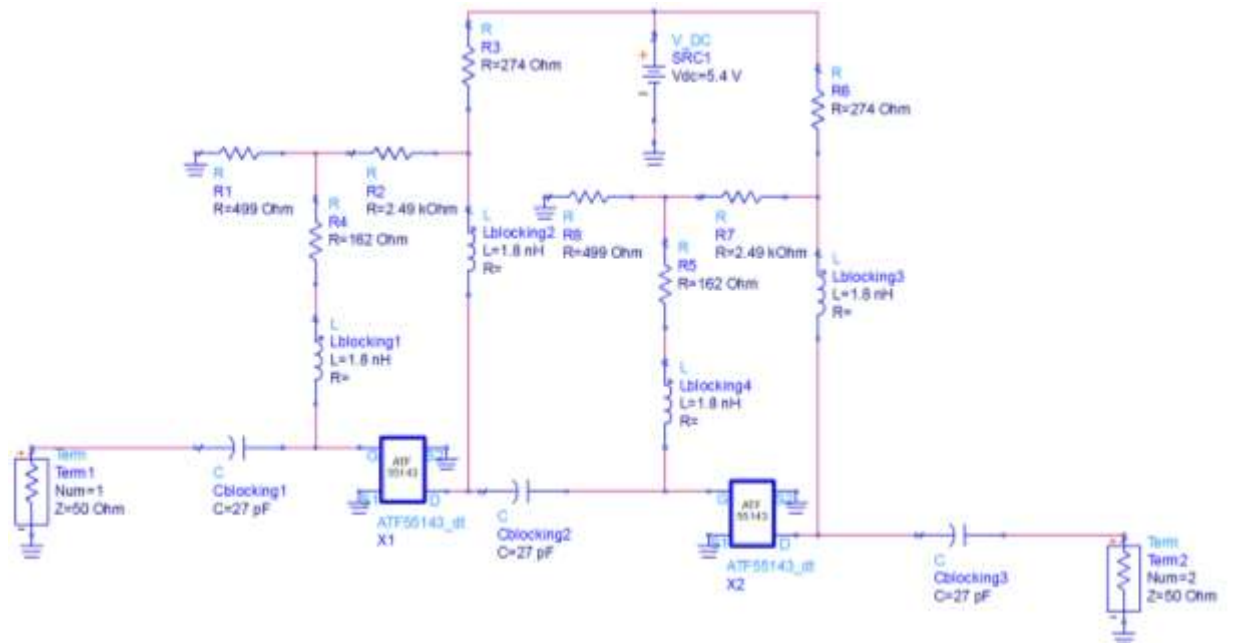
$$\begin{aligned}
 K &= \frac{1 - |S_{11}|^2 - |S_{22}|^2 + |\Delta|^2}{2|S_{12}S_{21}|} \\
 &= \frac{1 - |0,294|^2 - |0,511|^2 + |0,256|^2}{2|(0,052)(5,783)|} \\
 &= 1,204
 \end{aligned}$$

## 2. Pemeriksa Gain

Secara analisis *gain* dapat dihitung menggunakan rumus *Operating Power Gain* ( $G_p$ ) (pers 2.15) dengan nilai  $K = 1,204$  untuk 1 transistor (LNA 1 tingkat),

$$\begin{aligned}
 G_p &= \left| \frac{S_{21}}{S_{12}} \right| \left[ K - \sqrt{K^2 - 1} \right] \\
 G_p &= \left| \frac{5,783}{0,052} \right| \left[ 1,204 - \sqrt{1,204^2 - 1} \right] \\
 G_p &= 58,32 \\
 G_{p_{dB}} &= 10 \log 58,32 = 17,73 \text{ dB}
 \end{aligned}$$

Berdasarkan pemeriksaan kestabilan menggunakan S-parameter telah memenuhi syarat ( $K > 1$ ) dan sesuai dengan nilai kestabilan pada simulasi ADS. Sedangkan pada pemeriksaan nilai gain menggunakan S-parameter telah memenuhi syarat ( $S_{21} > 16 \text{ dB}$ ), namun pada simulasi ADS (gambar 4.6) nilai gain yang didapatkan hanya sebesar 15,243 dB. Oleh karena itu, perlu dilakukan konfigurasi LNA dengan metode *cascade* agar *gain* yang dihasilkan lebih besar. Gambar 4.6 adalah gambar rangkaian LNA konfigurasi *cascade* 2 tingkat.



**Gambar 4.6** Rangkaian LNA Konfigurasi *Cascade* 2 tingkat

Adapun tabel 4.3 adalah S-parameter LNA 2 tingkat sebagai berikut ,

**Tabel 4.4** S-Parameter pada LNA 2 tingkat

freq	S(1,1)	S(1,2)	S(2,1)	S(2,2)
2.0000 GHz	0.4644 / -82.7054	0.0018 / 72.5665	36.4108 / -153.3734	0.2571 / -37.7048
2.0500 GHz	0.4620 / -84.4884	0.0019 / 72.6878	35.5342 / -155.9227	0.2564 / -38.0731
2.1000 GHz	0.4597 / -86.2649	0.0019 / 72.7785	34.6900 / -158.4485	0.2557 / -38.4484
2.1500 GHz	0.4575 / -88.0354	0.0020 / 72.8398	33.8764 / -160.9518	0.2552 / -38.8311
2.2000 GHz	0.4554 / -89.8004	0.0021 / 72.8728	33.0921 / -163.4335	0.2547 / -39.2214
2.2500 GHz	0.4534 / -91.5605	0.0021 / 72.8787	32.3359 / -165.8944	0.2543 / -39.6198
2.3000 GHz	0.4515 / -93.3160	0.0022 / 72.8583	31.6064 / -168.3355	0.2540 / -40.0264
2.3500 GHz	0.4497 / -95.0674	0.0023 / 72.8126	30.9028 / -170.7575	0.2537 / -40.4416
2.4000 GHz	0.4480 / -96.8152	0.0023 / 72.7423	30.2233 / -173.1613	0.2535 / -40.8655
2.4500 GHz	0.4464 / -98.5597	0.0024 / 72.6481	29.5674 / -175.5476	0.2534 / -41.2985
2.5000 GHz	0.4449 / -100.3014	0.0025 / 72.5307	28.9340 / -177.9171	0.2533 / -41.7406
2.5500 GHz	0.4435 / -102.0405	0.0026 / 72.3907	28.3222 / 179.7292	0.2532 / -42.1922
2.6000 GHz	0.4421 / -103.7775	0.0026 / 72.2286	27.7309 / 177.3909	0.2533 / -42.6533
2.6500 GHz	0.4409 / -105.5127	0.0027 / 72.0449	27.1594 / 175.0671	0.2533 / -43.1243
2.7000 GHz	0.4397 / -107.2464	0.0028 / 71.8401	26.6069 / 172.7573	0.2534 / -43.6052
2.7500 GHz	0.4387 / -108.9790	0.0029 / 71.6145	26.0725 / 170.4607	0.2536 / -44.0963
2.8000 GHz	0.4378 / -110.7107	0.0030 / 71.3685	25.5554 / 168.1767	0.2538 / -44.5977
2.8500 GHz	0.4369 / -112.4418	0.0030 / 71.1024	25.0551 / 165.9047	0.2540 / -45.1096
2.9000 GHz	0.4361 / -114.1726	0.0031 / 70.8165	24.5708 / 163.6441	0.2543 / -45.6321
2.9500 GHz	0.4355 / -115.9034	0.0032 / 70.5112	24.1019 / 161.3944	0.2546 / -46.1655
3.0000 GHz	0.4349 / -117.6345	0.0033 / 70.1867	23.6477 / 159.1548	0.2549 / -46.7098

Berdasarkan tabel 4.3 pada frekuensi 2,45 GHz memiliki nilai S-parameter sebagai berikut,

$$S_{11} = 0,4464 \angle -98,5597$$

$$S_{12} = 0,0024 \angle 72,6481$$



$$S_{21} = 29,5674 \angle -175,5476$$

$$S_{22} = 0,2534 \angle -41,2985$$

Dengan cara yang sama pada LNA 1 tingkat, maka parameter kestabilan transistor dan *gain* pada LNA 2 tingkat,

### 1. Pemeriksaan Kestabilan

$$\begin{aligned} \Delta &= S_{11}S_{22} - S_{12}S_{21} \\ &= [(0,4464 \angle -98,5597) (0,2534 \angle -41,2985)] - [(0,0024 \angle 72,6481) \\ &\quad (29,5674 \angle -175,5476)] \\ &= 0,0706 \angle -176,9978 \end{aligned}$$

Sehingga nilai K adalah

$$\begin{aligned} K &= \frac{1 - |S_{11}|^2 - |S_{22}|^2 + |\Delta|^2}{2|S_{12}S_{21}|} \\ &= \frac{1 - |0,4464|^2 - |0,2534|^2 + |0,0706|^2}{2|(0,0024)(29,5674)|} \\ &= 5,221 \end{aligned}$$

### 2. Pemekrisaan *Gain*

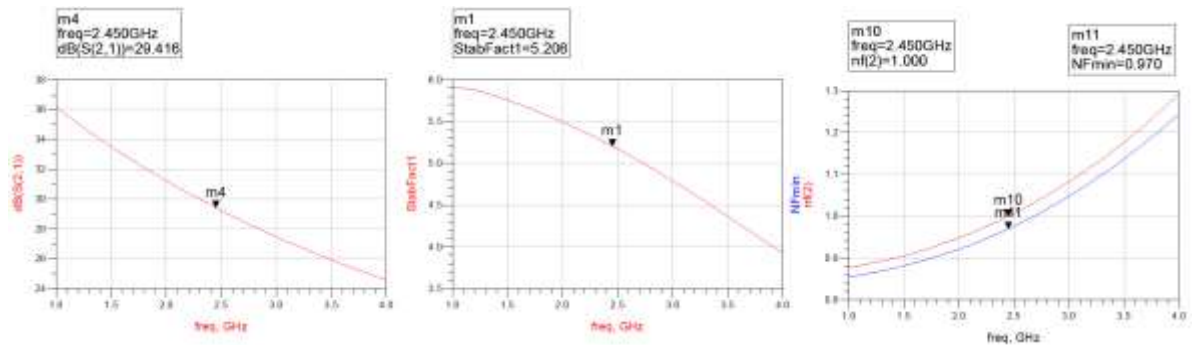
Secara analisis *gain* dapat dihitung menggunakan rumus *Operating Power Gain* ( $G_p$ ) dengan nilai K = 5,221 untuk 2 transistor (LNA 2 tingkat),

$$\begin{aligned} G_p &= \left| \frac{S_{21}}{S_{12}} \right| \left[ K - \sqrt{K^2 - 1} \right] \\ G_p &= \left| \frac{29,5674}{0,0024} \right| \left[ 5,221 - \sqrt{5,221^2 - 1} \right] \end{aligned}$$

$$G_p = 1190,85$$

$$Gp_{dB} = 10 \log 1190,85 = 30,75dB$$

Adapun nilai kestabilan, *gain* dan *noise figure* berdasarkan simulasi hasil simulasi dari gambar 4.6 dapat dilihat pada gambar 4.7,



**Gambar 4.7 Hasil Simulasi Rangkaian LNA Konfigurasi Cascade 2 tingkat**

Dapat dilihat hasil dari kestabilan transistor naik seiring dengan bertambahnya jumlah *stage* (tingkat) dari LNA. begitupun nilai *gain* yang naik menjadi hampir 2 kali lipat dari hasil simulasi LNA satu tingkat. Sedangkan nilai *noise figure* (nf 2) sedikit naik, namun masih di bawah batas yang diharapkan. Jadi, LNA 2 tingkat dianggap sudah cukup untuk memenuhi parameter – parameter yang diharapkan.

Adapun perbandingan hasil simulasi rangkaian LNA berdasarkan jumlah *stage* (tingkat) pada ADS, dapat dilihat pada tabel 4.5,

**Tabel 4.5 Perbandingan Hasil Simulasi Berdasarkan Jumlah Stage Rangkaian LNA pada ADS**

Parameter	Simulasi	
	Stage 1	Stage 2
Kestabilan (K)	1,200	5,206
S <sub>21</sub> ( <i>Gain</i> )	15,243	29,416
Noise Figur (nf2)	0,970	1.000

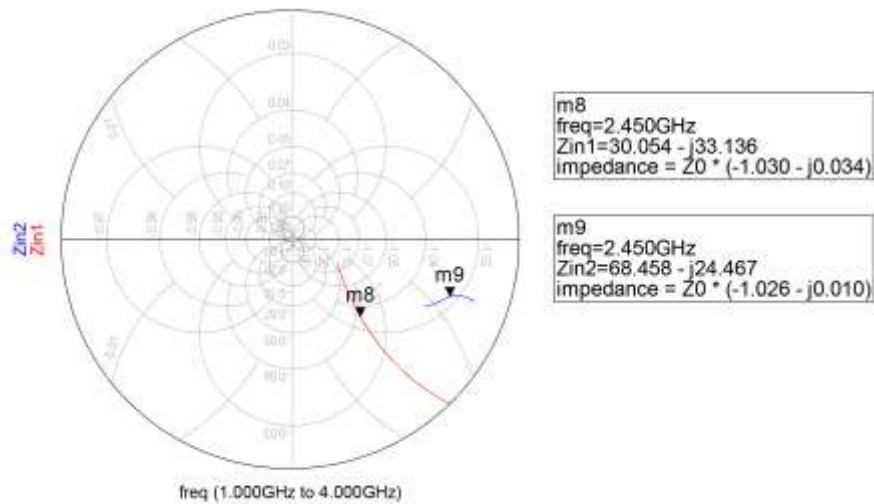
#### 4.2.2.d. Hasil Perhitungan Penyesuai Impedansi Dengan Saluran Mikrostrip

Perancangan penyesuai impedansi dibuat untuk mendapatkan transfer daya maksimum. Pada tahap ini, peneliti menggunakan *tools smith chart utility* pada ADS untuk mencari lebar Stub ( $W$ ), Jarak stub ke beban ( $d_s$ ) dan panjang stub ( $l_s$ ) dan membandingkannya dengan hasil perhitungan manual. Sebelum melakukan penyesuaian impedansi, maka harus didapatkan terlebih dahulu nilai impedansi *input* dan *output* pada gambar rangkaian LNA 2 tingkat (gambar 4.7) serta menambahkan *tools* simulator “Zin” pada ADS. Gambar 4.8 adalah tambahan *tools* simulator “Zin” untuk mendapatkan nilai impedansi input dan output.



**Gambar 4.8 Tools Simulator “Zin”**

Setelah menambahkan *tools* simulator “Zin” pada ADS, barulah *running* ADS untuk mendapatkan nilai impedansi *input* dan *output*. Gambar 4.9 adalah hasil simulasinya.



**Gambar 4.9 Hasil Nilai Impedansi *Input* dan *output***

Dengan mengetahui nilai impedansi ( $Z_S$  dan  $Z_L$ ), maka dapat diketahui nilai koefisien pantul dari sumber dan beban ( $\Gamma_S$  dan  $\Gamma_L$ ).

Pada simulasi, nilai – nilai koefisien pantul dapat diketahui melalui rangkaian kestabilan. Hasil simulasi menunjukkan nilai dari koefisien pantul *input* dan *output* ( $\Gamma_{in}$  dan  $\Gamma_{out}$ ). Rangkaian penyesuai impedansi dirancang menggunakan *software* ADS dengan menggunakan *tools Smith Chart Utility*. Dengan menggunakan *tools* ini, nilai dari  $Z_S$  dan  $Z_L$  dapat disesuaikan ke impedansi saluran ( $Z_0$ ) 50  $\Omega$ . Apabila nilai dari  $Z_S$  dan  $Z_L$  sudah mendekati 50  $\Omega$  dan nilai  $\Gamma_S$  dan  $\Gamma_L$  sudah sama mendekati nol, maka proses perancangan rangkaian penyesuai impedansi selesai. Apabila hasil yang diperoleh belum sesuai, maka proses yang dapat dilakukan adalah melakukan *tuning*. Proses ini dapat mengubah nilai dari *stub* agar dapat sesuai dengan perancangan.

### d.1. Penyesuai Impedansi Input (*Input matching Impedance*)

Proses perancangan penyesuai impedansi *input* menggunakan 2 metode, yaitu dengan cara analitis / perhitungan manual dan simulasi menggunakan *software* ADS. Proses perancangan *stub matching* dikonsentrasikan untuk mencari besarnya jarak *stub* dari beban ( $d_s$ ) dan panjang *stub* ( $l_s$ ).

Perancangan menggunakan metode perhitungan manual memiliki beberapa langkah. Pertama, menentukan lebar *stub* dari jarak *stub* dari beban dan panjang *stub* terhadap impedansi saluran  $50 \Omega$  dan karakteristik PCB yang memiliki nilai  $\epsilon_r = 3,48$ , tebal dielektrik  $h = 1,524$  mm, dengan menggunakan persamaan (2.50) maka didapatkan lebar saluran mikrostrip sebagai berikut,

$$W/h = \frac{2}{\pi} \left[ (B - 1) - \ln(2B - 1) + \frac{\epsilon_r - 1}{2\epsilon_r} \left( \ln(B - 1) + 0,39 - \frac{0,61}{\epsilon_r} \right) \right]$$

Dimana,

$$B = \frac{377\pi}{2Z_0\sqrt{\epsilon_r}}$$

$$B = 6,349$$

Sehingga,

$$\begin{aligned} W/h &= \frac{2}{\pi} \left[ (B - 1) - \ln(2B - 1) + \frac{\epsilon_r - 1}{2\epsilon_r} \left( \ln(B - 1) + 0,39 - \frac{0,61}{\epsilon_r} \right) \right] \\ &= \frac{2}{\pi} [5,349 - 2,46 + 0,6734] \end{aligned}$$

$$W = 3,457 \text{ mm}$$

Pada frekuensi 2,45 GHz untuk PCB jenis Roger Duroid 4350 B yang memiliki  $\epsilon_r = 3,48$ , maka dapat diketahui nilai panjang gelombang ( $\lambda$ ) pada setiap salurannya.

$$= \frac{\lambda_0}{\sqrt{\epsilon_r}} \left[ \frac{\epsilon_r}{1 + 0,63(\epsilon_r - 1)(W/h)^{0,1255}} \right]^{1/2}$$

dimana,

$$\begin{aligned} \lambda_0 &= \frac{c}{f} \\ &= \frac{3 \times 10^8 \text{ m/s}}{2,45 \times 10^9 \text{ Hz}} \end{aligned}$$

$$\lambda_0 = 0,122448 \text{ m} = 122,448 \text{ mm}$$

sehingga,

$$\begin{aligned} \lambda &= \frac{\lambda_0}{\sqrt{\epsilon_r}} \left[ \frac{\epsilon_r}{1 + 0,63(\epsilon_r - 1)(W/h)^{0,1255}} \right]^{1/2} \\ &= \frac{122,448}{\sqrt{3,48}} \left[ \frac{3,48}{1 + 0,63(3,48 - 1)(2,2685)^{0,1255}} \right]^{1/2} \end{aligned}$$

$$\lambda = 74,0807 \text{ mm}$$

Dengan metode perhitungan manual diperoleh lebar *stub*,  $W = 3,457 \text{ mm}$ .

Setelah mengetahui lebar *stub*, langkah berikutnya adalah menentukan jarak *stub* dari beban ( $d_s$ ) dan panjang *stub*. Adapun *stub* yang dirancang adalah jenis *stub* tunggal paralel. Diawali dengan menghitung nilai  $\Gamma_{in}$  ( $\Gamma_L$  pada *input*) menggunakan persamaan (2.20) dengan nilai  $Z_{in}$  yang telah diketahui dengan menggunakan *software* ADS dan akan disesuaikan dengan saluran  $Z=50\Omega$ .

$$\begin{aligned} \Gamma_{in} &= \frac{Z_{in} - Z_0}{Z_{in} + Z_0} \\ &= \frac{30,054 - j33,136 - 50}{30,054 - j33,136 + 50} \\ &= \frac{-19,946 - j33,136}{80,054 - j33,136} \end{aligned}$$

$$= \frac{38,676 \angle -121,0456}{86,64 \angle -22,486}$$

$$\Gamma_{in} = 0,4464 \angle -98,56$$

Dengan mengetahui nilai  $\Gamma_{in}$  ( $\Gamma_L$  pada *input*) , maka jarak *stub* dari beban dan panjang *stub* pada input dapat dihitung menggunakan persamaan 2.46

$$\beta d_s = \frac{1}{2} [\theta \pm \cos^{-1}(-|\Gamma_{L\ Input}|)]$$

$$\beta d_s = \frac{1}{2} [-98,56 \pm \cos^{-1}(-|0,4464|)]$$

$$\beta d_s = \frac{1}{2} [-98,56 \pm 116,513]$$

$$d_s = \begin{bmatrix} 0,02493 \lambda \\ 0,2012 \lambda \end{bmatrix}, \text{ dimana } \lambda = 74,0807 \text{ mm}$$

sehingga

$$d_s = \begin{bmatrix} 1,8468 \text{ mm} \\ 14,905 \text{ mm} \end{bmatrix}$$

Setelah memperoleh nilai jarak *stub* dari beban ( $d_s$ ),selanjutnya adalah menentukan panjang *stub* ( $l_s$ ) dengan persamaan 2.46

$$\beta l_s = \cot^{-1} \left( \frac{1}{2} \tan(2\beta d_s - \theta) \right)$$

$$\beta l_s = \cot^{-1} \left( \frac{1}{2} \tan \left( 2 \times \frac{1}{2} \begin{bmatrix} 17,953 \\ -215,073 \end{bmatrix} - (-98,56) \right) \right)$$

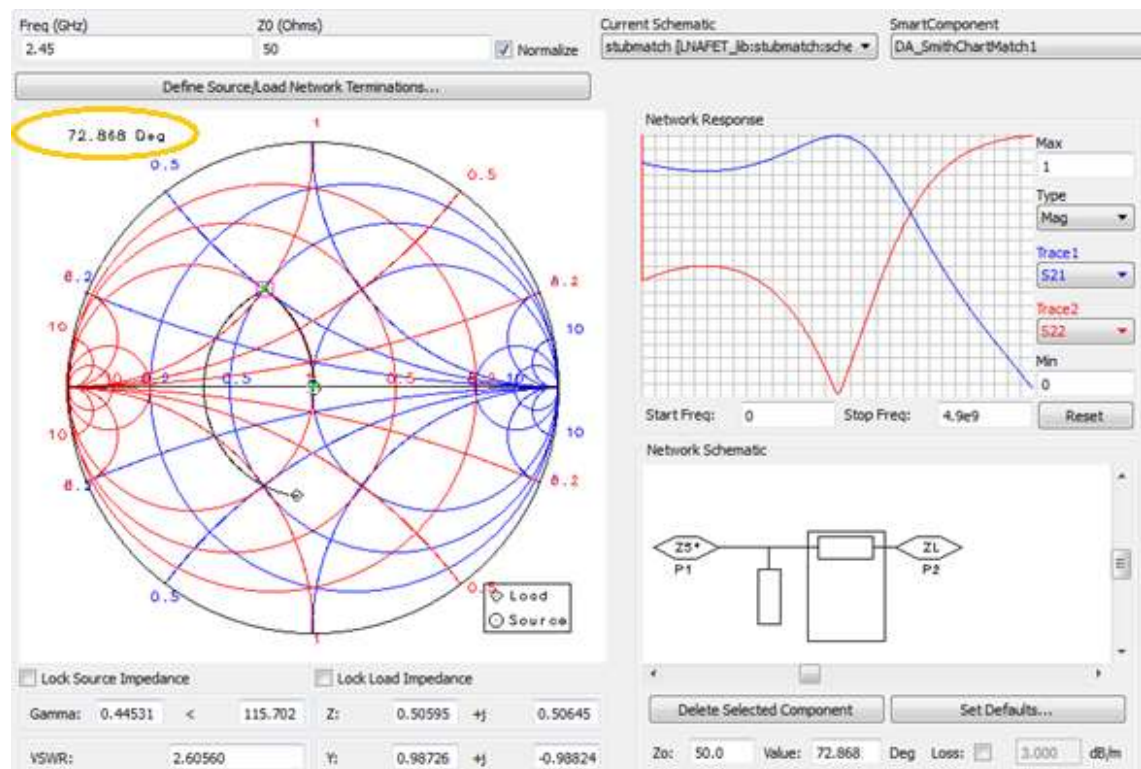
$$\beta l_s = \cot^{-1} \left( \frac{1}{2} \tan \left( \begin{bmatrix} 116,573^\circ \\ -116,573^\circ \end{bmatrix} \right) \right)$$

$$l_s = \begin{bmatrix} 0,3752 \lambda \\ 0,1248 \lambda \end{bmatrix}, \text{ dimana } \lambda = 70,0807 \text{ mm}$$

sehingga,

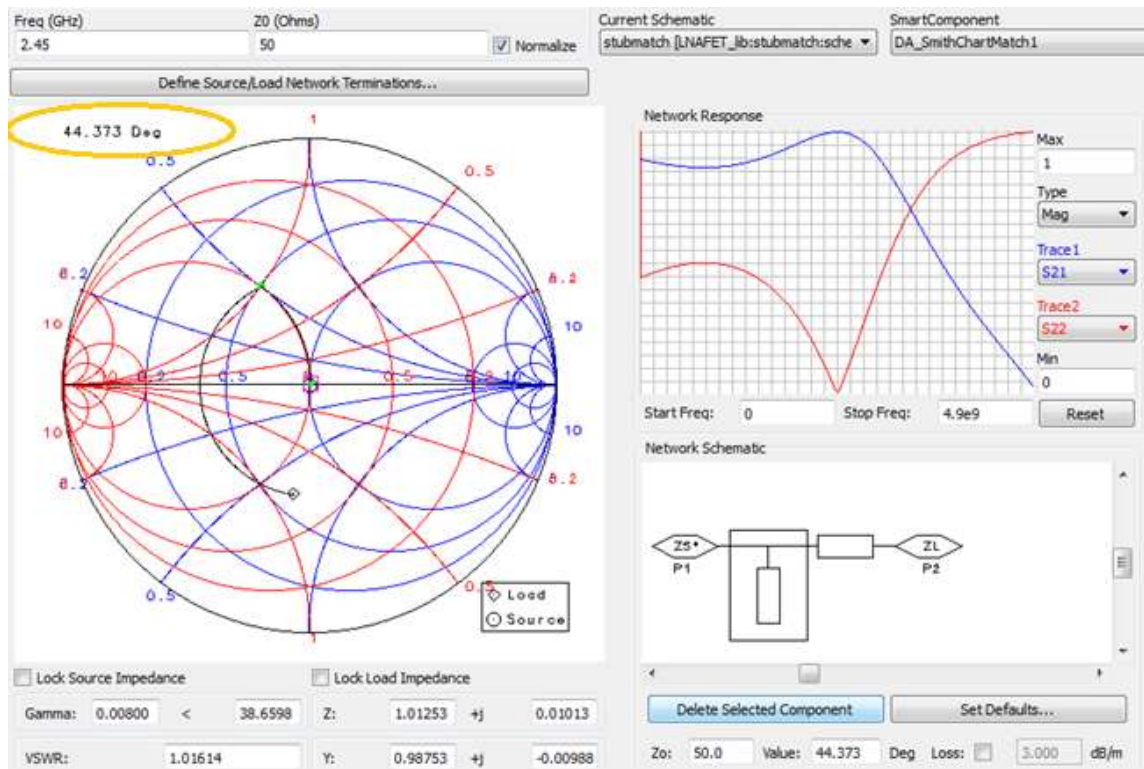
$$l_s = \begin{bmatrix} 27,7879 \text{ mm} \\ 9,2452 \text{ mm} \end{bmatrix}$$

Dengan metode perhitungan diperoleh nilai  $d_s$  dan nilai  $l_s$ . Berikutnya melakukan simulasi menggunakan *tools Smith Chart Utility*. Diawali dengan memasukan nilai  $Z_s$  transistor pada *Smith Chart Utility*. Selanjutnya proses perancangan dilakukan dengan menggunakan komponen *mikrostrip*. Untuk menentukan jarak *stub* dari beban ( $d_s$ ) adalah dengan melihat besar sudut dari perputaran garis antara titik  $Z_s$  dan lingkaran  $VSWR = 1$ . Sedangkan untuk menentukan panjang *stub* adalah dengan melihat besar sudut dari perputaran garis yang menghubungkan antara lingkaran  $VSWR = 1$  dengan titik  $Z = 1 + j0$ . Gambar 4.10 merupakan tampilan smith chat utility pada input matching,



(a)





(b)

**Gambar 4.10** *Smith Chart Utility input matching*, (a). Nilai sudut untuk  $d_s$ ,  
(b). Nilai sudut untuk  $l_s$

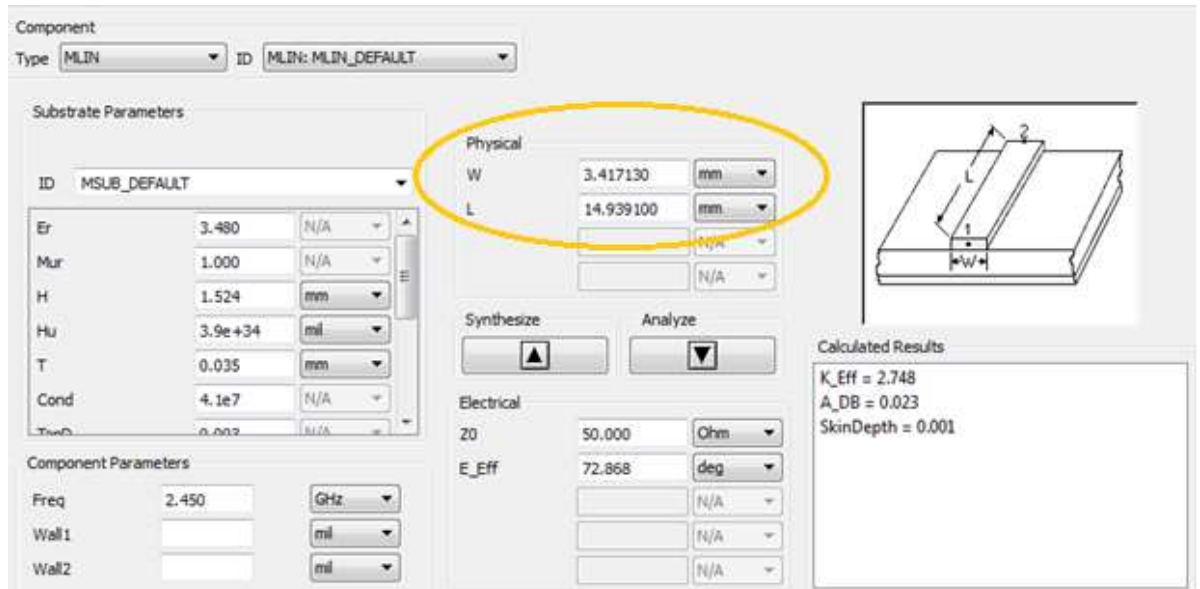
Berikut data yang diperoleh dari hasil *Smith Chart Utility* pada Gambar 4.10 (a) dan (b).

$$d_s = 72,868^\circ$$

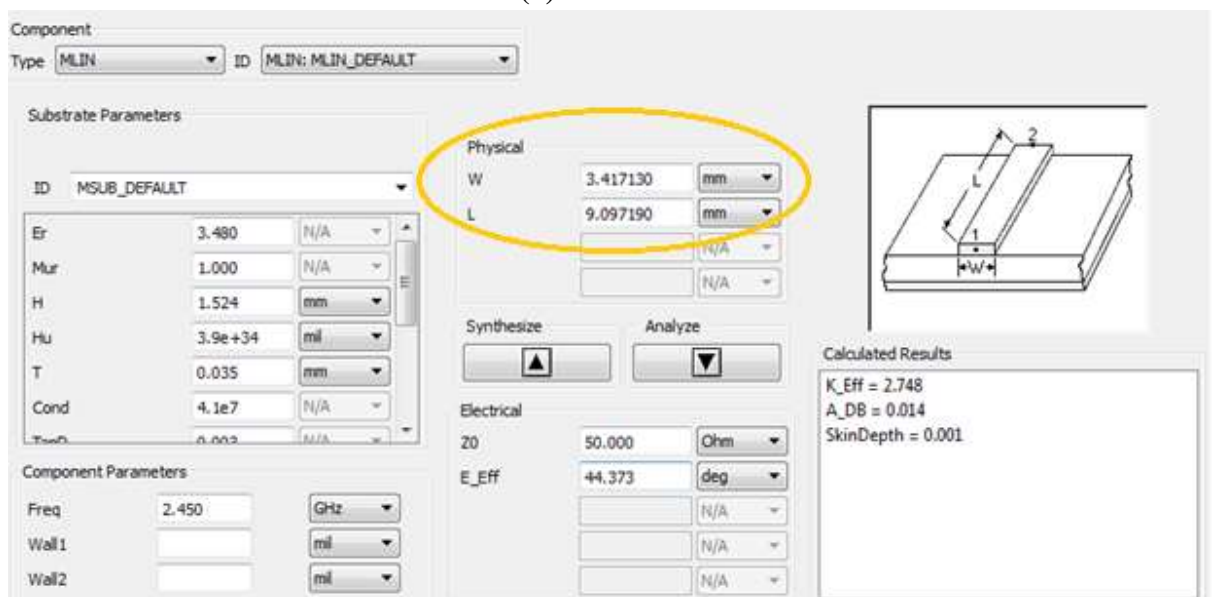
$$l_s = 44,373^\circ$$

Setelah mengetahui data tersebut, selanjutnya dapat diketahui lebar, jarak stub ke bebab ( $d_s$ ) dan panjang stub ( $l_s$ ) pada *input matching* untuk dapat dirancang pada rangkaian LNA 2,45 GHz. Dengan menggunakan *tools Line Calc*, data dari *Smith Chart Utility* yang berupa sudut dapat di *convert* dengan cara *Synthesize*. Data yang dimasukkan disesuaikan dengan spesifikasi PCB Roger 4350B, yaitu  $\epsilon_r = 3,48$ , tebal dielektrik,  $h = 1,524$  mm, frekuensi tengah = 2,45 GHz,  $T = 0.035$ ,

$\text{TanD}=0.0037$  impedansi saluran,  $Z_0 = 50 \Omega$ . Gambar 4.11 adalah hasil dari *Synthesize* menggunakan *Line Calc*.



(a)

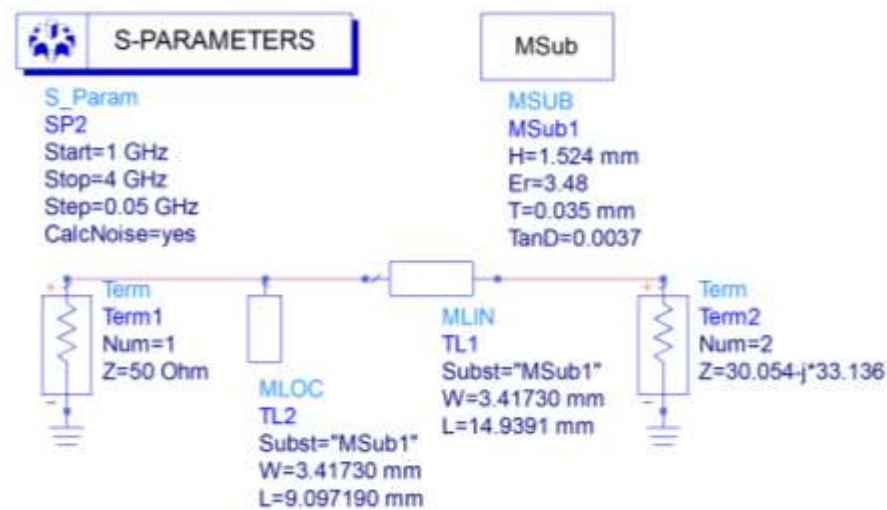


(b)

**Gambar 4.11** *Line Calc*. (a) Jarak stub dari beban ( $L$ ) ; Lebar stub ( $W$ )

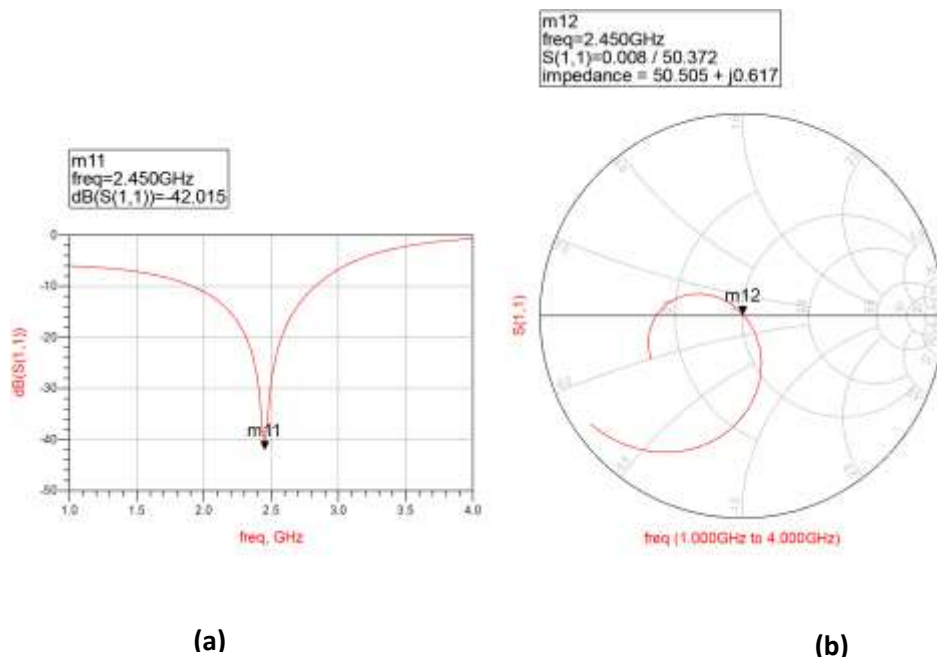
(b) Panjang stub ( $L$ ) ; Lebar stub ( $W$ )

Setelah diketahui panjang dan lebar *stub*, langkah berikutnya adalah melakukan simulasi rangkaian *input matching* pada hasil dari *Synthesize* pada *Line Calc*. Gambar 4.12 merupakan rangkaian *input matching* hasil simulasi.



**Gambar 4.12 Rangkaian input matching**

Rangkaian simulasi dilakukan dengan menggunakan terminasi  $Z = 50 \Omega$  sebagai impedansi saluran dan terminasi  $Z = 30,054 - j33,136 \Omega$  sebagai impedansi *input* transistor. Tujuannya untuk mengetahui respon koefisien pantul *input* dan *return loss* pada frekuensi 2,45 GHz. Gambar 4.13 merupakan hasil simulasi rangkaian *input matching*.



**Gambar 4.13 (a) Hasil simulasi *Return Loss* (b) Hasil simulasi, Koefisien Refleksi**

Berdasarkan hasil simulasi yang ditunjukkan pada Gambar 4.13, *return loss* yang direpresentasikan dengan  $S_{11}$  pada frekuensi 2,45 GHz diperoleh hasil paling minimal yaitu - 42,015 dB. Sedangkan koefisien refleksi *input* diperoleh  $\Gamma_{in} = 0,008 \angle 50,372$  dengan impedansi input ,  $Z = 50,505 + j0,617$ . Dengan respon seperti diatas, maka rangkaian *input matching* tersebut dapat diimplemetasikan.

Tabel 4.6 adalah perbandingan nilai lebar (W), jarak stub ke beban (ds), panjang stub (ls) penyesuai impedansi *input* antara perhitungan manual dengan simulasi menggunakan *tools smith chat utility ADS*,

**Tabel 4.6 Hasil nilai penyesuai impedansi single stub pada input**

Parameter	Impedansi <i>input</i>		
	Perhitungan (mm)	Simulasi (mm)	Selisih (mm)
W	3,457	3,41730	0,0397
ds	14,905	14,9391	0,0341
ls	9,2452	9,097190	0,14801

### d.2. Penyesuai Impedansi Output (*Output Matching Impedance*)

Perancangan penyesuai impedansi *output* hampir sama dengan merancang penyesuai impedansi *input*. Dengan menghitung lebar *stub* ( $W$ ), jarak *stub* dari beban ( $d_s$ ), dan panjang *stub* ( $l_s$ ), lalu melakukan simulasi dengan menggunakan *Smith Chart Utility*. Dengan cara yang sama seperti penyesuai impedansi *input*, lebar *stub* ( $W$ ) dan panjang gelombang ( $\lambda$ ) dapat diketahui yaitu,

$$W = 3,457 \text{ mm}$$

$$\lambda_0 = 0,122448 \text{ m} = 122,448 \text{ mm}$$

$$\lambda = 74,0807 \text{ mm}$$

Setelah mengetahui lebar *stub*, langkah berikutnya adalah menentukan jarak *stub* dari beban ( $d_s$ ) dan panjang *stub*. Adapun *stub* yang dirancang pada *output* adalah jenis *stub* tunggal paralel. Diawali dengan menghitung nilai  $\Gamma_{out}$  ( $\Gamma_L$  pada *output*) menggunakan persamaan (2.22) dengan nilai  $Z_{out}$  yang telah diketahui dengan menggunakan *software* ADS dan akan disesuaikan dengan saluran  $Z=50\Omega$ .

$$\begin{aligned} \Gamma_{out} &= \frac{Z_{out} - Z_0}{Z_{out} + Z_0} \\ &= \frac{68,458 - j24,467 - 50}{368,458 - j24,467 + 50} \end{aligned}$$

$$\begin{aligned}
&= \frac{18,458 - j24,467}{118,458 - j24,467} \\
&= \frac{30,6485 \angle - 52,9689}{120,9583 \angle - 11,670}
\end{aligned}$$

$$\Gamma_{out} = 0,2534 \angle - 41,3$$

Dengan mengetahui nilai  $\Gamma_L$  ( $\Gamma_L$  pada output) , maka jarak *stub* dari beban dan panjang *stub* pada input dapat dihitung menggunakan persamaan 2.46

$$\beta d_s = \frac{1}{2} [\theta \pm \cos^{-1}(-|\Gamma_{L \text{ output}}|)]$$

$$\beta d_s = \frac{1}{2} [-41,3 \pm \cos^{-1}(-|0,2534|)]$$

$$\beta d_s = \begin{bmatrix} 0,088 \lambda \\ 0,297 \lambda \end{bmatrix}, \text{ dimana } \lambda = 74,0807 \text{ mm}$$

sehingga

$$d_s = \begin{bmatrix} 6,5191 \text{ mm} \\ 22,0019 \text{ mm} \end{bmatrix}$$

Setelah memperoleh nilai jarak *stub* dari beban ( $d_s$ ),selanjutnya adalah menentukan panjang *stub* ( $l_s$ ) menggunakan persamaan 2.46

$$\beta l_s = \cot^{-1} \left( \frac{1}{2} \tan(2\beta d_s - \theta) \right)$$

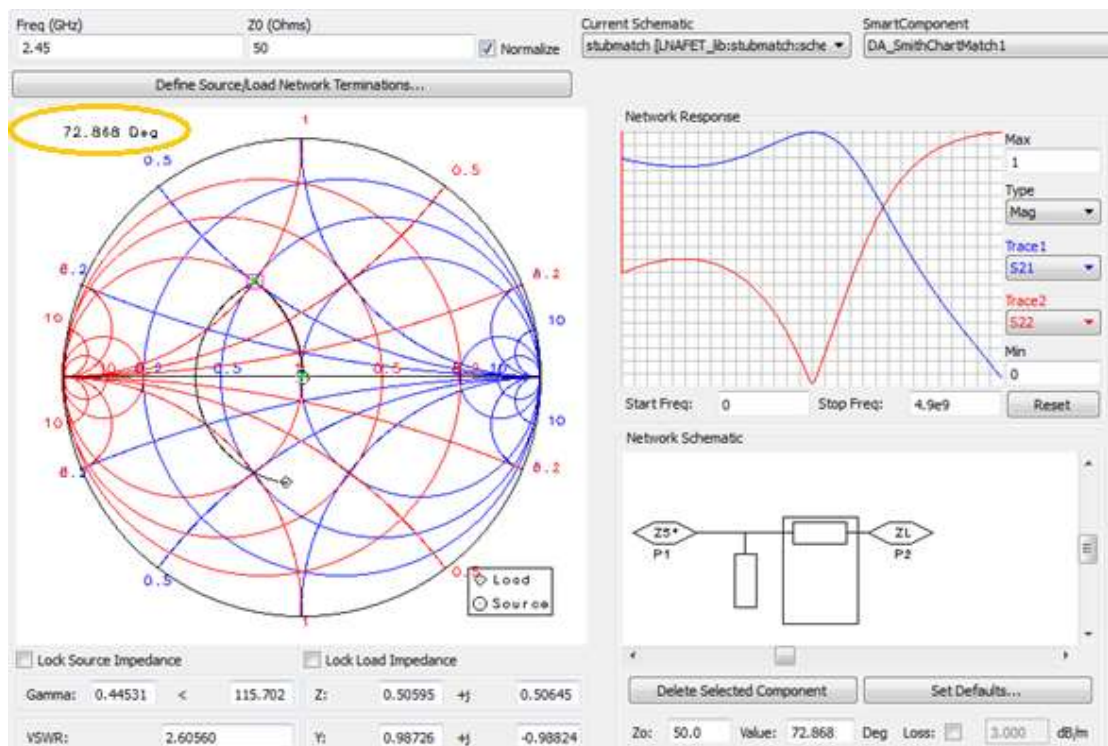
$$\beta l_s = \cot^{-1} \left( \frac{1}{2} \tan \left( 2 \times \frac{1}{2} \begin{bmatrix} 63,379 \\ -145,979 \end{bmatrix} - (-41,3) \right) \right)$$

$$\beta l_s = \begin{bmatrix} 0,4232 \lambda \\ 0,0768 \lambda \end{bmatrix}, \text{ dimana } \lambda = 70,0807 \text{ mm}$$

sehingga,

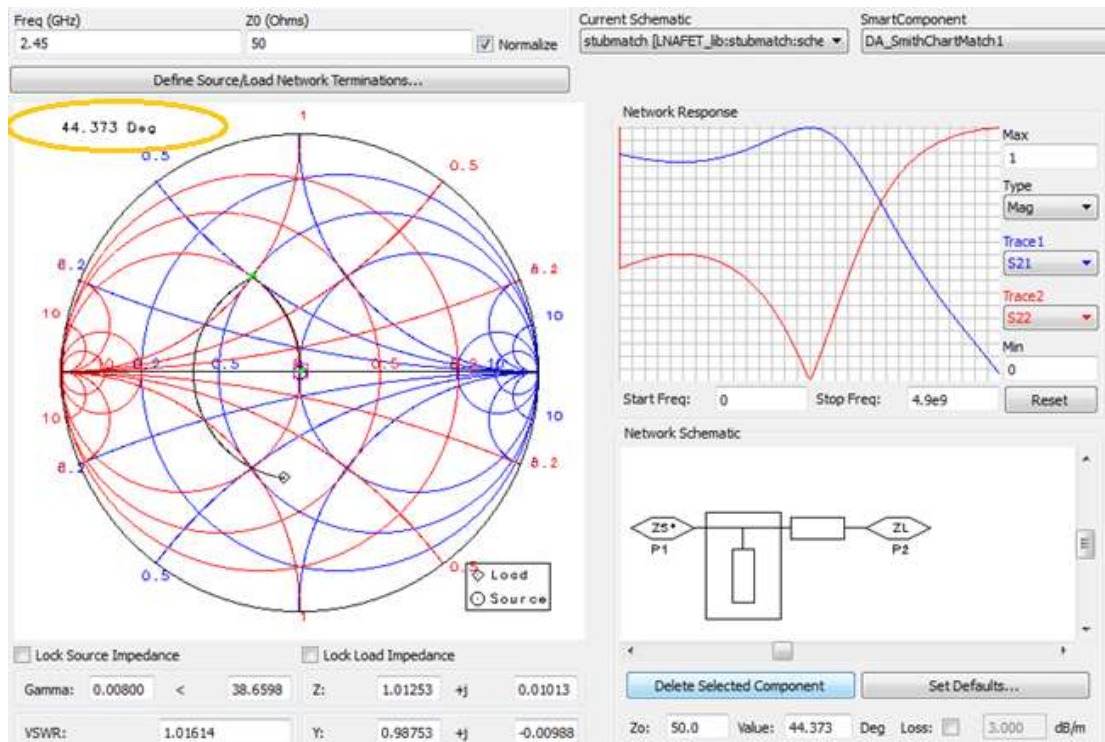
$$l_s = \begin{bmatrix} 31,3509 \text{ mm} \\ 5,6894 \text{ mm} \end{bmatrix}$$

Dengan metode perhitungan diperoleh nilai  $d_s$  dan nilai  $l_s$ . Berikutnya melakukan simulasi menggunakan *tools Smith Chart Utility*. Diawali dengan memasukan nilai  $Z_L$  transistor pada *Smith Chart Utility*. Selanjutnya proses perancangan dilakukan dengan menggunakan komponen *mikrostrip*. Untuk menentukan jarak *stub* dari beban ( $d_s$ ) adalah dengan melihat besar sudut dari perputaran garis antara titik  $Z_L$  dan lingkaran  $VSWR = 1$ . Sedangkan untuk menentukan panjang *stub* adalah dengan melihat besar sudut dari perputaran garis yang menghubungkan antara lingkaran  $VSWR = 1$  dengan titik  $Z = 1 + j0$ . Gambar 4.14 merupakan tampilan smith chat utility pada ouput matching



(a)





(b)

**Gambar 4.14 Smith Chart Utility Output Matching (a). Nilai sudut untuk  $d_s$ , (b). Nilai sudut untuk  $l_s$**

Berikut data yang diperoleh dari hasil *Smith Chart Utility* pada Gambar 4.14 (a) dan (b).

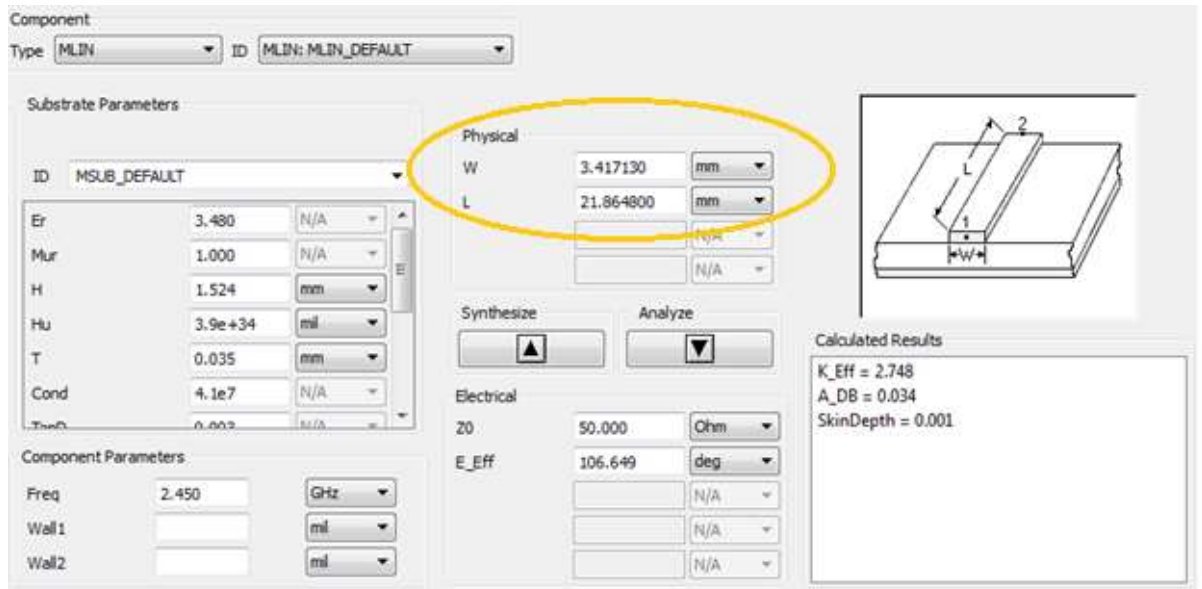
$$d_s = 106,649^\circ$$

$$l_s = 28,192^\circ$$

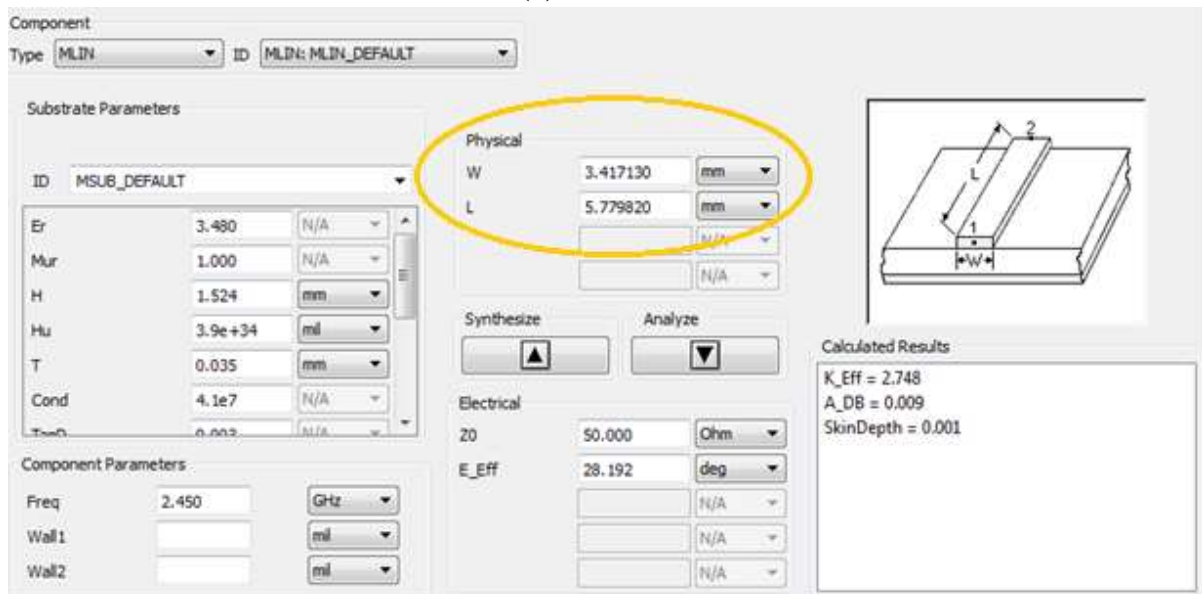
Setelah mengetahui data tersebut, selanjutnya dapat diketahui lebar, jarak stub ke bebab ( $d_s$ ) dan panjang *stub* ( $l_s$ ) pada *input matching* untuk dapat dirancang pada rangkaian LNA 2,45 GHz. Dengan menggunakan *tools Line Calc*, data dari *Smith Chart Utility* yang berupa sudut dapat di *convert* dengan cara *Synthesize*. Data yang dimasukkan disesuaikan dengan spesifikasi PCB Roger 4350B, yaitu  $\epsilon_r = 3,48$ , tebal dielektrik,  $h = 1,524$  mm, frekuensi tengah = 2,45 GHz,  $T = 0.035$ ,



TanD=0.0037 impedansi saluran,  $Z_0 = 50 \Omega$ . Gambar 4.15 adalah hasil dari *Synthesize* menggunakan *Line Calc*.



(a)

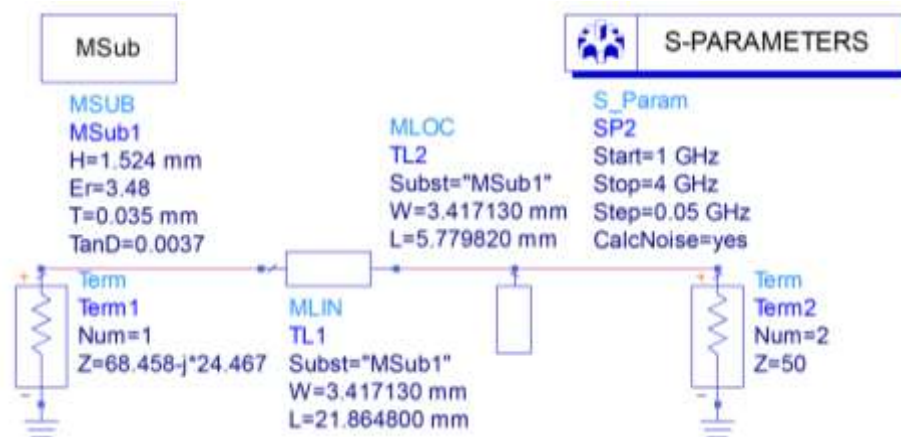


(b)

**Gambar 4.15** *Line Calc*. (a) Jarak stub dari beban ( $L$ ) ; Lebar stub ( $W$ )

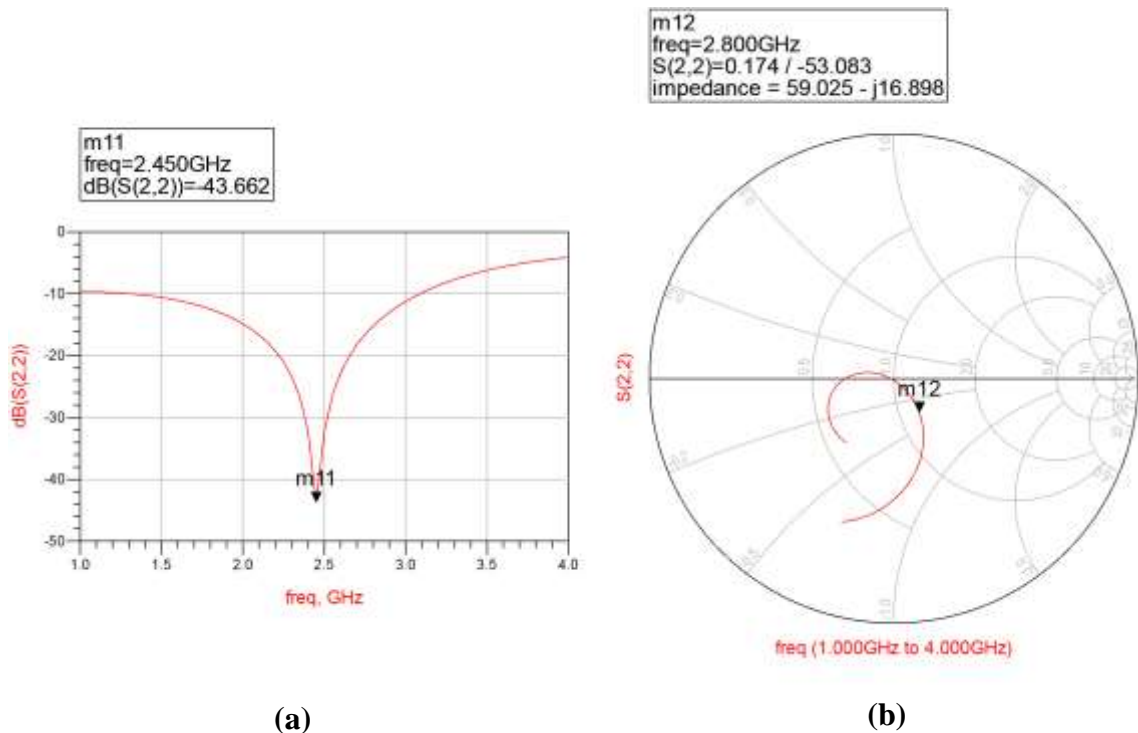
(b) Panjang stub ( $L$ ) ; Lebar stub ( $W$ )

Setelah diketahui panjang dan lebar *stub*, langkah berikutnya adalah melakukan simulasi rangkaian *input matching* pada hasil dari *Synthesize* pada *Line Calc*. Gambar 4.16 merupakan rangkaian *input matching* hasil simulasi.



**Gambar 4.16 Rangkaian *output matching***

Rangkaian simulasi dilakukan dengan menggunakan terminasi  $Z = 50 \Omega$  sebagai impedansi saluran dan terminasi  $Z = 68,458 - j24,467 \Omega$  sebagai impedansi *output* transistor. Tujuannya untuk mengetahui respon koefisien pantul *output* dan *return loss* pada frekuensi 2,45 GHz. Gambar 4.17 merupakan hasil simulasi rangkaian *output matching*.



**Gambar 4.17 (a) Hasil simulasi *Return Loss* (b) Hasil simulasi, Koefisien Refleksi**

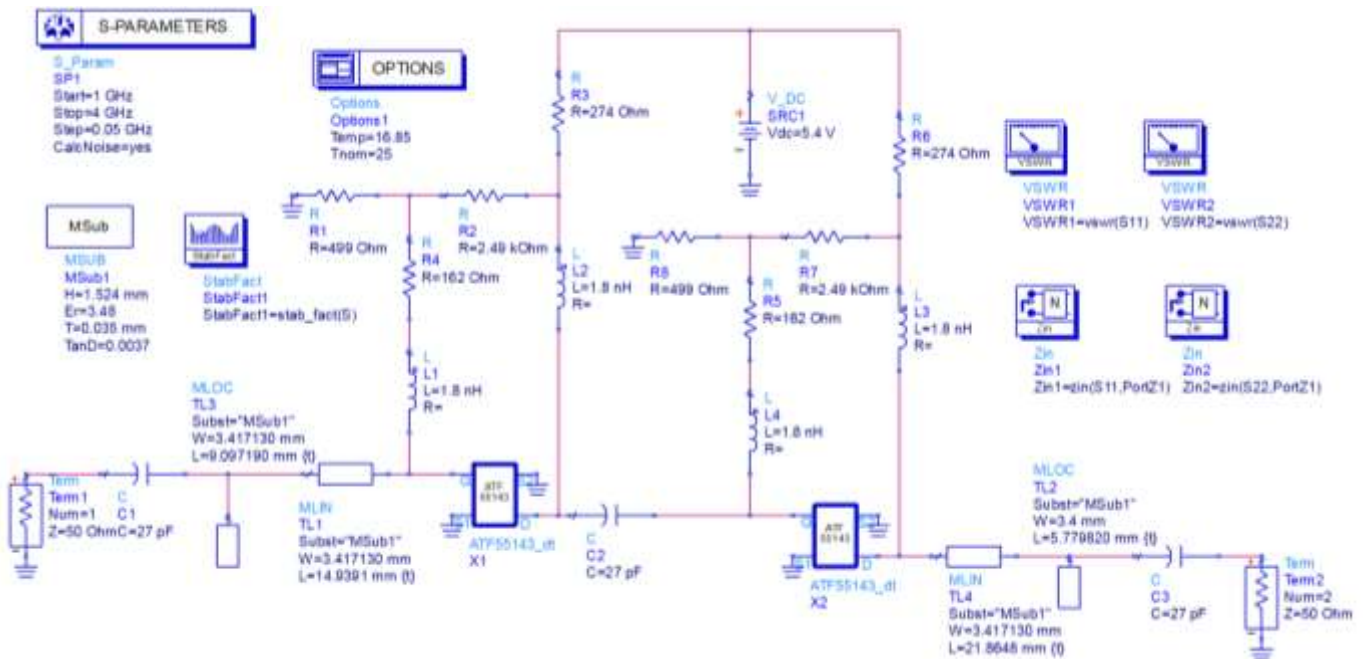
Berdasarkan hasil simulasi yang ditunjukkan pada Gambar 4.17, *return loss* yang direpresentasikan dengan  $S_{22}$  pada frekuensi 2,45 GHz diperoleh hasil paling minimal yaitu - 43,662 dB. Sedangkan koefisien refleksi *output* diperoleh  $\Gamma_{out} = 0,0174 \angle 50,372$  dengan impedansi output ,  $Z = 59,025 - j16,898$ . Dengan respon seperti diatas, maka rangkaian *output matching* tersebut dapat diimplemetasikan namun nilai impedansi *output* belum maksimal, maka proses yang dapat dilakukan adalah *tunning*. Tahap *tunning* dilakukan pada rangkaian LNA akhir. Tabel 4.7

**Tabel 4.7 Hasil nilai penyesuai impedansi *single stub* pada Output**

Parameter	Impedansi <i>Output</i>		
	Perhitungan (mm)	Simulasi( mm)	Selisih (mm)
W	3,457	3,41730	0,0397
ds	22,0019	21,8648	0,1371
ls	5,6894	5,779820	0,09042

#### 4.2.2.e. Hasil Akhir Rangkaian LNA

setelah mendapatkan nilai ukuran yang meliputi  $W$ ,  $d_s$ , dan  $l_s$  untuk penyesuaian impedansi *input* dan *output* dengan menggunakan perhitungan manual dengan solusi analitis maupun *tools smith chart utility* pada ADS, maka tahap selanjutnya adalah menambahkan penyesuaian impedansi *single stub* pada *input* dan *output matching* ke dalam rangkaian 4.7. pada penambahan *single stub matching* ini peneliti menggunakan nilai komponen berdasarkan hasil simulasi pada ADS. Untuk lebih jelasnya dapat dilihat pada gambar 4.18.

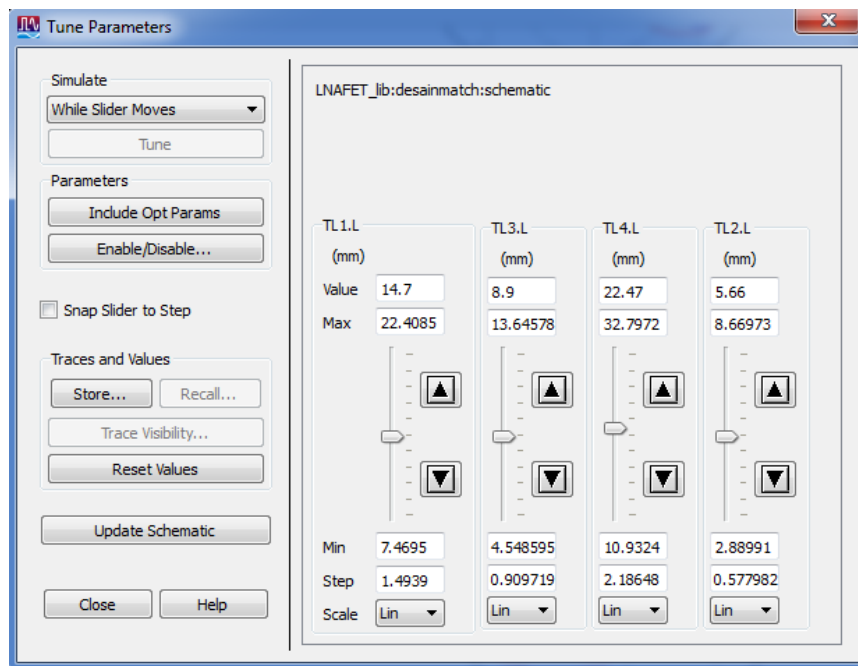


**Gambar 4.18 Penggabungan *Single Stub Match Input Dan Output* Ke Dalam Rangkaian LNA Cascade 2 Tingkat**

Setelah penggabungan penyesuaian impedansi *single stub* (stub tunggal) ke dalam rangkaian LNA *cascade* 2 tingkat, maka tahap selanjutnya adalah melihat semua parameter yang dihasilkan pada simulasi ADS. Parameter – parameter tersebut meliputi,  $S_{11}$  (*input return loss*),  $S_{21}$  (*gain*),  $S_{22}$  (*output return loss*), *noise*

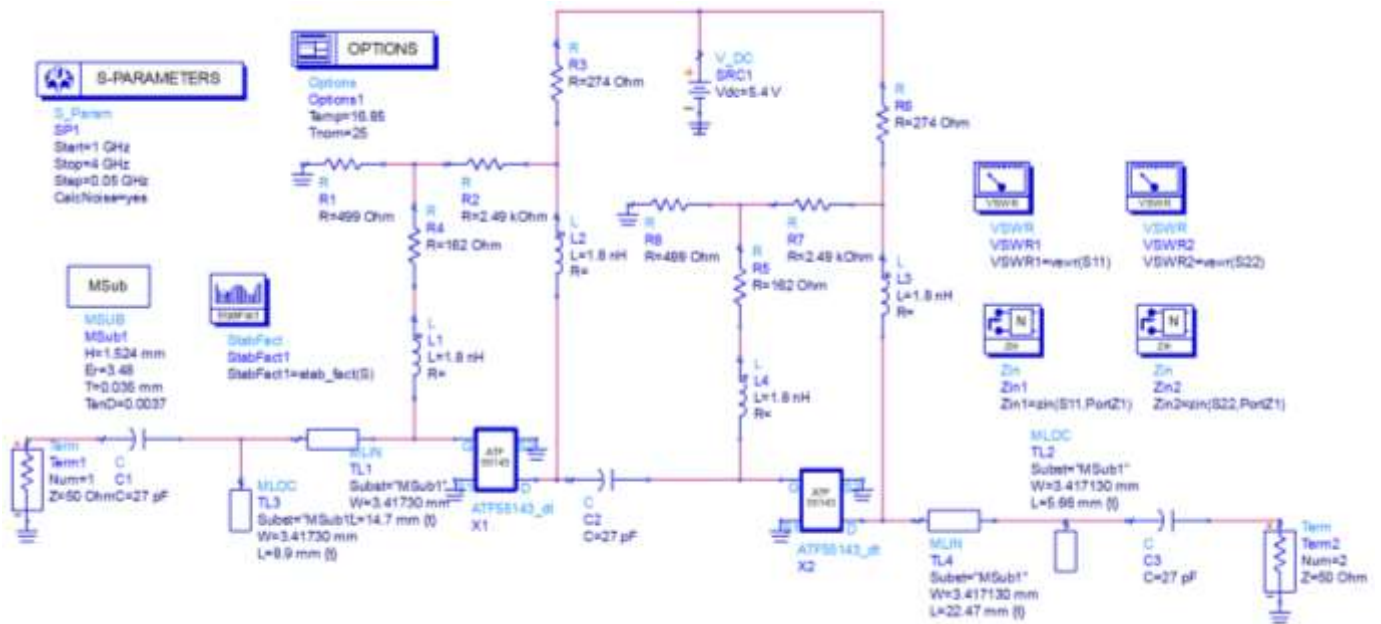
*figure*, kestabilan transistor ( $K$ ), impedansi *input* dan *output* serta VSWR *input* dan *output*.

Setelah dilihat pada hasil simulasi tersebut semua parameter telah memenuhi spesifikasi LNA yang diharapkan. Akan tetapi nilai  $S_{11}$  dan  $S_{22}$  masih belum cukup maksimal dan (rentang -30dB). Oleh sebab itu, perlu dilakukan proses *tunning* pada *stub match* karena dikhawatirkan ada pergeseran pada pengukuran hasil fabrikasi. Adapun tampilan proses *tunning* pada *stub match* pada *input* dan *output* pada gambar 4.19,



**Gambar 4.19 Tampilan Proses *Tunning* Penyesuai Impedansi *Single Stub* Pada ADS**

Proses tuning dilakukan pada impedansi input dan output. Pada single stub match, proses tuning hanya dilakukan pada jarak stub ke beban ( $d_s$ ) dan panjang stub ( $l_s$ ). gambar 4.20 adalah rangkaian LNA akhir yang telah memenuhi semua parameter LNA yang diharapkan dengan single stub yang telah dituning.



**Gambar 4.20 Rangkaian akhir Low noise Amplifier Cascade 2 tingkat dengan Single Stub Match**

Berikut daftar nilai komponen rangkaian LNA dapat dilihat pada tabel 4.8,

**Tabel 4.8 Daftar Nilai Komponen Rangkaian Akhir LNA**

Komponen	Nilai (Spesifikasi)	Jumlah (pcs)
Transistor	ATF-55143 (SMD)	2
Induktor	1,8 nH (SMD 0805)	4
Kapasitor	27 pF (SMD 0805)	3
Resistor	162 $\Omega$ (SMD 0805)	2
	274 $\Omega$ (SMD 0805)	2
	499 $\Omega$ (SMD 0805)	2
	2,49K $\Omega$ (SMD 0805)	2

Adapun Perbandingan nilai dari lebar, jarak stub ke beban ( $d_s$ ) dan panjang stub ( $l_s$ ), sebelum dan sesudah di tuning ditunjukkan pada tabel 4.9 :

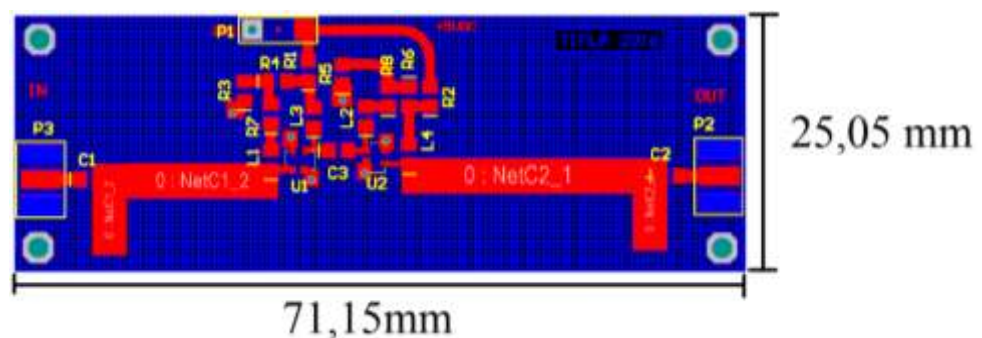
**Tabel 4.9 Daftar Nilai dari Lebar, Jarak stub ke beban ( $d_s$ ) dan Panjang Stub ( $l_s$ ), Sebelum dan Sesudah dituning**

Parameter		Nilai		
		Sebelum Tunning (mm)	Sesudah Tunning (mm)	Selisih (mm)
Input	$d_s$	14,9391	14,77	0,1691
	$l_s$	9,097190	8,9	0,19719
Output	$d_s$	21,8648	22,47	0,6052
	$l_s$	5,779820	5,66	0,11982

## 4.2. Kelayakan Produk (Teoritik dan Empiris)

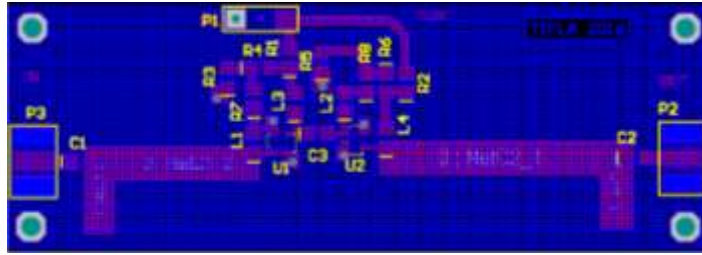
### 4.2.1. Hasil Desain Layout LNA pada Altium

Setelah semua rangkaian LNA dirancanga pada *software* ADS dan semua nilai komponen telah disesuaikan dengan yang ada di pasaran, tahap selanjutnya adalah membuat *layout* LNA menggunakan *software* Altium. Desain *layout* dilakukan untuk memasuki tahap berikutnya, yaitu fabrikasi. Gambar 4.21 dan 4.22 adalah hasil desain *layout* LNA pada altium 2013.



**Gambar 4.21 Hasil Desain Layout LNA Tampak Atas**



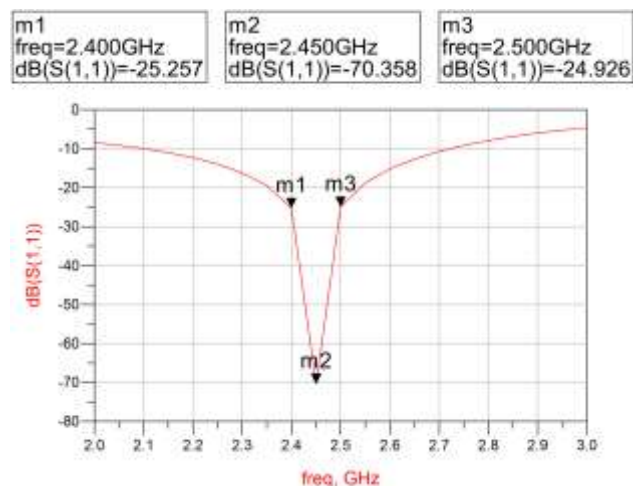


**Gambar 4.22 Hasil Desain Layout LNA Tampak Bawah**

#### 4.2.2. Hasil Simulasi pada software ADS 2011

Dalam perancangan LNA dengan menggunakan *Advance Design System* (ADS) 2011 sebagai *software* simulator, hal sangat penting untuk diperhatikan adalah nilai komponen dan perancangan penyesuaian impedansi yang tepat agar LNA yang dirancang memiliki spesifikasi yang diharapkan. Untuk memperoleh spesifikasi tersebut, maka dilakukan simulasi percobaan hasil rancangan hingga memperoleh hasil yang tepat. Berikut adalah hasil simulasi pada perancangan LNA *cascade* 2 tingkat menggunakan saluran mikrostip dengan teknik *single stub*.

##### 4.2.2.a. $S_{11}$ (*Input Return Loss*)



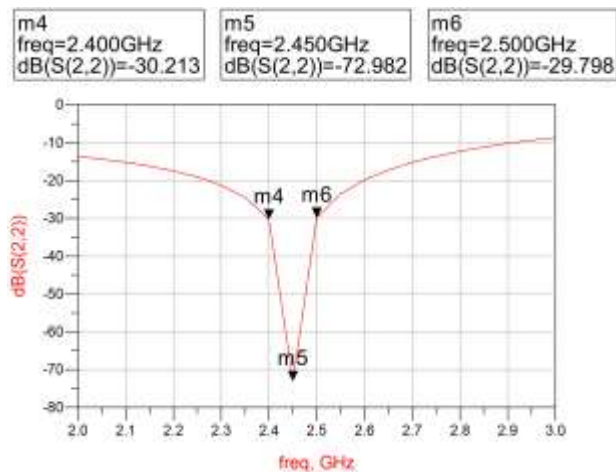
**Gambar 4.23 Grafik Hasil Simulasi  $S_{11}$  (*Input Return Loss*)**

Grafik hasil simulasi pada gambar 4.23 menunjukkan bahwa rancangan LNA *cascade* 2 tingkat telah memenuhi spesifikasi jangkauan frekuensi yang



diharapkan yaitu 2,400 – 2,500 GHz dengan frekuensi tengah 2,450 GHz dan dengan nilai *return loss* adalah – 70, 348 dB pada *input*.

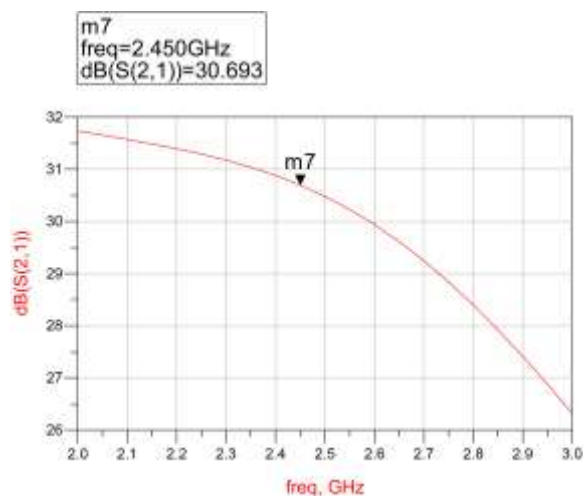
#### 4.2.2.b. $S_{22}$ (*Output Return Loss*)



**Gambar 4.24** Grafik Hasil Simulasi  $S_{22}$  (*Output Return Loss*)

Grafik hasil simulasi pada gambar 4.24 menunjukkan bahwa rancangan LNA *cascade* 2 tingkat telah memenuhi spesifikasi jangkauan frekuensi yang diharapkan yaitu 2,400 – 2,500 GHz dengan frekuensi tengah 2,450 GHz dan dengan nilai *return loss* adalah – 72, 982 dB pada *output*.

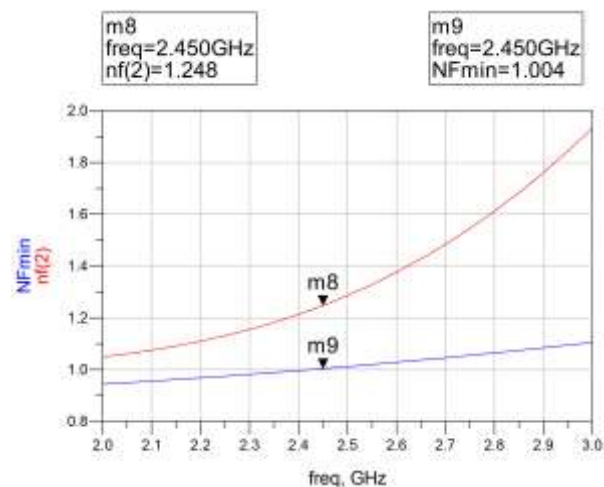
#### 4.2.2.c. $S_{21}$ (*Gain*)



**Gambar 4.25** Grafik Hasil Simulasi  $S_{21}$  (*Gain*)

Grafik hasil simulasi pada gambar 4.25 menunjukkan bahwa rancangan LNA *cascade* 2 tingkat telah memenuhi spesifikasi nilai *gain* yang diharapkan yaitu  $gain > 16\text{dB}$  yang bekerja pada frekuensi tengah 2,450 GHz dan dengan nilai *gain* sebesar 30,693.

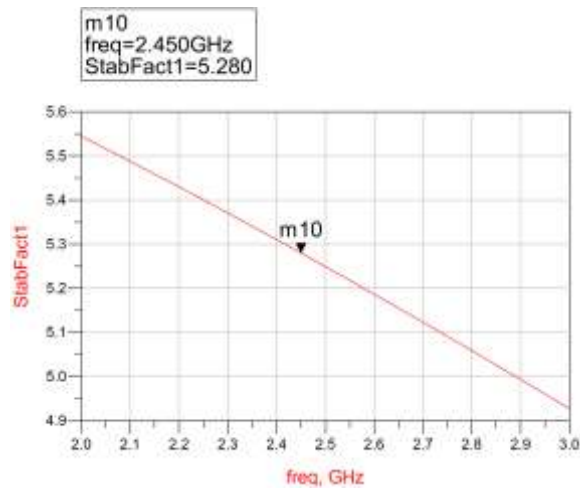
#### 4.2.2.d. Noise Figure (Noise Figure)



**Gambar 4.26** Grafik Hasil Noise Figure

Grafik hasil simulasi pada gambar 4.26 menunjukkan bahwa rancangan LNA *cascade* 2 tingkat telah memenuhi spesifikasi nilai *noise figure* yang diharapkan yaitu  $NF < 2\text{ dB}$  yang bekerja pada frekuensi tengah 2,450 GHz. Nilai *noise figure* yang dijadikan acuan adalah nilai  $nf(2)$  yang menghasilkan nilai sebesar (1,248 dB).

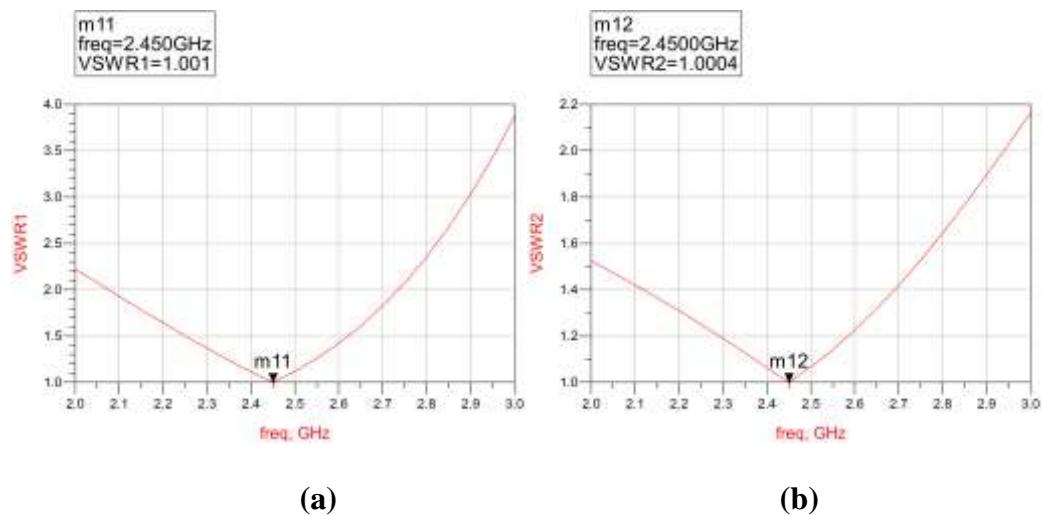
#### 4.2.2.e. Kestabilan



**Gambar 4.27 Grafik Hasil Simulasi Kestabilan transistor (K)**

Grafik hasil simulasi pada gambar 4.27 menunjukkan bahwa rancangan LNA *cascade* 2 tingkat telah memenuhi spesifikasi kestabilan yang diharapkan yaitu  $K < 1$  yang bekerja pada frekuensi tengah 2,450 GHz dan nilai K yang dihasilkan sebesar 5,280

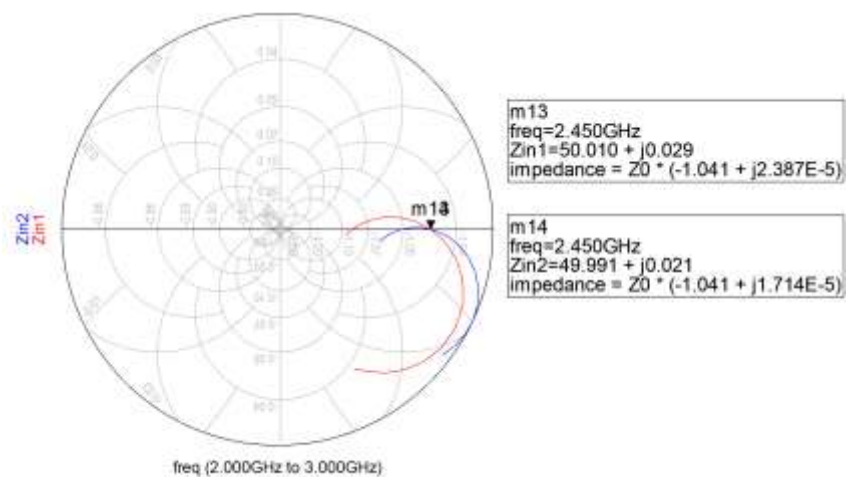
#### 4.2.2.f. VSWR Input dan Output



**Gambar 4.28 Grafik Hasil VSWR (a). Input (b). Output**

Grafik hasil simulasi pada gambar 4.28 menunjukkan bahwa rancangan LNA *cascade* 2 tingkat telah memenuhi spesifikasi nilai VSWR yang diharapkan yaitu  $VSWR < 2$  dB yang bekerja pada frekuensi tengah 2,450 GHz. Grafik pada gambar 4.29 (a), menunjukkan nilai VSWR *input* yang dihasilkan adalah 1,001 dan VSWR *output* yang dihasilkan adalah 1,0004.

#### 4.2.2.g. Impedansi *Input* dan *Output*



**Gambar 4.29 Grafik Hasil Impedansi *Input* dan *Output***

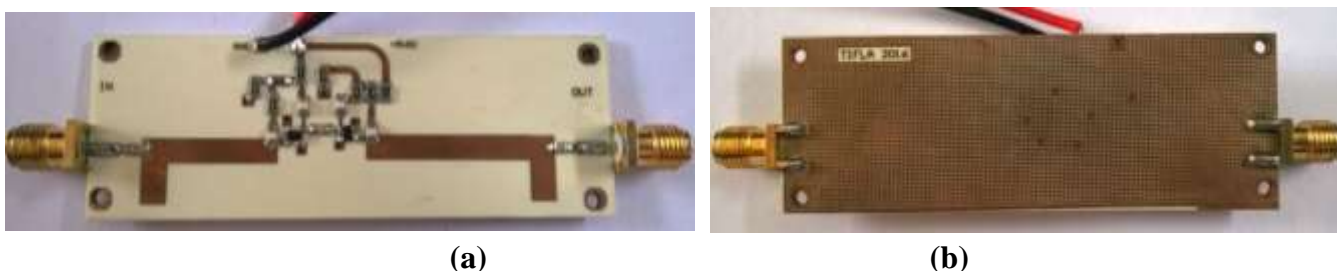
Grafik hasil simulasi pada gambar 4.29 menunjukkan bahwa rancangan LNA *cascade* 2 tingkat telah memenuhi spesifikasi nilai impedansi *input* dan *output* yang diharapkan yaitu  $Z \approx 50 \Omega$ . Pada frekuensi tengah 2,450 GHz. Nilai pada grafik tersebut menunjukkan nilai impedansi *input* yang dihasilkan sebesar  $50,010 + 0,029$  dan nilai impedansi *output* sebesar  $49,991$ .

### 4.3. Efektifitas Produk (Melalui Uji Coba)

#### 4.3.1. Hasil Fabrikasi LNA

Setelah dilakukan simulasi untuk mendapatkan hasil parameter yang sesuai dengan spesifikasi, maka fabrikasi *Low Noise Amplifier (LNA) cascade 2* tingkat menggunakan Microstrip Line Matching Network dapat direalisasikan.

Setelah proses fabrikasi, Tahap selanjutnya adalah proses penyolderan komponen LNA. Namun sebelum melakukan penyolderan, jalur pada PCB LNA harus di cek terlebih dahulu menggunakan multimeter. Hal tersebut dilakukan untuk memeriksa jalur pada PCB tidak dalam keadaan short atau open. Terutama pada bagian throughhole PCB. Gambar 4.30 adalah LNA 2 tingkat beserta komponen yang telah di pasang pada PCB.



**Gambar 4.30** Komponen LNA yang Telah diSolder ke PCB (a).Tampak Depan (b).Tampak Belakang

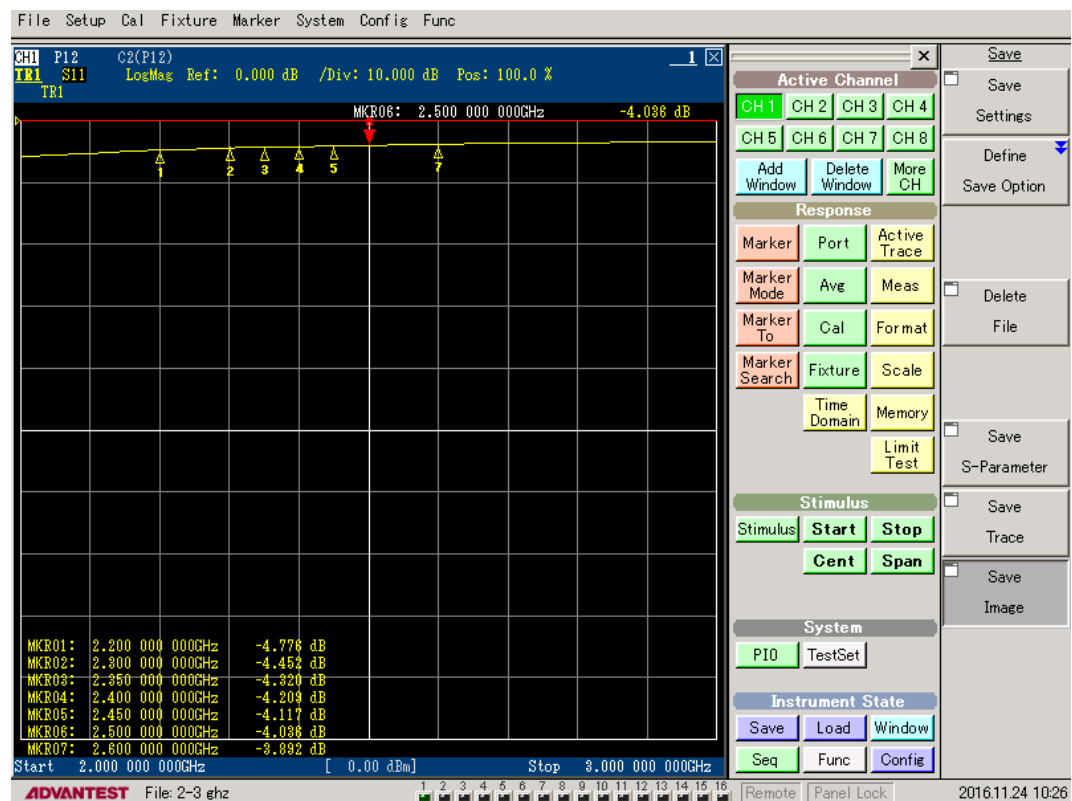
#### 4.3.2. Hasil Pengukuran dengan *Spectrum Analyzer*, *Vector signal generator* dan *Vector Network Analyzer*

Pengukuran LNA dilakukan setelah LNA selesai dirancang menggunakan *software Advance Design System (ADS) 2011*, dan direalisasikan sampai tahap penyolderan. Pengukuran LNA dilakukan untuk mengetahui karakter LNA yang telah direalisasikan, sehingga dapat diketahui parameter LNA tersebut untuk di jadikan tolak ukur kelayakan serta bahan perbandingan dengan hasil

perhitungan secara teori dan hasil simulasi *software* ADS 2011. Dalam pengukuran LNA *cascade* 2 tingkat, peneliti melakukan pengukuran dengan dua tahap. Pertama, untuk mengetahui besarnya daya output dan  $S_{21}$  (*gain*) dari LNA, pengukuran dilakukan menggunakan *spectrum analyzer* dan *vector signal generator*, sedangkan untuk mengetahui parameter  $S_{11}$  (*Input Return Loss*), *VSWR Input*,  $S_{22}$  (*ouput Return Loss*) dan *VSWR ouput*, pengukuran dilakukan dengan menggunakan *Vector Network analyzer*.

#### 4.3.2.a. Pengukuran $S_{11}$ (*Input Return Loss*)

Pengukuran  $S_{11}$  (*input return loss*) dilakukan dengan menggunakan *Vector Network Analyzer* yang dilakukan pada rentang frekuensi 2,0 GHz sampai 3,0 GHz. Adapun hasil pengukuran dapat dilihat pada gambar 4.31,



Gambar 4.31 Hasil Pengukuran  $S_{11}$  (*Input Return Loss*)

Pada hasil pengukuran  $S_{11}$  (*input return loss*) pada gambar 4.31 terjadi pergeseran frekuensi, dimana frekuensi tengah yang diharapkan adalah pada titik 2,45 GHz. Namun frekuensi bergeser pada titik 2,0 GHz. Hasil pengukuran  $S_{11}$  (*input return loss*) belum sesuai dengan parameter yang diharapkan dan berbeda dengan simulasi, dimana pada frekuensi tengah 2,45 GHz nilai  $S_{11}$  (*Input Return Loss*) hanya bernilai -4,117 dB dan pada frekuensi 2,0 GHz  $S_{11}$  (*Input Return Loss*) bernilai -5,700 dB. Nilai tersebut masih  $> -10$  dB

#### 4.3.2.b. Pengukuran VSWR Input

Pengukuran VSWR *Input* dilakukan dengan menggunakan *Vector Network Analyzer* yang dilakukan pada rentang frekuensi 2,0 GHz sampai 3,0 GHz. Adapun hasil pengukuran dapat dilihat pada gambar 4.32,

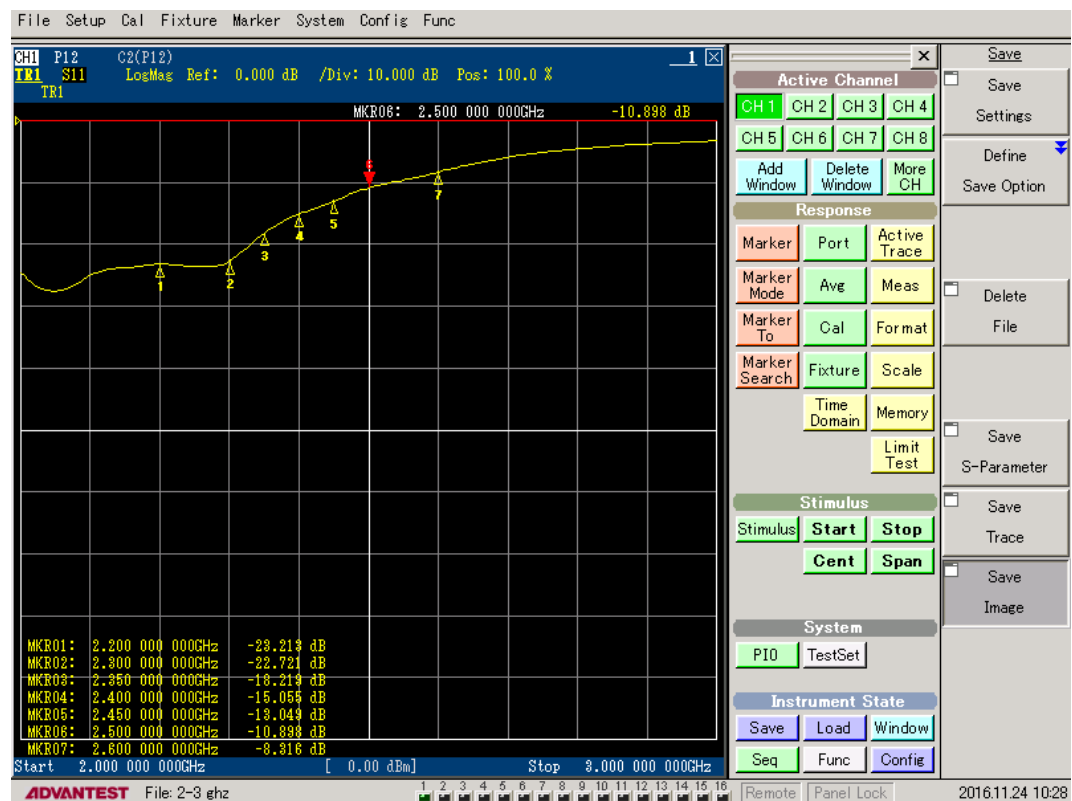


Gambar 4.32 Hasil Pengukuran VSWR *Input*

Pada hasil pengukuran *VSWR Input* pada gambar 4.32 terjadi juga terjadi pergeseran frekuensi, dimana frekuensi tengah yang diharapkan adalah pada titik 2,45 GHz namun frekuensi bergeser pada titik 2,0 GHz. Hasil pengukuran *VSWR Input* belum sesuai dengan parameter yang diharapkan dan berbeda dengan simulasi, dimana pada frekuensi tengah 2,45 GHz *VSWR Input* hanya bernilai 4,297 dan pada frekuensi 2,0 GHz *VSWR Input* bernilai -3,07. Nilai tersebut masih >2.

#### 4.3.2.c. Pengukuran $S_{22}$ (Output Return Loss)

Pengukuran  $S_{22}$  (output return loss) dilakukan dengan menggunakan *Vector Network Analyzer* yang dilakukan pada rentang frekuensi 2,0 GHz sampai 3,0 GHz. Adapun hasil pengukuran dapat dilihat pada gambar 4.33,



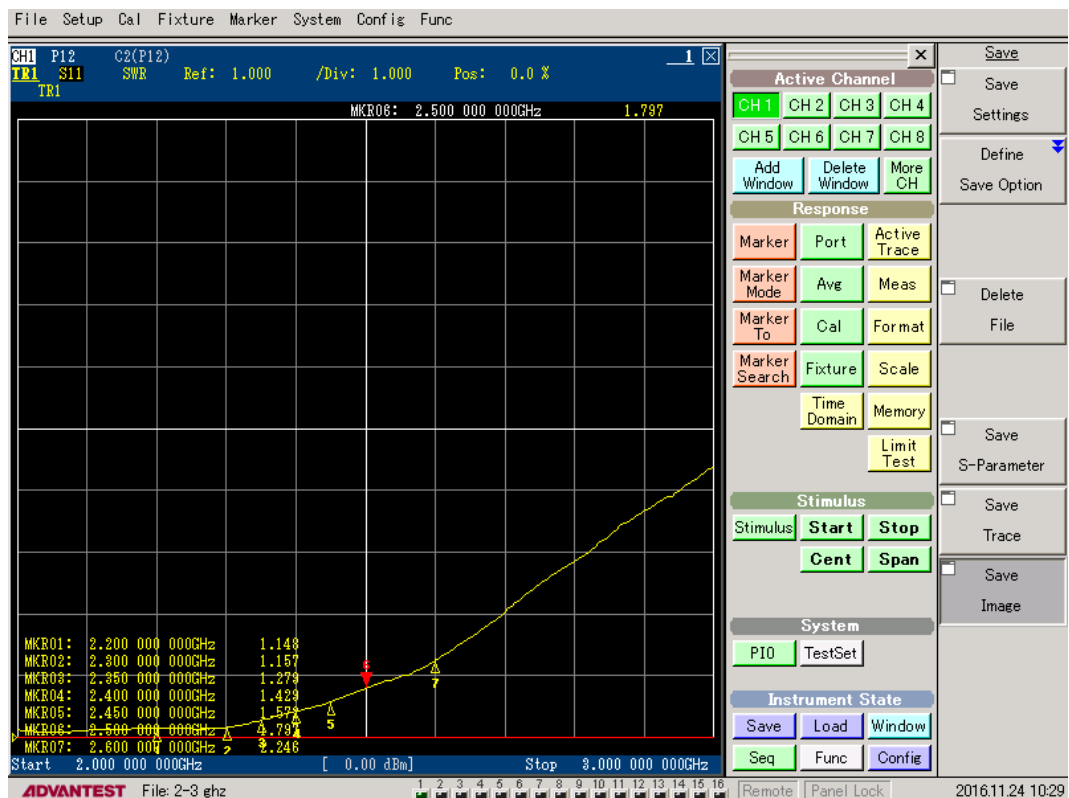
Gambar 4.33 Hasil Pengukuran  $S_{22}$  (Output Return Loss)



Berdasarkan gambar 4.33, Hasil pengukuran  $S_{22}$  (*output return loss*) pada frekuensi tengah 2,45 GHz mencapai angka -13, 049 dB, hasil tersebut telah sesuai dengan parameter yang diharapkan ( $< -10\text{dB}$ ) meskipun terjadi perbedaan dengan hasil simulasi. Selain itu, Pada pengukuran  $S_{22}$  (*ouput return loss*) juga mengalami pergeseran frekuensi sehingga hasil pengukuran  $S_{22}$  (*output return loss*) terbaik terdapat pada frekuensi 2,045 GHz dengan nilai sebesar -27,570 dB

#### 4.3.2.d. Pengukuran VSWR Output

Pengukuran VSWR output dilakukan dengan menggunakan *Vector Network Analyzer* yang dilakukan pada rentang frekuensi 2,0 GHz sampai 3,0 GHz. Adapun hasil pengukuran dapat dilihat pada gambar 4.34,



Gambar 4.34 Hasil Pengukuran VSWR Output

Berdasarkan gambar 4.34, Hasil pengukuran VSWR *output* pada frekuensi tengah 2,45 GHz mencapai angka 1,572 ,hasil tersebut telah sesuai dengan parameter yang diharapkan ( $< 2$ ) meskipun terjadi perbedaan dengan hasil simulasi. Selain itu, Pada pengukuran VSWR *output* juga mengalami pergeseran frekuensi sehingga hasil pengukuran VSWR *output* terbaik terdapat pada frekuensi 2,045 GHz dengan nilai sebesar 1,09.

#### 4.3.2.e. Pengukuran Daya Output dan Gain

Pengukuran daya output dan S21 (Gain) menggunakan *Spectrum analyzer* dan *Vector Signal Generator* dilakukan pada rentang frekuensi 2 – 4 GHz dengan *level input* -70 dBm, dan *loss kabel rigrid* 2 dB. Adapun hasil pengukuran tersebut dapat dilihat pada tabel 4.10 :

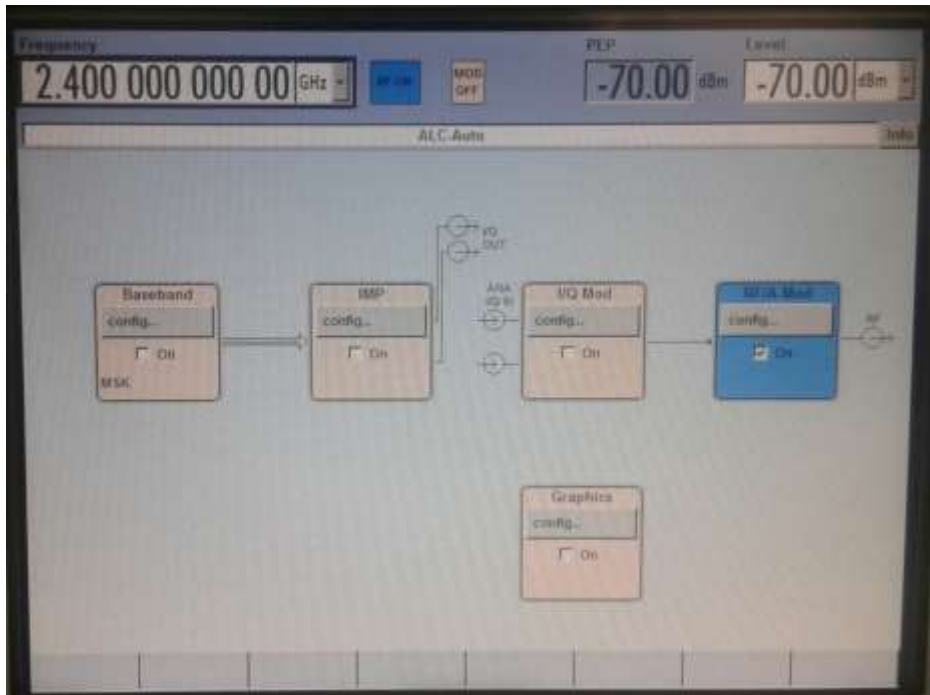
**Tabel 4.10 Hasil pengukuran daya output dan S21(gain)**

Frekuensi (GHz)	Input (dBm)	Output (dBm)	Loss kabel (dB)	Output tanpa loss kabel (dBm)	Gain (dB)
2,0	-70	-48,01	2	-46,01	23,99
2,05		-47,95	2	-45,95	24,05
2,1		-48,29	2	-46,29	23,71
2,15		-48,31	2	-46,31	23,69
2,2		-48,34	2	-46,34	23,66
2,25		-48,36	2	-46,36	23,64
2,3		-48,44	2	-46,44	23,56
2,35		-48,47	2	-46,47	23,53
2,4		-48,56	2	-46,56	23,44
2,45		-49,83	2	-47,83	22,17
2,5		-50,23	2	-48,23	21,77
2,55		-51,75	2	-49,75	20,25
2,6		-52,10	2	-50,10	19,90
2,75		-56,26	2	-54,26	15,74
3,0		-60,02	2	-58,02	11,98
3,25		-61,21	2	-59,21	10,79
3,5		-66,50	2	-64,50	5,50
3,75		-67,32	2	-65,32	4,68
4,0		-67,44	2	-65,44	4,56

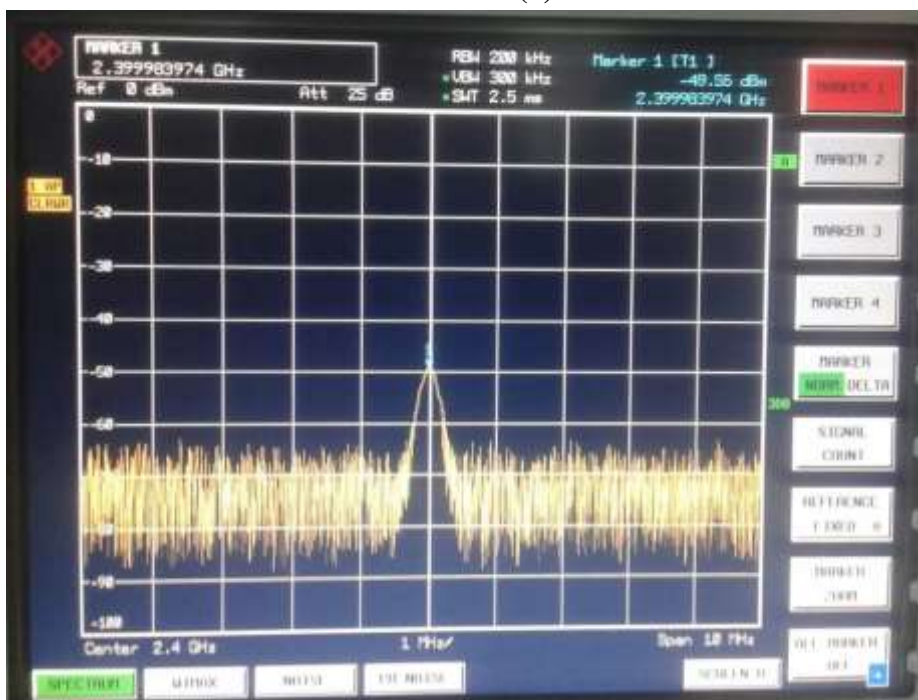
Hasil tersebut didapat dengan rumus sebagai berikut,

$$\text{Gain} = \text{daya output} - \text{daya input} + \text{loss cable rigid}$$

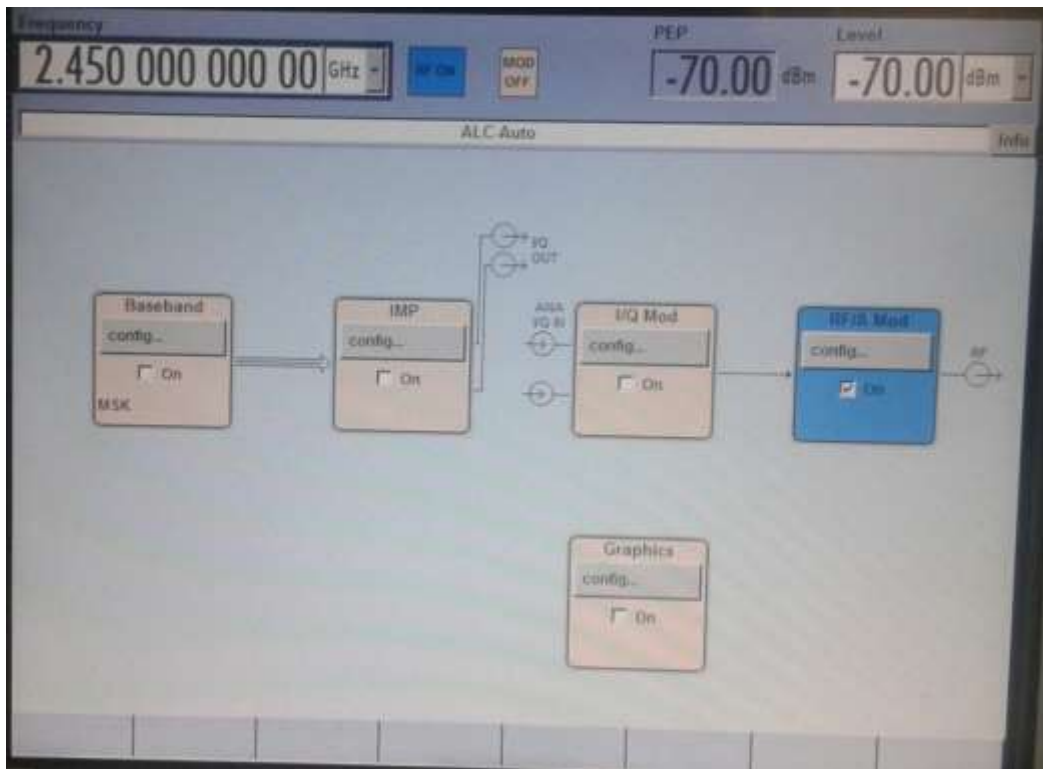
Gambar 4.35 pengukuran daya output dan  $S_{21}$  (*gain*) yang pada frekuensi 2,4 – 2,5 GHz.



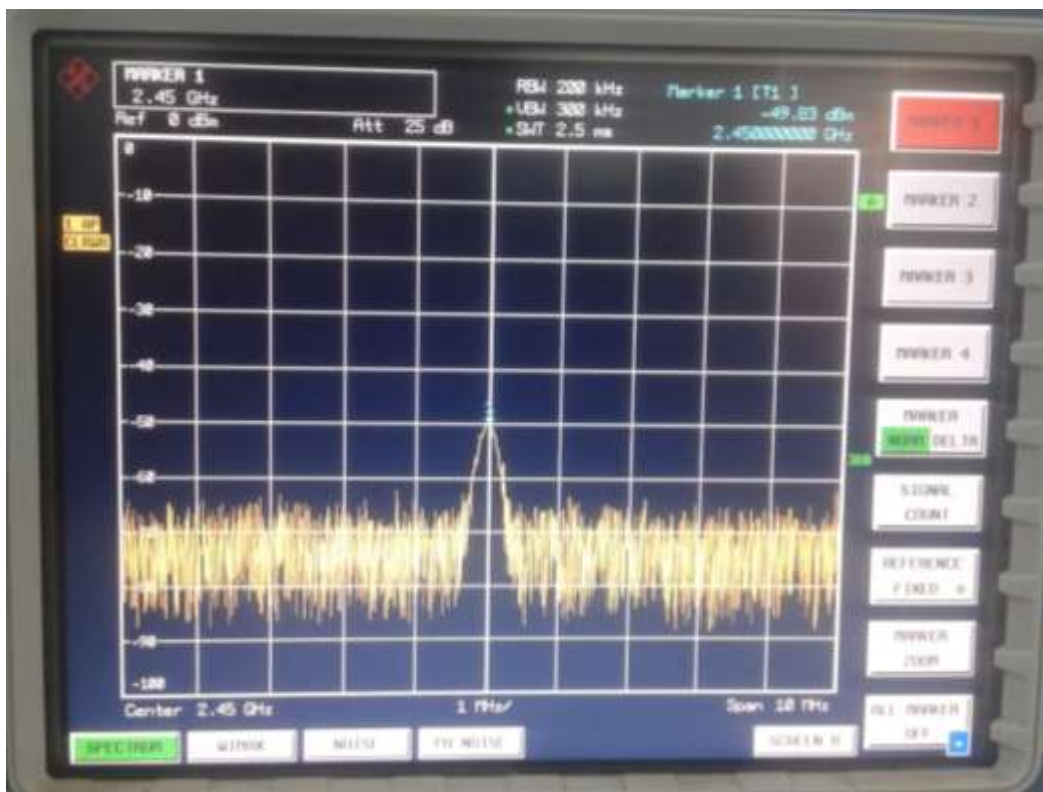
(a)



(b)



(c)



(d)



- (a). *Level Input* pada Frekuensi 2,4 GHz
- (b). Hasil Pengukuran Daya *Output* dan  $S_{21}$  (*Gain*) pada frekuensi 2,4 GHz
- (c). *Level Input* pada Frekuensi 2,45 GHz
- (d). Hasil Pengukuran Daya *Output* dan  $S_{21}$  (*Gain*) pada Frekuensi 2,45 GHz
- (e). *Level Input* pada Frekuensi 2,5 GHz
- (f). Hasil Pengukuran Daya *Output* dan  $S_{21}$ (*Gain*) pada Frekuensi 2,5 GHz

Berdasarkan gambar 4.35. (a) dan (b) Pada frekuensi 2,40 GHz dengan *level input* yang diberikan -70 dBm, didapatkan daya *output* sebesar -48,56 dBm. Hasil tersebut membuktikan bahwa telah terjadi penguatan sebesar 21,44 dB. Namun gain sebenarnya adalah 23,44 karena kabel rigrid yang digunakan memiliki *loss* 2 dB sehingga daya *output* seharusnya -46,56 dBm.

Berdasarkan gambar 4.35. (c) dan (d) Pada frekuensi 2,45 GHz dengan *level input* yang diberikan -70 dBm, didapatkan daya *output* sebesar -49,83 dBm. Hasil tersebut membuktikan bahwa telah terjadi penguatan sebesar 20,17 dB. Namun, *gain* sebenarnya adalah 22,17 dB karena kabel rigrid yang digunakan memiliki *loss* 2 dB sehingga *daya output* seharusnya -47,83 dBm.

Berdasarkan gambar 4.35. (e) dan (f) Pada frekuensi 2,45 GHz dengan *level input* yang diberikan -70 dBm, didapatkan daya *output* sebesar -50,23 dBm. Hasil tersebut membuktikan bahwa telah terjadi penguatan sebesar 19,17 dB. Namun *gain* sebenarnya adalah 21,77 dB karena kabel rigrid yang digunakan memiliki *loss* 2 dB sehingga *daya output* seharusnya -48,23 dBm.

#### 4.3.2.f. Pengukuran Noise Figure

Pengukuran Noise Figure dilakukan dengan menggunakan *Signal Generator* dan *Noise Source* yang dilakukan pada rentang frekuensi 2,3 GHz sampai 2,650 Ghz. Adapun hasil pengukuran dapat dilihat pada gambar 4.36,



Frequency List Results		
RF	NF	Noise Temp
2.300 GHz	4.557 dB	538.161 K
2.325 GHz	4.834 dB	592.608 K
2.350 GHz	9.989 dB	2602.610 K
2.375 GHz	6.756 dB	801.324 K
2.400 GHz	6.384 dB	971.347 K
2.425 GHz	3.018 dB	290.997 K
2.450 GHz	7.548 dB	1359.090 K
2.475 GHz	7.393 dB	1301.016 K
2.500 GHz	7.522 dB	1348.962 K
2.525 GHz	7.767 dB	1444.129 K
2.550 GHz	8.401 dB	1716.609 K
2.575 GHz	9.368 dB	2228.903 K
2.600 GHz	9.271 dB	2161.761 K
2.625 GHz	9.367 dB	2210.954 K
2.650 GHz	10.314 dB	2627.373 K

**Gambar 4.36 Hasil Pengukuran Noise Figure**

Berdasarkan gambar 4.36, Hasil pengukuran *Noise Figure* pada pada frekuensi 2,45 GHz sebesar 7,548 dB. Hasil Tersebut berbeda dari simulasi. Namun pada frekuensi 2,425 noise figure hanya berkisar 3,018 dB.

#### 4.4. Pembahasan

Berdasarkan hasil yang telah didapat, peneliti akan menganalisis perbandingan hasil dimensi desain LNA pada simulasi dengan hasil Fabrikasi, dan Perbandingan hasil simulasi parameter LNA pada ADS dengan hasil pengukuran LNA.

##### 4.4.1. Perbandingan Hasil Dimensi Desain dan Fabrikasi

Pada hasil dimensi LNA, terdapat perbedaan pada beberapa dimensi antenna yang digunakan. hasil tersebut dapat disebabkan keterbatasan dalam hal fabrikasi antenna, atau keterbatasan skala ukur yang digunakan oleh peneliti.

Dari LNA yang telah direalisasikan, ternyata saat pencetak tidak tepat dengan angka yang telah dirancang sebelumnya. Ada pergeseran sedikit pada dimensi LNA jika diukur dengan penggaris. Adapun perbandingan dan selisih panjang dan Lebar PCB LNA berdasarkan simulasi dan fabrikasi, dituliskan pada tabel 4.11.

**Tabel 4.11 Perbandingan panjang dalam Lebar PCB LNA**

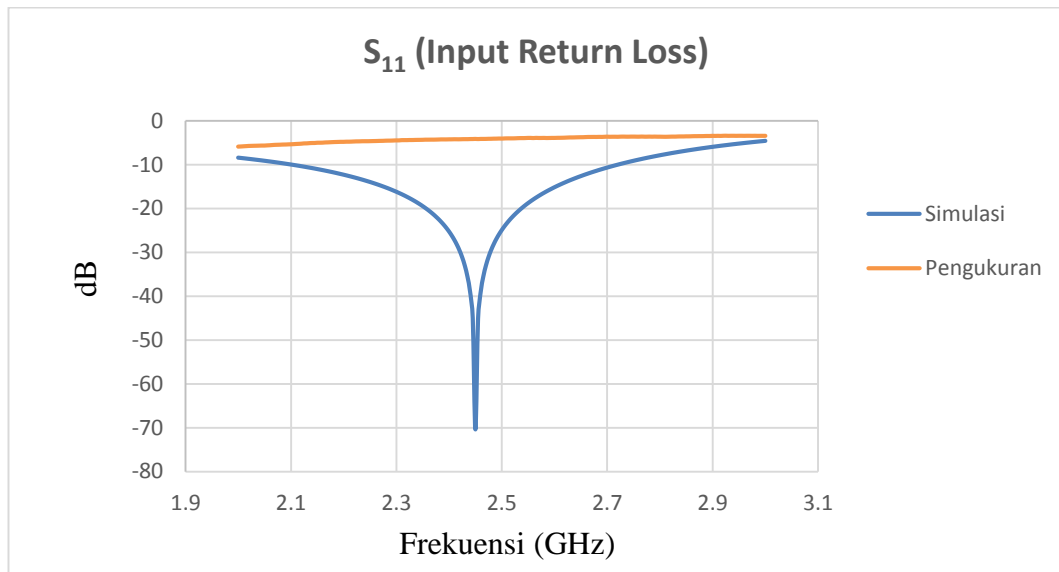
Parameter	Hasil Ukuran Desain		Error Rate (%)
	Simulasi (mm)	Pabrikasi (mm)	
Panjang PCB LNA	71,15	70,15	1,4%
Lebar PCB LNA	25,05	26	3,8%

#### 4.4.2. Perbandingan Hasil Simulasi dengan Hasil Pengukuran LNA

Dalam penelitian terdapat perbandingan antara hasil simulasi dan pengukuran . parameter yang dapat dibandingkan adalah frekuensi kerja,  $S_{11}$  (*input return loss*),  $VSWR$  *Input*,  $S_{22}$  (*output return loss*),  $VSWR$  *Output*, dan  $S_{21}$  (*Gain*). Perbandingan hasil simulasi dan pengukuran disajikan dalam bentuk grafik.

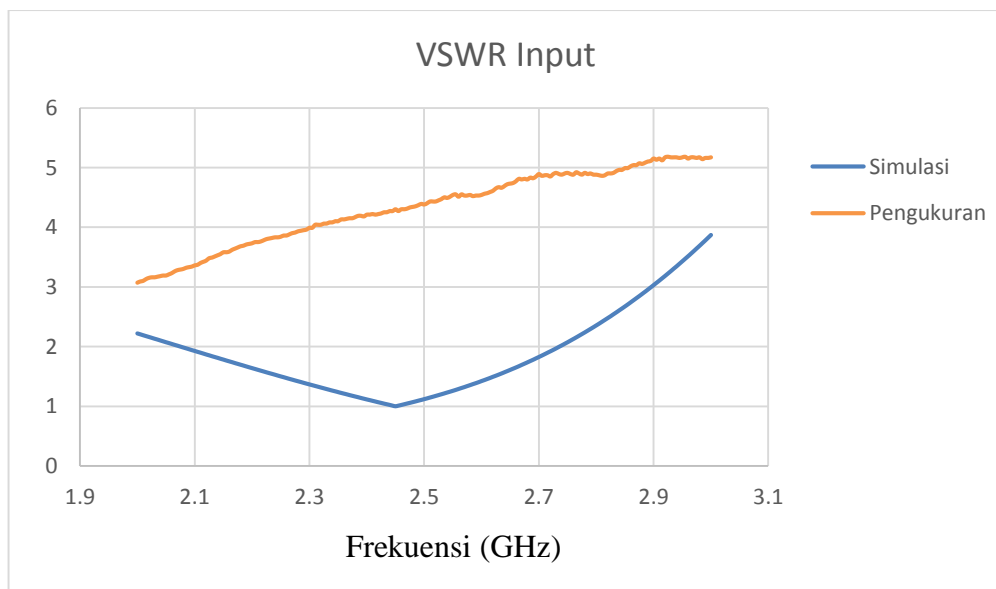
Gambar 4.37 berikut ini menunjukkan perbandingan hasil simulasi  $S_{11}$  (*input return loss*) dengan hasil pengukuran





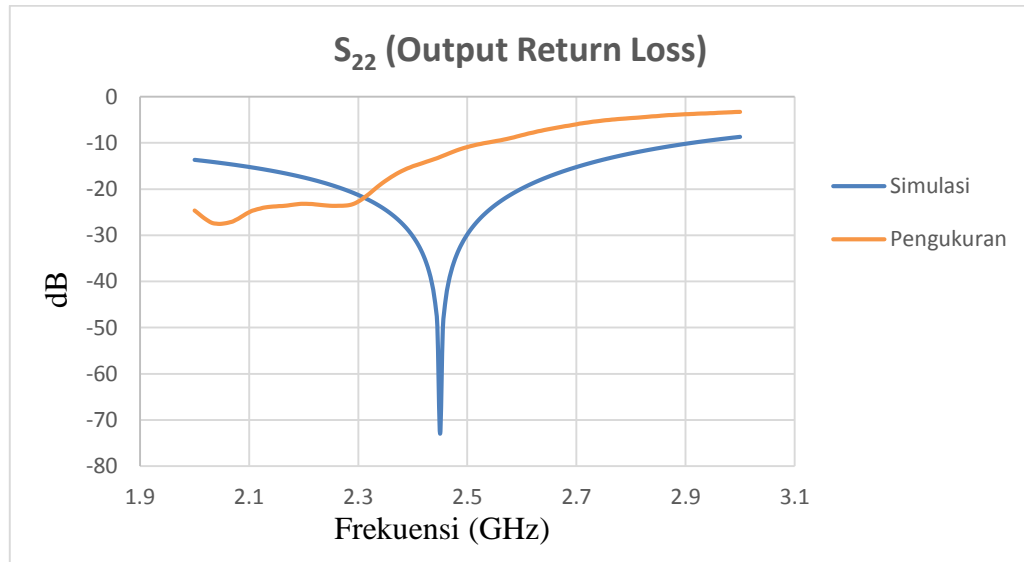
**Gambar 4.37 Grafik Perbandingan Simulasi dan Pengukuran terhadap S<sub>11</sub> (Input Return Loss)**

Perbandingan hasil simulasi dan pengukuran VSWR input ditunjukkan pada gambar 4.38



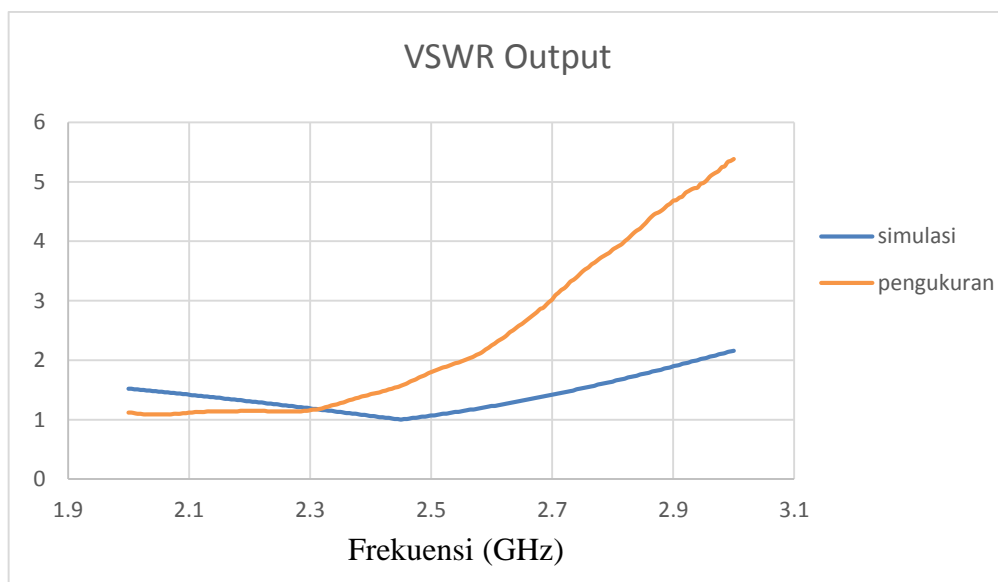
**Gambar 4.38 Grafik Perbandingan Simulasi dan Pengukuran terhadap VSWR Input**

Perbandingan hasil simulasi dan pengukuran  $S_{22}$  (*Output Return Loss*) ditunjukkan pada gambar 4.39



**Gambar 4.39** Grafik Perbandingan Simulasi dan Pengukuran terhadap  $S_{22}$  (*Output Return Loss*)

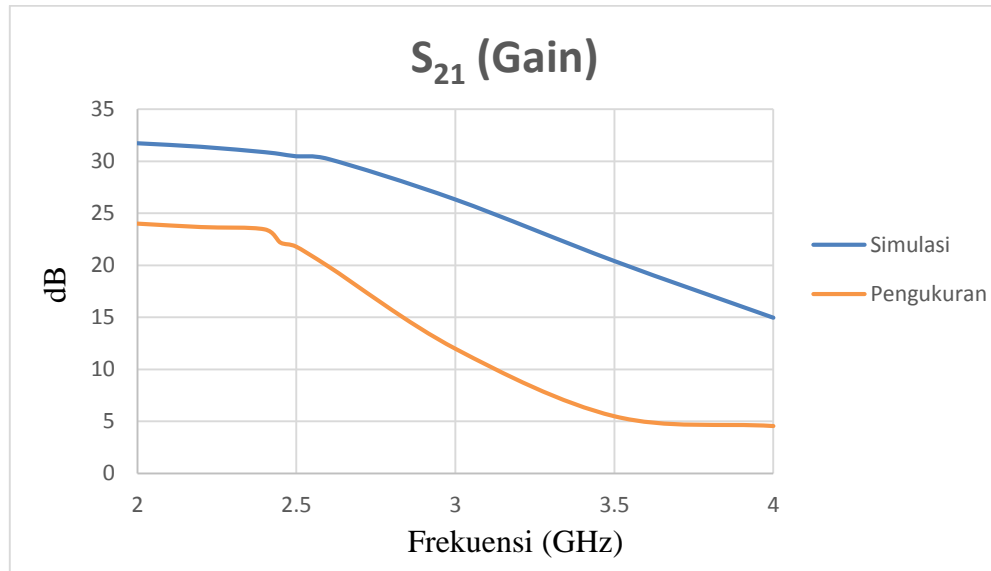
Perbandingan hasil simulasi dan pengukuran VSWR *Output* ditunjukkan pada gambar 4.40



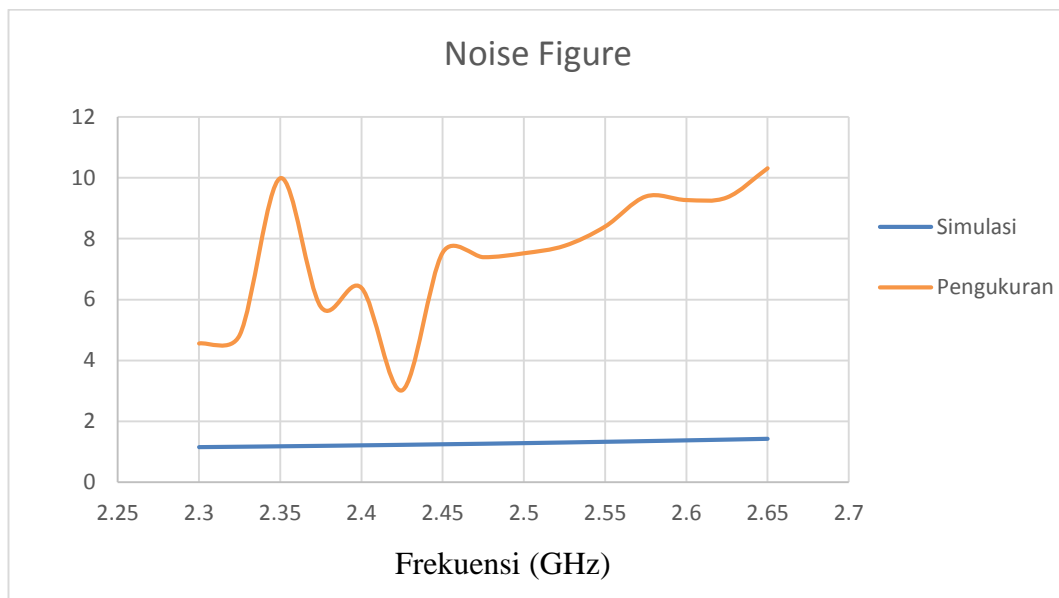
**Gambar 4.40** Grafik Perbandingan Simulasi dan Pengukuran terhadap VSWR *Output*

Perbandingan hasil simulasi dan pengukuran  $S_{22}$  (*Output Return Loss*)

ditunjukkan pada gambar 4.41



**Gambar 4.41** Grafik Perbandingan Simulasi dan Pengukuran terhadap  $S_{21}$  (*Gain*)



**Gambar 4.42** Grafik Perbandingan Simulasi dan Pengukuran terhadap Noise Figure

Perbedaan hasil simulasi *Low Noise Amplifier* (LNA) menggunakan ADS 2011 dengan hasil pengukuran menggunakan *Spectrum Analyzer, Vector Signal*

*Generator*, dan *Vector Network Analyzer* disebabkan oleh beberapa faktor diantaranya:

1. Perbedaan Nilai Komponen LNA

Nilai – nilai komponen pasif yang digunakan dalam rangkaian LNA yang telah difabrikasi memiliki nilai toleransi, sehingga komponen pasif tidak memiliki nilai seideal seperti pada simulasi. Perubahan nilai komponen tersebut akan berpengaruh pada perubahan frekuensi kerja, karena sedikit saja nilai komponen pasif berubah maka frekuensi resonansi pun akan berubah atau bergeser.

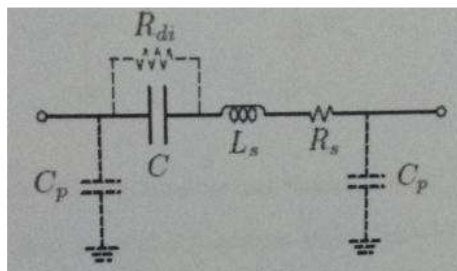
Seperti halnya komponen pasif, komponen aktif LNA (transistor) yang digunakan belum terjamin keasliannya, sehingga akan berbeda dengan parameter yang terdapat pada datasheet transistor.

2. Timbulnya komponen *parasitic*

walaupun efek ini telah diminimalisir dengan menggunakan saluran mikrostrip, namun efek tersebut tidak hilang sepenuhnya karena pada rangkaian LNA terdapat penggunaan L dan C blocking

- a. Ketika sinyal RF melalui kapasitor

Kapasitor yang disolder pada PCB kemudian dilewati sinyal RF akan mempunyai model sirkuit sebagai berikut seperti gambar 4.43 (Budhiardhianto,2011:66)

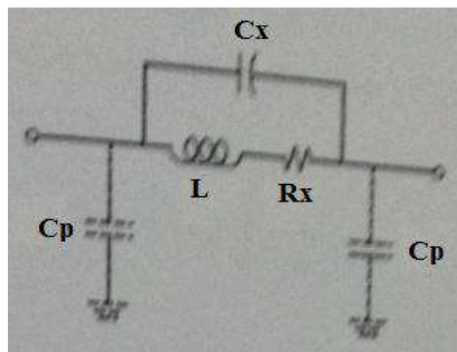


**Gambar 4.43 Model kapasitor pada PCB yang dilewati sinyal RF**

Model sirkuit tersebut muncul karena penggunaan kapasitor pada frekuensi tinggi. Munculnya *self resonance* tidak dapat dihindarkan pada kapasitor karena adanya sinyal RF yang mengalir melalui kapasitor sehingga menimbulkan Medan magnet adanya medan magnet tersebut menimbulkan induksi baru. Induktansi ini semakin diperburuk dengan adanya timah penyolderan pada kapasitor. Pada gambar 4.49 induktor *parasitic* diberi nama  $L_s$  yang tersusun secara seri dengan kapasitor. Konduktivitas yang terbatas dari lapisan konduktor dan timah menghasilkan *loss* seri yang dimodelkan dengan  $R_s$  (dapat juga dengan ESR atau *Effective Series Resistance*). Walaupun kapasitor mempunyai material dielektrik yang memisahkan lapisan konduktor atas dan bawah juga mempunyai *loss* dan resonansi, yang biasanya dimodelkan sebagai shunt resistance  $R_d$ . Kapsitor yang telah di solder ke PCB dan dilewati sinyal RF juga menimbulkan nilai kapasitansi parasitic  $C_p$  antara pensolderan pad dan ground

b. Ketika sinyal RF melalui Induktor

Induktor yang telah disolder pada PCB kemudian dilewati sinyal RF akan mempunyai model sirkuit seperti gambar 4.43 (Budhiardhianto,2011:67).



**Gambar 4.44 Model induktor pada PCB yang dilewati sinyal RF**

Pada induktor akan muncul nilai  $R_x$  sebagai resistansi lilitan, selain itu muncul kapasitansi  $C_x$  akibat perbedaan tegangan antar lilitan. Sama seperti halnya pada kapasitor, induktor yang telah disolder ke PCB dan dilewati sinyal RF akan muncul kapasitansi tambahan antara pad dan ground yang dimodelkan dengan  $C_p$

### 3. Penipisan jalur tembaga pada PCB

Pada saat proses fabrikasi LNA terjadi penipisan pada jalur PCB, karena pengikisan terlalu dalam sehingga jalur menjadi lebih tipis. Hal tersebut berpengaruh LNA menggunakan jalur mikrostrip sebagai impedansi matching. Hal tersebut dibuktikan pada simulasi ADS dengan mengganti menurunkan nilai *stripline* substrat yang digunakan

### 4. Noise internal sistem

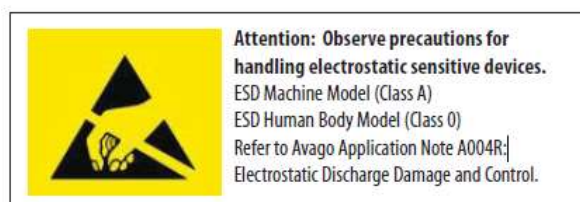
*noise* yang berasal dari internal disebabkan oleh pergerakan acak elektron komponen akibat energi panas (*white noise*) dan pergerakan acak elektron pada *junction semiconductor* atau transistor (*Shot Noise*) sehingga *noise* pada *output* sebuah sistem selalu lebih besar daripada *noise* pada *input*. Hal tersebut dibuktikan dari *noise temperature* yang didapatkan pada pengukuran mencapai 1359,090 K yang menyebabkan *noise figure* meningkat

#### 5. Penyolderan komponen SMD secara manual

Penyolderan komponen SMD membutuhkan tingkat keahlian yang tinggi karena dimensi SMD yang hanya berukuran mm. Hasil solderan manual yang tidak optimal sangat mempengaruhi respon frekuensi saat pengukuran LNA. Karena pada industri besar, komponen – komponen SMD disolder menggunakan mesin otomatis yang mempunyai tingkat presisi yang tinggi

#### 6. Komponen aktif yang bersifat ESD (*Electro Static Discharge*)

Transistor yang digunakan ini sangatlah sensitive terhadap arus statik, kemungkinan kinerja transistor tersebut melemah setelah terjadinya kontak langsung atau bersentuhan dengan benda lain yang ada di sekitarnya sehingga terjadinya pemindahan arus (*charge transfer*) ke transistor tersebut. Gambar 4.45 adalah peringatan ESD yang tertera pada datasheet transistor,



**Gambar 4.45 Peringatan ESD pada *Datasheet* Transistor**

#### 7. Terdapat *Loss* pada kabel koaksial

Pada saluran transmisi pasti mempunyai loss beberapa dB, tingkat *loss* naik seiring bertambahnya ukuran saluran transmisi. Pada pengukuran LNA, digunakan kabel *coaxial* yang cukup besar untuk menghubungkan port VNA ke LNA.

Berikut ini adalah tabel hasil perbandingan antara simulasi menggunakan perangkat lunak *Advance Design system* dengan hasil pengukuran LNA,

**Tabel 4.12 Hasil Perbandingan Antara Simulasi dengan Pengukuran  
LNA**

Parameter	Spesifikasi Awal	Hasil Simulasi	Pengukuran	Keterangan	Pengukuran Terbaik
Frekuensi Tengah	2,45 GHz	2,45 GHz	2,45 GHz	-	-
$S_{11}$ ( <i>Input Return Loss</i> )	< -10 dB	-70,358 dB	- 4,117 dB	Terjadi pergeseran respon frekuensi	-5,700 dB pada frekuensi 2,0 GHz
$S_{22}$ ( <i>Output Return Loss</i> )	< -10 dB	-72,982 dB	- 13,049 dB	Sesuai dengan spesifikasi awal	-27,570 dB pada frekuensi 2,045 GHz
VSWR Input	< 2	1,001	4,297	Terjadi pergeseran respon frekuensi	3,07 pada Frekuensi 2,0 GHz
VSWR Output	< 2	1,0004	1,572	Sesuai dengan spesifikasi awal	1,09 pada frekuensi 2,045
$S_{21}$ ( <i>Gain</i> )	> 16 dB	30,693 dB	22,17	Sesuai dengan spesifikasi awal	24,05 dB pada frekuensi 2,05 GHz
Noise Figure	< 1.5 dB	1,248	7,548 dB	Terjadi pergeseran respon frekuensi	3,018 dB frekuensi 2,425 GHz



## BAB V

### KESIMPULAN DAN SARAN

#### 5.1. Kesimpulan

Pada skripsi ini, telah didesain sebuah *Low Noise Amplifier* (LNA) 2 tingkat pada frekuensi 2,45 GHz menggunakan metode penyesuaian impedansi saluran mikrostrip dengan perangkat lunak *Advance Design System* (ADS) 2011, dibuat dengan menggunakan jasa pihak ketiga oleh Spectra di daerah Bandung, dan penyolderan komponen LNA oleh pihak LIPI, dan pengukuran menggunakan *Spectrum Analyzer*, *Signal Generator*, *Noise Source* dan *Vector Network Analyzer* yang dilakukan di Laboratorium P2ET LIPI Bandung, sehingga dapat disimpulkan bahwa:

1. Hasil perancangan LNA pada frekuensi 2,45 GHz dengan Jangkauan 2,4 – 2,5 GHz berdasarkan simulasi telah memenuhi spesifikasi yang diharapkan yaitu dengan nilai  $S_{11}$  (*input return loss*) sebesar -70,358 dB,  $S_{22}$  (*output return loss*) sebesar 72,982 dB, *VSWR input* sebesar 1,001, *VSWR output* sebesar 1,0004,  $S_{21}$  (*gain*) sebesar 30,693 dB, Noise Figure sebesar 1,248 dB kestabilan transistor sebesar 5,280, impedansi *input*  $50,010 + j0,029$  dan impedansi *output*  $49,991 + j0,021$ .

2. Hasil pengukuran menggunakan *Vector Network Analyzer* menunjukkan perbedaan dengan hasil simulasi. Pada pengukuran di frekuensi 2,45 didapatkan  $S_{11}$  (*input Return Loss*) sebesar  $-4,117$  dB,  $S_{22}$  (*output return loss*) sebesar  $-13,049$  dB, *VSWR input*  $4,297$  dB, dan *VSWR output*  $1,572$ .
3. Hasil pengukuran parameter  $S_{21}$  (*Gain*) menggunakan *Spectrum Analyzer* dan *Vector Signal Generator*, *gain* pada frekuensi tengah 2,45 GHz sesuai dengan spesifikasi awal yang diharapkan yaitu sebesar  $22,17$ dB, Namun, terjadi penurunan  $8,523$  dB dari hasil simulasi
4. Hasil pengukuran *Noise Figure* (NF) menggunakan *Spectrum Analyzer* dan *Noise Source* menunjukkan perbedaan dengan simulasi. Pada pengukuran di Frekuensi 2,45 GHz didapatkan *Noise Figure* sebesar  $7,548$  dB. hasil meningkat hingga  $6,300$  dB dari simulasi
5. Hasil pengukuran terbaik LNA yang didapatkan,  $S_{11}$  (*input Return Loss*) sebesar  $-5,700$  dB pada frekuensi 2,0 GHz ,  $S_{22}$  (*output return loss*) sebesar  $-27,570$  dB pada frekuensi 2,045 GHz, *VSWR input* sebesar  $3,07$  pada frekuensi 2,045 GHz , *VSWR output* sebesar  $1,09$  pada frekuensi 2,045 GHz,  $S_{21}$  (*gain*)  $24,05$  pada frekuensi 2,05 GHz dan *Noise Figure*  $3,018$  dB pada frekuensi 2,425 GHz
6. Dalam pengukuran menggunakan *Spectrum Analyzer*, *Signal Generator*, dan *Vector Network Analyzer*, terdapat perbedaan antara hasil simulasi dan pengukuran. Hal ini disebabkan, nilai komponen pasif yang memiliki nilai toleransi (tidak se-ideal pada simulasi), nilai komponen aktif yang tidak seideal *datasheet* dan bersifat ESD (*Electro Static Discharge*), pengikisan jalur

mikrostrip yang terlalu dalam saat fabrikasi, pengaruh noise internal yang tinggi dan terdapat *loss* pada sambungan kabel antara *Spectrum Analyzer*, Rangkaian LNA, dan *Vector Signal Generator*, serta sambungan kabel pada port VNA ke rangkaian LNA.

## 5.2. Saran

Dalam rancang bangun *Low Noise Amplifier* (LNA) terjadi penyimpangan karakteristik dari perancangan yang diinginkan sehingga untuk mendapatkan performansi LNA yang lebih baik, maka ada beberapa saran antara lain:

1. Pada Perancangan Buatlah Faktor Kestabilan bernilai satu, kestabilan yang terlalu tinggi akan membuat amplifier berisolasi.
2. Pada rangkaian LNA minimalisir penggunaan resistor, karena resistor merupakan komponen yang dapat menghasilkan noise.
3. Pada simulasi perancangan LNA saat simulasi capailah gain yang dapat dihasilkan transistor sesuai data Sheet
4. Gunakan PCB jenis Roger, Taconic dan lainnya, jika menggunakan metode penyesuaian impedansi saluran mikrostrip

## DAFTAR PUSTAKA

- Avago Technologies, *Datasheet ATF-55143.*, akses online 05 April 2016, URL: <http://www.avagotech.com/products/wireless/transistors/fet/atf-55143>.
- Bahan Ajar Materi Penyesuaian Impedansi. Politeknik Negeri Bandung.
- Balanis, C. A., 2005, *Antenna Theory Analysis and Design*, 2nd Ed., USA: John Wiley & Sons. Inc.
- Bowick, Chris., 2008, *RF Circuit Design*, USA : Elsevier. Inc.
- Boylestad, Robert., and Nashelsky, Louis., 2013, *Electronic Devices and Circuit Theory*, 11th Ed., Pearson Education, Inc.
- Budiardhianto, Budiman., 2011, *Skripsi: Rancang Bangun High Gain Fully Concurrent Quadband Low Noise Amplifier Dengan Inductive-Resistive Degeneration*, Jurusan Teknik Elektro Fakultas Teknik, Universitas Indonesia, Depok.
- De-teknologi, *Antara Wi-Fi, WLAN dan LAN*, Akses Online 20 desember 2016, URL: <https://de-teknologi.com/2015/11/antara-wi-fi-wlan-dan-lan/>
- Fakultas Teknik (2015). *Buku Panduan Penyusunan Skripsi dan Non Skripsi*, Jakarta, UNJ
- Firmansyah, Teguh., 2012, *Tesis: Rancang Bangun Concurrent Multiband LNA Dengan Menggunakan Multisection Impedance Transformer*, Jurusan Teknik Elektro Fakultas Teknik, Universitas Indonesia, Depok.
- Hariwibowo, Sulistyono., 2008, *Skripsi: Perancangan LNA Untuk Mobile WiMax 802.16e Pada Pita Frekuensi 2.3 GHz*, Jurusan Teknik Elektro Fakultas Teknik, Universitas Indonesia, Depok.
- Infineon, Data Sheet, *High Gain Low Noise Amplifier Using BFP840 For 2.4 – 2,5 GHz WLAN Application*, Akses Online 29 April 2016, URL: <http://www.infineon.com/dgdl/AN320.pdf?fileId=db3a30433f2e70c5013f518473710764>
- Kurniawan, Uke Usman., dkk., 2012, *Fundamental Teknologi Seluler LTE*, Bandung: Rekayasa Sains. 113
- Ludwig, Reinhold., and Bretchko, Pavel., 2000, *RF Circuit Design (Theory and Applications)*, USA: Prentice-Hall, Inc.

- Malvino., terj. Hanapi Gunawan., 1979, *Prinsip-Prinsip Elektronik*, 2nd Ed., Jakarta: Erlangga.
- Pozar, David M., 2012, *Microwave Engineering*, 4th Ed., John Wiley & Sons, Inc.
- Prasetia, Gigih Lukma. 2016, Skripsi: *Rancang Bangun Low Noise Amplifier Pada Frekuensi 1,805 – 1,880 GHz Menggunakan Metode Cascade 3 Tingkat Dengan Pembiasan Self Bias*, Program Studi Pendidikan Teknik Elektronika, Fakultas Teknik, Universitas Negeri Jakarta, Jakarta.
- Prayadinata, Doby., 2012, *Tesis: Rancang Bangun Concurrent Quadband LNA Dengan LC-Resonator Untuk Aplikasi Mobile Broadband Wireless Access*, Jurusan Teknik Elektro Fakultas Teknik, Universitas Indonesia, Depok.
- Raharjo, Dwi Muji., 2011, *Tesis: Rancang Bangun Simultan Dual Band LNA Dengan LC-Resonator Matching Untuk CPE m-BWA Pada Frekuensi 2,3 dan 2,6 GHz*, Jurusan Teknik Elektro Fakultas Teknik, Universitas Indonesia, Depok.
- Ramana., Et all., 2007, *Master's Thesis: Low Noise Amplifier For Radio Telescope at 1.42 GHz*, Halmstad University.
- RF Bay, Inc LNA Series - 1822, akses online 26 April 2016, URL: [http://rfbayinc.com/products\\_pdf/product\\_96.pdf](http://rfbayinc.com/products_pdf/product_96.pdf)
- Rogers, John., and Plett, Calvin., 2003, *Radio Frequency Integrated Circuit Design*, Boston: Artechhouse.
- Sayre, Cotter W., 2008, *Complete Wireless Design*, 2nd Ed., Amerika: McGraw-Hill.
- Sugiyono, 2009. *Metode Penelitian kuantitatif, kualitatif dan R&D*, Bandung: Penerbit Alfabeta.
- Sulistyaningrum, Puspita., 2012, *Skripsi: Perancangan Concurrent Multiband Low Noise Amplifier Menggunakan CMOS 0.18 $\mu$ m*, Jurusan Teknik Elektro Fakultas Teknik, Universitas Indonesia, Depok.
- Syihabuddin, Ahmad.2013, Skripsi: *Rancang Bangun Hirh Gain Concurrent QuadBand Low Noise Amplifier pada Frekuensi 0,900 GHz, 1,800 GHz, 2,300*

*GHz, dan 2,600 GHz*, Progran Studi Teknik Elektro, Fakultas Teknik, Universitas Indonesia, Depok.

Taryana, Y., Munir, A., & Sulaeman, Y., 2014. Two Stage Low Noise Amplifier 3 GHz Using Non Simultaneous conjugate Match Tehnique, ICRAMET, 125-130

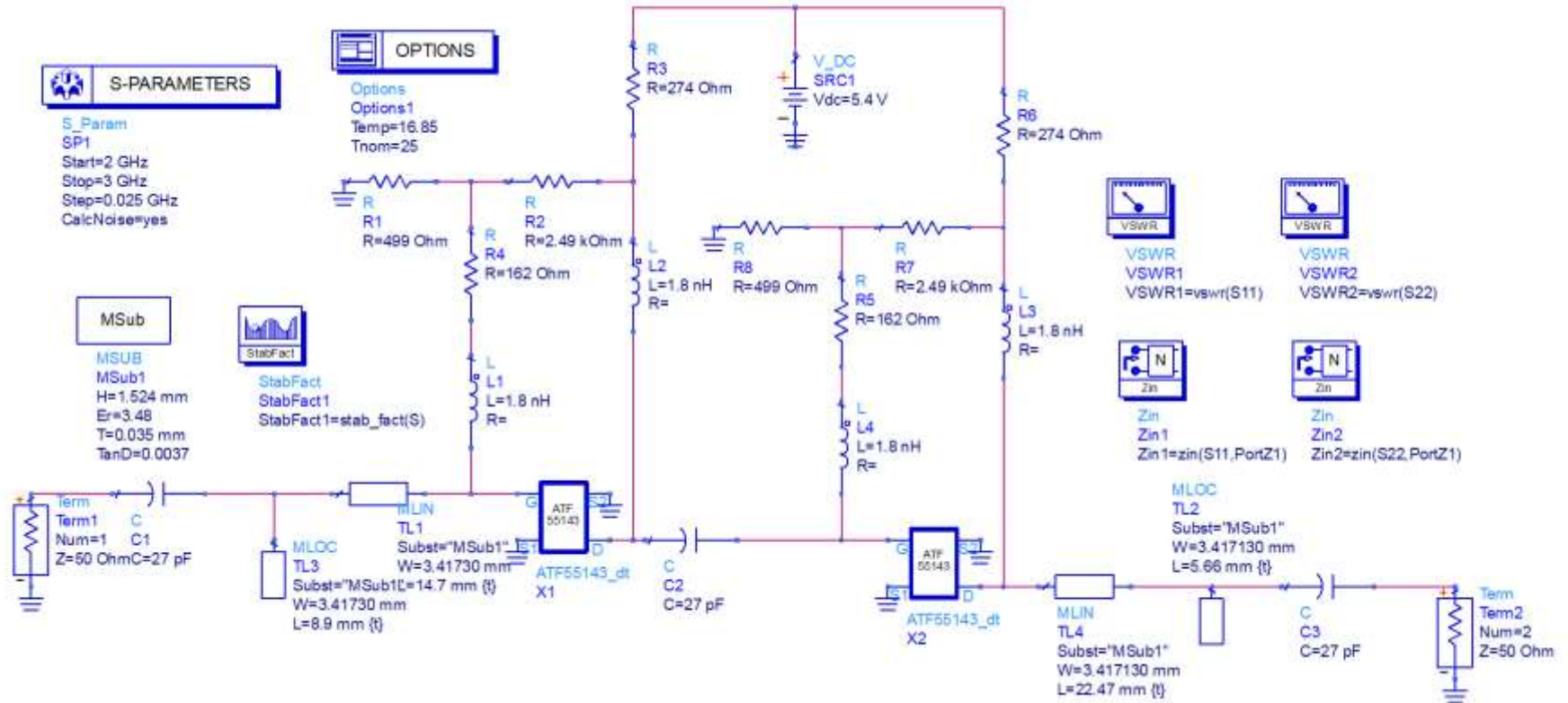
Tim Penyusun KBBI, 2012, *Kamus Besar Bahasa Indonesia*, Jakarta: Departemen Pendidikan Nasional.

Wijaksono, Adhimas Rizki. 2014, Tugas Akhir: Desain Dan Realisasi *Low Noise Amplifier (LNA)* Pada Pita Frekuensi 3 GHz Untuk Aplikasi Sistem Radar, Program Diploma IV Teknik Telekomunikasi Wireless, Jurusan Teknik Elektro, Politeknik Negeri Bandung, Bandung.

Zhiqiang, et all., 2011, *The Design Of Dual Band CMOS Low Noise Amplifier For Wireless Applications*, IEEE.

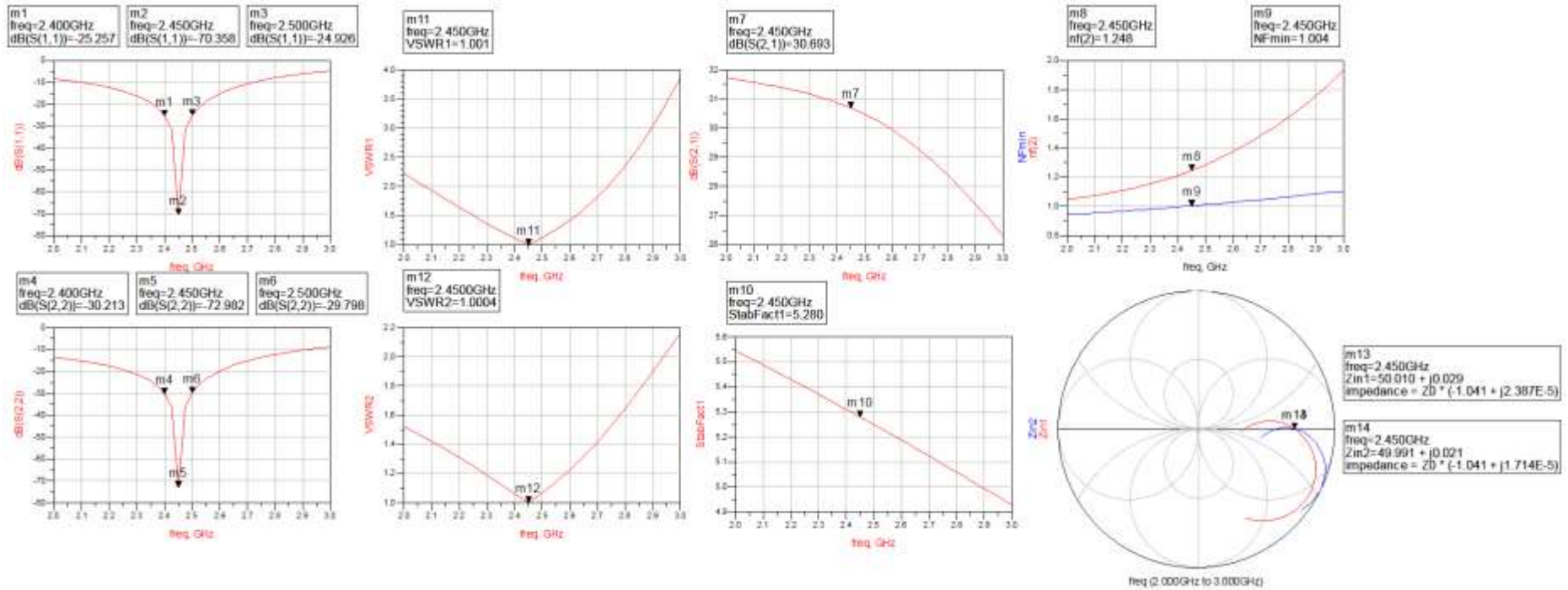
# LAMPIRAN

Lampiran 1: Rangkaian Low Noise Amplifier 2 Tingkat Pada Frekuensi 2,45 GHz Menggunakan Metode Penyesuai Impedansi Saluran Mikrostrip





Lampiran 2: Hasil Simulasi Rangkaian Low Noise Amplifier 2 Tingkat Pada Frekuensi 2,45 GHz Menggunakan Metode Penyesuai Impedansi Saluran Mikrostrip





## 1 Introduction

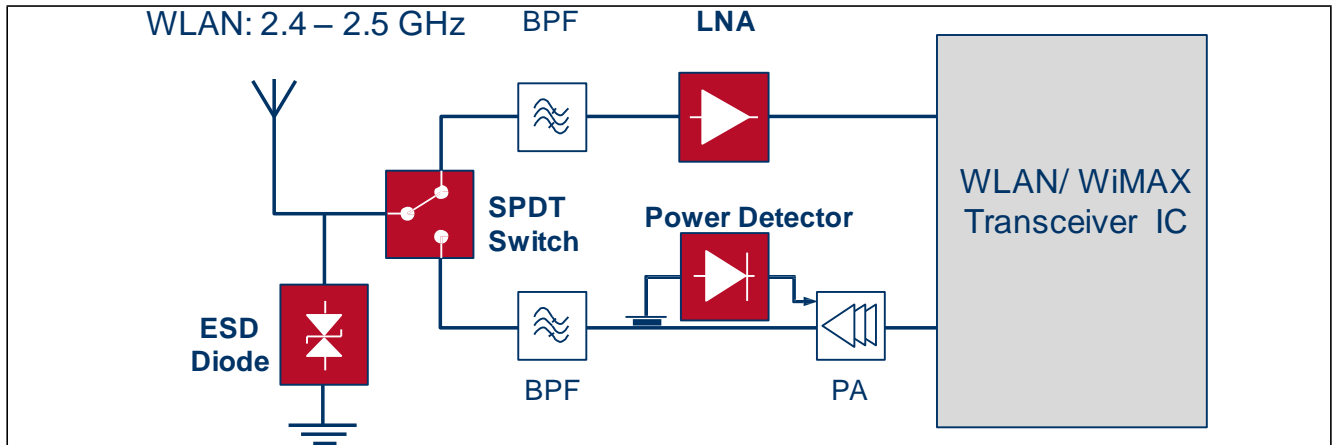
### 1.1 Wi-Fi®

Wireless-Fidelity (Wi-Fi) is a registered trademark made of the Wi-Fi Alliance created to certify devices for wireless LAN (WLAN) applications based on the IEEE 802.11 standard. The Wi-Fi function is one of the most important connectivity functions in notebooks, smart phones and tablet PCs. The WLAN standard has evolved over the years from its legacy systems known as 802.11-1997, through 802.11a, b, g, and n, to the newest 802.11ac. Today the trend is rapidly changing where Wi-Fi is not only used for high data rate access to internet but also for content consumption such as streaming music and High Definition video on TVs, smart phones, tablets, game consoles etc.

With the requirements on wireless data quality becoming more stringent than ever, the new Wireless LAN standards are being developed by using higher order modulation schemes such as 256 Quadrature Amplitude Modulation (256-QAM), wider channels (40MHz) and multiple data streams up to 8 (MIMO-Multiple input multiple output).

Wi-Fi according to IEEE802.11b/g/n at 2.4 GHz widely implemented over years suffers from interference from other devices such as cordless phones, microwave ovens, Bluetooth devices etc. in the 2.4 GHz space. Different applications like home entertainment with wireless high-quality multimedia signal transmission, home networking notebooks, mass data storages and printers implement 2.4 – 2.5 GHz Wi-Fi® into their system to offer high-speed wireless connectivity. 802.11a operating at 5 GHz has less interference and can transmit data at greater speeds (54Mbps) but at the cost of reduced range. 802.11n provides enhanced performance and range over prior 802.11 technologies by operating in both the 2.4 GHz and 5 GHz. It adds two significant technologies: MIMO (Multiple input-Multiple output) and 40 MHz channels. With this, data rates upto 600Mbps (for 4 streams) can be achieved in the 5 GHz band. To cater to these high throughput requirements, major performance criteria have to be fulfilled: sensitivity, strong signal capability and interference immunity.

Below a general application diagram of a 2.4-2.5 GHz WLAN system is shown.



**Figure 1** 2.4 – 2.5 GHz Wi-Fi® Wireless LAN (WLAN, IEEE802.11b/g/n) and WiMAX (IEEE802.16e) Front-End

A Wi-Fi router has to receive relatively weak signals from Wi-Fi enabled devices such as mobile phones. Therefore, it should have high sensitivity to detect a weak signal in the presence of strong interfering signals. A low noise amplifier (LNA) as a first block of the receiver front end is mandatory to improve the sensitivity of the receiver and overcome the the insertion loss of the SPDT switch and the Bandpass Filter (BPF) or diplexer. As an example, an increase in the sensitivity by 5 dB corresponds to doubling the link distance. The typical allowed receiver chain Noise Figure (NF) of approx. 2 dB can only be achieved by using a high-gain low noise amplifier.

WLAN systems are subject to co-channel interference and also interference from strong co-existing cellular signals. High linearity characteristics such as IIP3 and Input 1dB compression point are required to improve an application's ability to distinguish between desired signals and spurious signals received close together. This avoids saturation, degradation of the gain and increased noise figure.

This application note is focusing on the LNA block, but Infineon does also support with [RF-switches](#), [TVS-diodes](#) for ESD protection and [RF Schottky diodes](#) for power detection.

# ATF-55143

## Low Noise Enhancement Mode Pseudomorphic HEMT in a Surface Mount Plastic Package



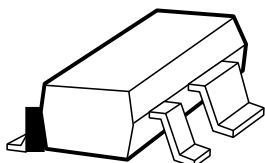
### Data Sheet

#### Description

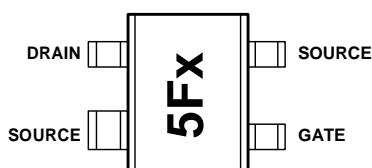
Avago Technologies' ATF-55143 is a high dynamic range, very low noise, single supply E-PHEMT housed in a 4-lead SC-70 (SOT-343) surface mount plastic package.

The combination of high gain, high linearity and low noise makes the ATF-55143 ideal for cellular/PCS handsets, wireless data systems (WLL/RLL, WLAN and MMDS) and other systems in the 450 MHz to 6 GHz frequency range.

#### Surface Mount Package SOT-343



#### Pin Connections and Package Marking



Note:

Top View. Package marking provides orientation and identification

"5F" = Device Code

"x" = Date code character identifies month of manufacture.

#### Features

- High linearity performance
- Single Supply Enhancement Mode Technology<sup>(1)</sup>
- Very low noise figure
- Excellent uniformity in product specifications
- 400 micron gate width
- Low cost surface mount small plastic package SOT-343 (4 lead SC-70)
- Tape-and-Reel packaging option available
- Lead Free Option Available

#### Specifications

- 2 GHz; 2.7V, 10 mA (Typ.)
- 24.2 dBm output 3<sup>rd</sup> order intercept
- 14.4 dBm output power at 1 dB gain compression
- 0.6 dB noise figure
- 17.7 dB associated gain
- Lead-free option available

#### Applications

- Low noise amplifier for cellular/PCS handsets
- LNA for WLAN, WLL/RLL and MMDS applications
- General purpose discrete E-PHEMT for other ultra low noise applications

Note:

1. Enhancement mode technology requires positive Vgs, thereby eliminating the need for the negative gate voltage associated with conventional depletion mode devices.



Attention: Observe precautions for handling electrostatic sensitive devices.  
ESD Machine Model (Class A)  
ESD Human Body Model (Class 0)  
Refer to Avago Application Note A004R:  
Electrostatic Discharge Damage and Control.

ATF-55143 Absolute Maximum Ratings<sup>[1]</sup>

Symbol	Parameter	Units	Absolute Maximum
$V_{DS}$	Drain-Source Voltage <sup>[2]</sup>	V	5
$V_{GS}$	Gate-Source Voltage <sup>[2]</sup>	V	-5 to 1
$V_{GD}$	Gate-Drain Voltage <sup>[2]</sup>	V	-5 to 1
$I_{DS}$	Drain Current <sup>[2]</sup>	mA	100
$I_{GS}$	Gate Current <sup>[5]</sup>	mA	1
$P_{diss}$	Total Power Dissipation <sup>[3]</sup>	mW	270
$P_{in\ max.}$	RF Input Power <sup>[5]</sup> ( $V_{ds}=2.7V, I_{ds}=10mA$ )	dBm	10
	( $V_{ds}=0V, I_{ds}=0mA$ )	dBm	10
$T_{CH}$	Channel Temperature	°C	150
$T_{STG}$	Storage Temperature	°C	-65 to 150
$\theta_{jc}$	Thermal Resistance <sup>[4]</sup>	°C/W	235
	ESD (Human Body Model)	V	200
	ESD (Machine Model)	V	25

## Notes:

1. Operation of this device above any one of these parameters may cause permanent damage.
2. Assumes DC quiescent conditions.
3. Source lead temperature is 25°C. Derate 4.3 mW/°C for  $T_L > 87^\circ\text{C}$ .
4. Thermal resistance measured using 150°C Liquid Crystal Measurement method.
5. Device can safely handle +10 dBm RF Input Power as long as  $I_{GS}$  is limited to 1 mA.  $I_{GS}$  at  $P_{1dB}$  drive level is bias circuit dependent. See applications section for additional information.

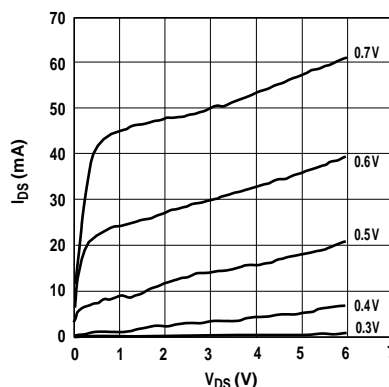


Figure 1. Typical I-V Curves.  
( $V_{GS} = 0.1\text{ V}$  per step)

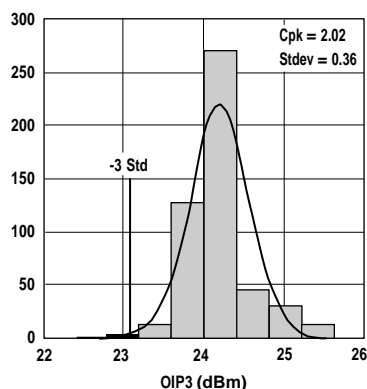
Product Consistency Distribution Charts<sup>[6, 7]</sup>

Figure 2. OIP3 @ 2.7 V, 10 mA.  
LSL = 22.0, Nominal = 24.2

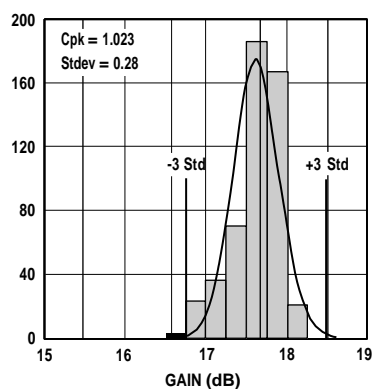


Figure 3. Gain @ 2.7 V, 10 mA.  
USL = 18.5, LSL = 15.5, Nominal = 17.7

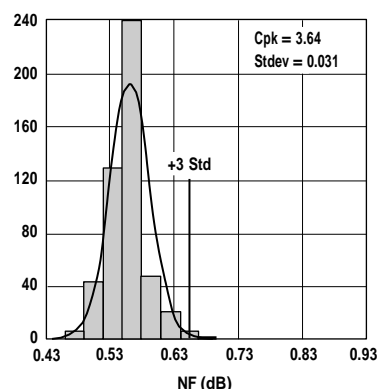


Figure 4. NF @ 2.7 V, 10 mA.  
USL = 0.9, Nominal = 0.6

## Notes:

6. Distribution data sample size is 500 samples taken from 6 different wafers. Future wafers allocated to this product may have nominal values anywhere between the upper and lower limits.
7. Measurements made on production test board. This circuit represents a trade-off between an optimal noise match and a realizable match based on production test equipment. Circuit losses have been de-embedded from actual measurements.

## ATF-55143 Electrical Specifications

$T_A = 25^\circ\text{C}$ , RF parameters measured in a test circuit for a typical device

Symbol	Parameter and Test Condition		Units	Min.	Typ. <sup>[2]</sup>	Max.	
Vgs	Operational Gate Voltage		Vds = 2.7V, Ids = 10 mA	V	0.3	0.47	0.65
Vth	Threshold Voltage		Vds = 2.7V, Ids = 2 mA	V	0.18	0.37	0.53
Idss	Saturated Drain Current		Vds = 2.7V, Vgs = 0V	$\mu\text{A}$	—	0.1	3
Gm	Transconductance		Vds = 2.7V, gm = $\Delta\text{Idss}/\Delta\text{Vgs}$ ; $\Delta\text{Vgs} = 0.75 - 0.7 = 0.05\text{V}$	mmho	110	220	285
Igss	Gate Leakage Current		Vgd = Vgs = -2.7V	$\mu\text{A}$	—	—	95
NF	Noise Figure <sup>[1]</sup>	f = 2 GHz	Vds = 2.7V, Ids = 10 mA	dB	—	0.6	0.9
		f = 900 MHz	Vds = 2.7V, Ids = 10 mA	dB	—	0.3	—
Ga	Associated Gain <sup>[1]</sup>	f = 2 GHz	Vds = 2.7V, Ids = 10 mA	dB	15.5	17.7	18.5
		f = 900 MHz	Vds = 2.7V, Ids = 10 mA	dB	—	21.6	—
OIP3	Output 3 <sup>rd</sup> Order Intercept Point <sup>[1]</sup>	f = 2 GHz	Vds = 2.7V, Ids = 10 mA	dBm	22.0	24.2	—
		f = 900 MHz	Vds = 2.7V, Ids = 10 mA	dBm	—	22.3	—
P1dB	1dB Compressed Output Power <sup>[1]</sup>	f = 2 GHz	Vds = 2.7V, Ids = 10 mA	dBm	—	14.4	—
		f = 900 MHz	Vds = 2.7V, Ids = 10 mA	dBm	—	14.2	—

Notes:

1. Measurements obtained using production test board described in Figure 5.
2. Typical values determined from a sample size of 500 parts from 6 wafers.

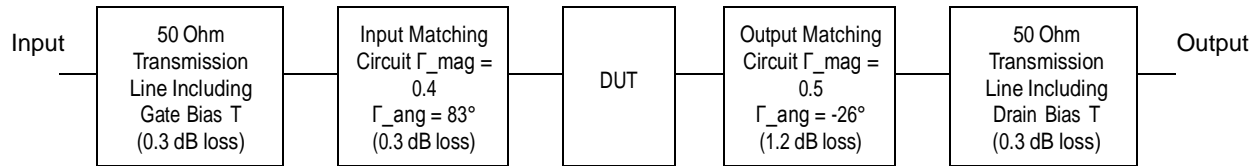


Figure 5. Block diagram of 2 GHz production test board used for Noise Figure, Associated Gain, P1dB, OIP3, and IIP3 measurements. This circuit represents a trade-off between an optimal noise match, maximum OIP3 match and associated impedance matching circuit losses. Circuit losses have been de-embedded from actual measurements.

ATF-55143 Typical Performance Curves

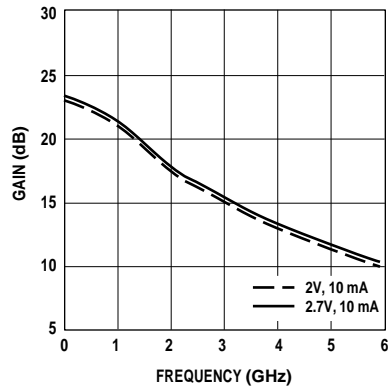


Figure 6. Gain vs. Bias over Frequency.<sup>[1]</sup>

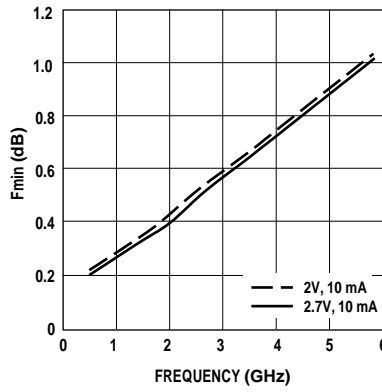


Figure 7. Fmin vs. Frequency and Bias.

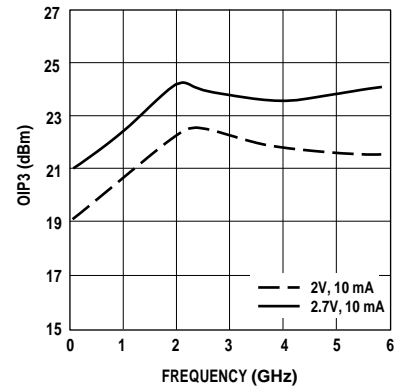


Figure 8. OIP3 vs. Bias over Frequency.<sup>[1]</sup>

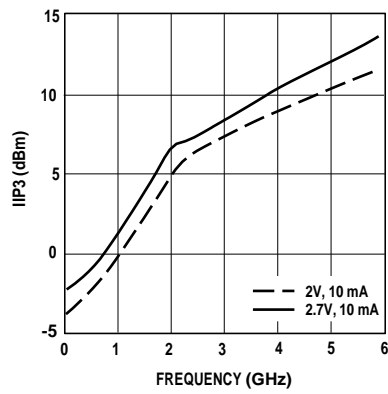


Figure 9. IIP3 vs. Bias over Frequency.<sup>[1]</sup>

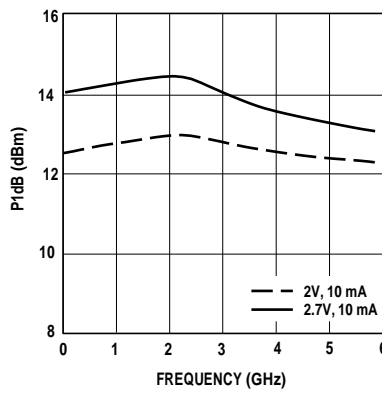


Figure 10. P1dB vs. Bias over Frequency.<sup>[1,2]</sup>

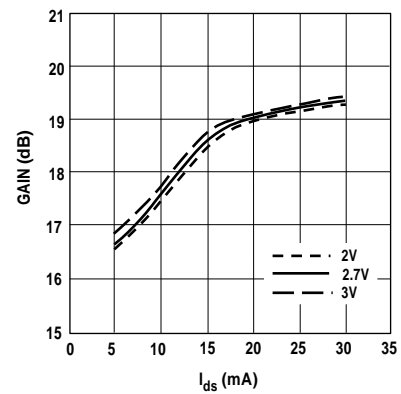


Figure 11. Gain vs.  $I_{ds}$  and  $V_{ds}$  at 2 GHz.<sup>[1]</sup>

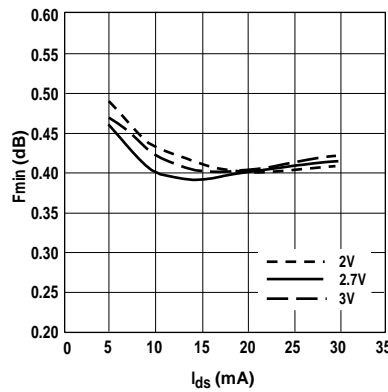


Figure 12. Fmin vs.  $I_{ds}$  and  $V_{ds}$  at 2 GHz.

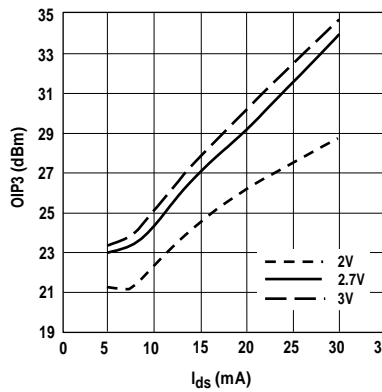


Figure 13. OIP3 vs.  $I_{ds}$  and  $V_{ds}$  at 2 GHz.<sup>[1]</sup>

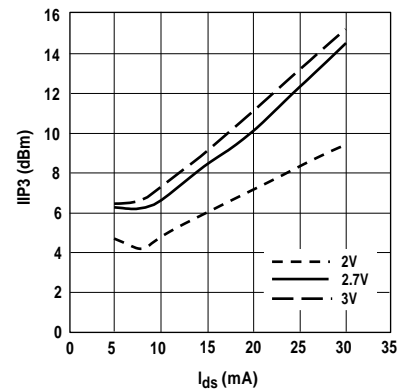


Figure 14. IIP3 vs.  $I_{ds}$  and  $V_{ds}$  at 2 GHz.<sup>[1]</sup>

Notes:

- Measurements at 2 GHz were made on a fixed tuned production test board that was tuned for optimal OIP3 match with reasonable noise figure at 2.7 V, 10 mA bias. This circuit represents a trade-off between optimal noise match, maximum OIP3 match and a realizable match based on production test board requirements. Measurements taken above and below 2 GHz were made using a double stub tuner at the input tuned for low noise and a double stub tuner at the output tuned for maximum OIP3. Circuit losses have been de-embedded from actual measurements.
- P1dB measurements are performed with passive biasing. Quiescent drain current,  $I_{dsq}$ , is set with zero RF drive applied. As P1dB is approached, the drain current may increase or decrease depending on frequency and dc bias point. At lower values of  $I_{dsq}$ , the device is running close to class B as power output approaches P1dB. This results in higher P1dB and higher PAE (power added efficiency) when compared to a device that is driven by a constant current source as is typically done with active biasing. As an example, at a  $V_{DS} = 2.7V$  and  $I_{dsq} = 5 mA$ ,  $I_d$  increases to 15 mA as a P1dB of +14.5 dBm is approached.

ATF-55143 Typical Performance Curves, continued

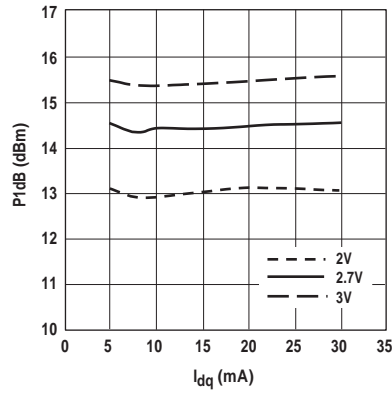


Figure 15. P1dB vs.  $I_{dq}$  and  $V_{ds}$  at 2 GHz.<sup>[1,2]</sup>

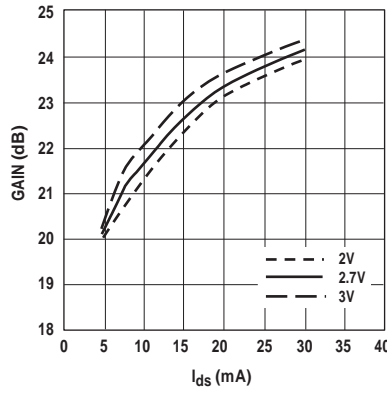


Figure 16. Gain vs.  $I_{ds}$  and  $V_{ds}$  at 900 MHz.<sup>[1]</sup>

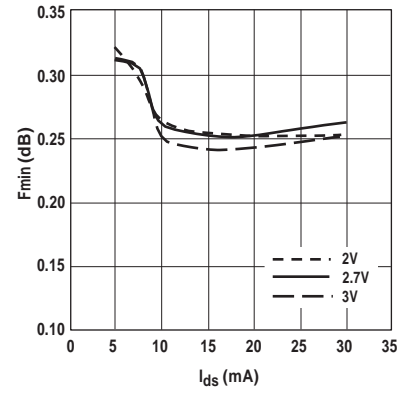


Figure 17.  $F_{min}$  vs.  $I_{ds}$  and  $V_{ds}$  at 900 MHz.

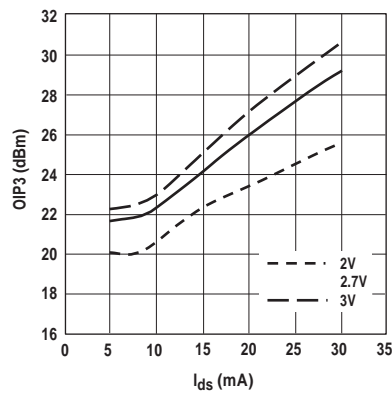


Figure 18. OIP3 vs.  $I_{ds}$  and  $V_{ds}$  at 900 MHz.<sup>[1]</sup>

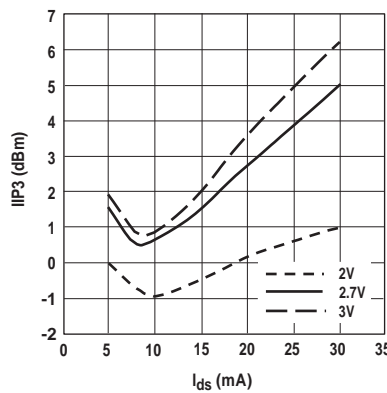


Figure 19. IIP3 vs.  $I_{ds}$  and  $V_{ds}$  at 900 MHz.<sup>[1]</sup>

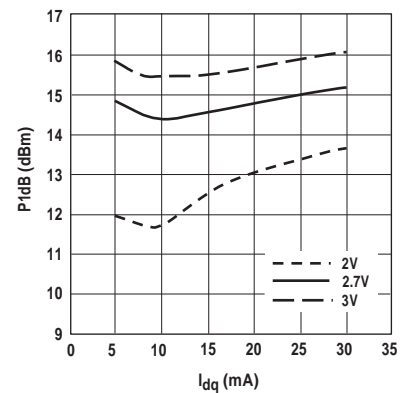


Figure 20. P1dB vs.  $I_{dq}$  and  $V_{ds}$  at 900 MHz.<sup>[1,2]</sup>

Notes:

- Measurements at 2 GHz were made on a fixed tuned production test board that was tuned for optimal OIP3 match with reasonable noise figure at 2.7 V, 10 mA bias. This circuit represents a trade-off between optimal noise match, maximum OIP3 match and a realizable match based on production test board requirements. Measurements taken above and below 2 GHz were made using a double stub tuner at the input tuned for low noise and a double stub tuner at the output tuned for maximum OIP3. Circuit losses have been de-embedded from actual measurements.
- P1dB measurements are performed with passive biasing. Quiescent drain current,  $I_{dsq}$ , is set with zero RF drive applied. As P1dB is approached, the drain current may increase or decrease depending on frequency and dc bias point. At lower values of  $I_{dsq}$ , the device is running close to class B as power output approaches P1dB. This results in higher P1dB and higher PAE (power added efficiency) when compared to a device that is driven by a constant current source as is typically done with active biasing. As an example, at a  $V_{DS} = 2.7V$  and  $I_{dsq} = 5\text{ mA}$ ,  $I_d$  increases to 15 mA as a P1dB of +14.5 dBm is approached.



## ATF-55143 Typical Performance Curves, continued

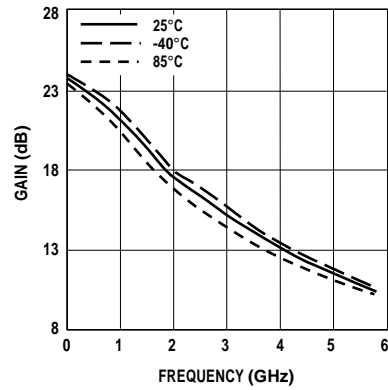


Figure 21. Gain vs. Temperature and Frequency with bias at 2.7V, 10 mA.<sup>[1]</sup>

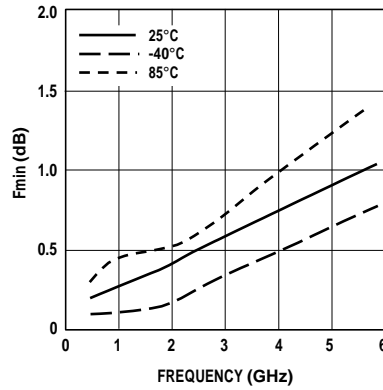


Figure 22. Fmin vs. Frequency and Temperature at 2.7V, 10 mA.

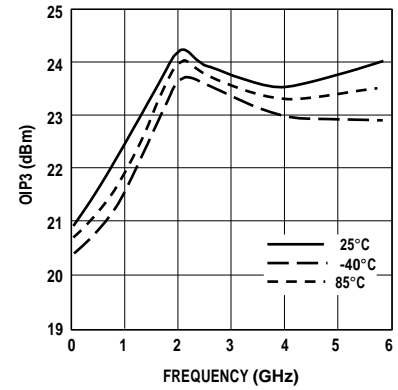


Figure 23. OIP3 vs. Temperature and Frequency with bias at 2.7V, 10 mA.<sup>[1]</sup>

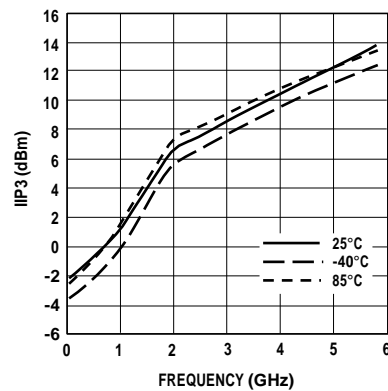


Figure 24. IIP3 vs. Temperature and Frequency with bias at 2.7V, 10 mA.<sup>[1]</sup>

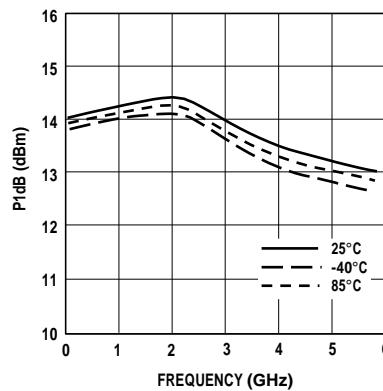


Figure 25. P1dB vs. Temperature and Frequency with bias at 2.7V, 10 mA.<sup>[1,2]</sup>

## Notes:

1. Measurements at 2 GHz were made on a fixed tuned production test board that was tuned for optimal OIP3 match with reasonable noise figure at 2.7 V, 10 mA bias. This circuit represents a trade-off between optimal noise match, maximum OIP3 match and a realizable match based on production test board requirements. Measurements taken above and below 2 GHz were made using a double stub tuner at the input tuned for low noise and a double stub tuner at the output tuned for maximum OIP3. Circuit losses have been de-embedded from actual measurements.
2. P1dB measurements are performed with passive biasing. Quiescent drain current,  $I_{dsq}$ , is set with zero RF drive applied. As P1dB is approached, the drain current may increase or decrease depending on frequency and dc bias point. At lower values of  $I_{dsq}$ , the device is running close to class B as power output approaches P1dB. This results in higher P1dB and higher PAE (power added efficiency) when compared to a device that is driven by a constant current source as is typically done with active biasing. As an example, at a  $V_{DS} = 2.7V$  and  $I_{dsq} = 5 mA$ ,  $I_d$  increases to 15 mA as a P1dB of +14.5 dBm is approached.

ATF-55143 Typical Scattering Parameters,  $V_{DS} = 2V, I_{DS} = 10\text{ mA}$

Freq. GHz	$S_{11}$			$S_{21}$			$S_{12}$			$S_{22}$			MSG/MAG dB
	Mag.	Ang.	dB	Mag.	Ang.	dB	Mag.	Ang.	dB	Mag.	Ang.	dB	
0.1	0.998	-6.5	20.78	10.941	174.9		0.006	86.1		0.796	-4.2		32.61
0.5	0.963	-31.7	20.37	10.434	154.8		0.029	70.2		0.762	-20.4		25.56
0.9	0.894	-54.7	19.57	9.516	137.1		0.048	56.9		0.711	-34.4		22.97
1.0	0.879	-60.1	19.32	9.252	133.0		0.051	54		0.693	-37.3		22.59
1.5	0.793	-84.1	18.07	8.009	115.2		0.066	41.5		0.622	-49.6		20.84
1.9	0.731	-100.8	17.11	7.166	102.8		0.075	33.6		0.570	-57.1		19.80
2.0	0.718	-104.7	16.86	6.970	100.1		0.077	31.8		0.559	-58.7		19.57
2.5	0.657	-123.7	15.79	6.159	86.6		0.084	23.7		0.503	-66.3		18.65
3.0	0.611	-141.8	14.80	5.494	74.2		0.090	16.5		0.446	-73		17.86
4.0	0.561	-177.5	13.10	4.517	51.0		0.098	3.6		0.343	-87.6		16.64
5.0	0.558	149.4	11.52	3.768	29.3		0.102	-8.3		0.269	-104.4		15.68
6.0	0.566	122.5	10.06	3.183	9.4		0.104	-18.4		0.224	-120.4		14.08
7.0	0.583	99.7	8.78	2.748	-9.2		0.106	-28.5		0.189	-137.3		11.96
8.0	0.601	77.7	7.62	2.404	-27.4		0.105	-38.4		0.140	-149.3		10.40
9.0	0.636	57.5	6.63	2.147	-45.3		0.110	-44.7		0.084	-170		9.51
10.0	0.708	38.3	5.66	1.919	-64.6		0.117	-56.6		0.08	109.3		9.34
11.0	0.76	21.8	4.45	1.670	-83.1		0.119	-68.2		0.151	64.5		8.77
12.0	0.794	7.6	3.32	1.465	-100.2		0.121	-79.3		0.217	40.8		8.14
13.0	0.819	-7.8	2.29	1.302	-117.9		0.121	-91.4		0.262	20.8		7.55
14.0	0.839	-23.6	1.27	1.157	-136.7		0.122	-104.4		0.327	0.5		6.92
15.0	0.862	-37.9	-0.19	0.978	-155.2		0.115	-117.7		0.431	-16.4		6.14
16.0	0.853	-51.0	-1.83	0.810	-171.8		0.109	-129.4		0.522	-28.6		4.53
17.0	0.868	-60.1	-3.25	0.688	173.9		0.107	-139.9		0.588	-41.6		3.91
18.0	0.911	-70.3	-4.44	0.601	158.5		0.102	-153.2		0.641	-55.8		4.79

Typical Noise Parameters,  $V_{DS} = 2V, I_{DS} = 10\text{ mA}$

Freq GHz	$F_{min}$ dB	$\Gamma_{opt}$ Mag.	$\Gamma_{opt}$ Ang.	$R_{n/50}$	$G_a$ dB
0.5	0.21	0.65	17.5	0.13	24.84
0.9	0.26	0.60	22.6	0.12	22.86
1.0	0.27	0.55	27.0	0.12	22.39
1.9	0.42	0.55	49.4	0.11	18.77
2.0	0.43	0.54	51.7	0.11	18.42
2.4	0.50	0.45	61.5	0.10	17.14
3.0	0.59	0.40	78.1	0.09	15.50
3.9	0.73	0.26	111.9	0.07	13.62
5.0	0.92	0.21	172.5	0.06	12.05
5.8	1.04	0.24	-151.5	0.07	11.28
6.0	1.06	0.23	-144.5	0.08	11.12
7.0	1.22	0.28	-107.1	0.14	10.45
8.0	1.42	0.33	-75.5	0.24	9.84
9.0	1.57	0.43	-51.5	0.38	9.10
10.0	1.71	0.54	-33.3	0.57	8.03

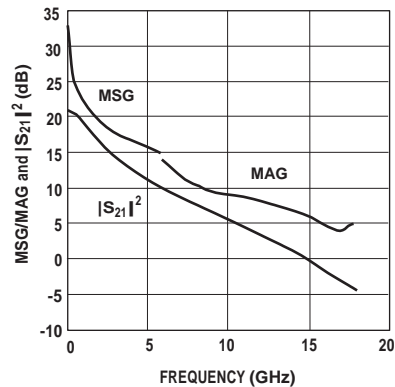


Figure 26. MSG/MAG and  $|S_{21}|^2$  vs. Frequency at 2V, 10 mA.

Notes:

- $F_{min}$  values at 2 GHz and higher are based on measurements while the  $F_{min}$  below 2 GHz have been extrapolated. The  $F_{min}$  values are based on a set of 16 noise figure measurements made at 16 different impedances using an ATN NP5 test system. From these measurements  $F_{min}$  is calculated. Refer to the noise parameter application section for more information.
- S and noise parameters are measured on a microstrip line made on 0.025 inch thick alumina carrier. The input reference plane is at the end of the gate lead. The output reference plane is at the end of the drain lead. The parameters include the effect of four plated through via holes connecting source landing pads on top of the test carrier to the microstrip ground plane on the bottom side of the carrier. Two 0.020 inch diameter via holes are placed within 0.010 inch from each source lead contact point, one via on each side of that point.

ATF-55143 Typical Scattering Parameters,  $V_{DS} = 2V$ ,  $I_{DS} = 15\text{ mA}$ 

Freq. GHz	$S_{11}$			$S_{21}$			$S_{12}$			$S_{22}$			MSG/MAG dB
	Mag.	Ang.	dB	Mag.	Ang.	dB	Mag.	Ang.	dB	Mag.	Ang.	dB	
0.1	0.997	-7.1	22.33	13.074	174.4		0.006	85.7		0.752	-4.6	33.38	
0.5	0.953	-34.5	21.82	12.333	153.0		0.027	69.4		0.712	-22.1	26.60	
0.9	0.873	-58.8	20.86	11.042	134.4		0.044	56.3		0.654	-36.7	24.00	
1.0	0.856	-64.6	20.58	10.693	130.3		0.047	53.3		0.636	-39.6	23.57	
1.5	0.759	-89.3	19.14	9.059	112.2		0.060	41.6		0.560	-51.8	21.79	
1.9	0.695	-106.2	18.06	7.998	100.0		0.068	34.4		0.509	-59.0	20.70	
2.0	0.681	-110.2	17.8	7.762	97.2		0.070	32.8		0.498	-60.5	20.45	
2.5	0.621	-129.3	16.62	6.773	83.9		0.076	25.6		0.443	-67.5	19.50	
3.0	0.578	-147.4	15.54	5.985	71.8		0.082	19.4		0.390	-73.6	18.63	
4.0	0.536	177.3	13.71	4.850	49.4		0.091	7.9		0.295	-87.3	17.27	
5.0	0.541	145.1	12.09	4.020	28.4		0.096	-3.0		0.225	-104.3	16.22	
6.0	0.554	119.1	10.59	3.384	9.0		0.101	-12.7		0.183	-120.8	13.89	
7.0	0.574	97.0	9.3	2.917	-9.1		0.105	-23.0		0.150	-138.4	12.18	
8.0	0.594	75.5	8.13	2.549	-27.0		0.106	-33.1		0.101	-149.7	10.73	
9.0	0.63	55.9	7.12	2.271	-44.6		0.113	-40.4		0.047	-175.2	9.87	
10.0	0.703	37.3	6.14	2.028	-63.5		0.121	-53.2		0.078	82.0	9.69	
11.0	0.757	21.1	4.92	1.762	-81.7		0.123	-65.3		0.162	51.1	9.12	
12.0	0.793	7.1	3.79	1.547	-98.5		0.125	-76.9		0.231	31.3	8.52	
13.0	0.818	-8.2	2.77	1.376	-115.9		0.125	-89.5		0.275	12.8	7.92	
14.0	0.841	-23.8	1.76	1.225	-134.3		0.125	-102.7		0.339	-5.5	7.38	
15.0	0.863	-38.1	0.32	1.038	-152.5		0.118	-116.3		0.438	-21.0	6.54	
16.0	0.856	-51.2	-1.29	0.862	-168.8		0.111	-128.0		0.524	-32.0	4.99	
17.0	0.871	-60.2	-2.66	0.736	177.0		0.109	-138.6		0.586	-44.4	4.38	
18.0	0.913	-70.4	-3.8	0.646	161.7		0.105	-151.9		0.636	-58.1	5.20	

Typical Noise Parameters,  $V_{DS} = 2V$ ,  $I_{DS} = 15\text{ mA}$ 

Freq GHz	$F_{min}$ dB	$\Gamma_{opt}$		$R_{n/50}$	$G_a$ dB
		Mag.	Ang.		
0.5	0.21	0.627	18.7	0.1	25.41
0.9	0.25	0.56	23.6	0.1	23.47
1.0	0.26	0.53	27.3	0.1	23.02
1.9	0.4	0.51	49.7	0.09	19.44
2.0	0.41	0.5	52.6	0.09	19.09
2.4	0.48	0.41	62.3	0.09	17.81
3.0	0.57	0.35	80.4	0.08	16.17
3.9	0.7	0.22	118.4	0.06	14.25
5.0	0.86	0.2	-176.5	0.06	12.6
5.8	0.99	0.14	-140.5	0.08	11.77
6.0	1.03	5	-134.6	0.08	11.6
7.0	1.16	0.23	-99.3	0.14	10.86
8.0	1.35	0.29	-69.3	0.25	10.22
9.0	1.49	0.35	-47.9	0.39	9.48
10.0	1.62	0.43	-30.8	0.57	8.47

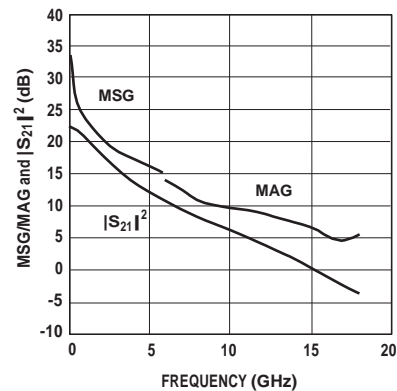


Figure 27. MSG/MAG and  $|S_{21}|^2$  vs. Frequency at 2V, 15 mA.

## Notes:

- $F_{min}$  values at 2 GHz and higher are based on measurements while the  $F_{min}$  values below 2 GHz have been extrapolated. The  $F_{min}$  values are based on a set of 16 noise figure measurements made at 16 different impedances using an ATN NP5 test system. From these measurements a true  $F_{min}$  is calculated. Refer to the noise parameter application section for more information.
- S and noise parameters are measured on a microstrip line made on 0.025 inch thick alumina carrier. The input reference plane is at the end of the gate lead. The output reference plane is at the end of the drain lead. The parameters include the effect of four plated through via holes connecting source landing pads on top of the test carrier to the microstrip ground plane on the bottom side of the carrier. Two 0.020 inch diameter via holes are placed within 0.010 inch from each source lead contact point, one via on each side of that point.

ATF-55143 Typical Scattering Parameters,  $V_{DS} = 2V$ ,  $I_{DS} = 20\text{ mA}$ 

Freq. GHz	$S_{11}$			$S_{21}$			$S_{12}$			$S_{22}$			MSG/MAG dB
	Mag.	Ang.	dB	Mag.	Ang.	dB	Mag.	Ang.	dB	Mag.	Ang.	dB	
0.1	0.997	-7.5	23.23	14.512	174.2		0.006	85.5		0.722	-4.8		33.84
0.5	0.947	-36.2	22.66	13.582	151.8		0.026	69		0.679	-22.9		27.18
0.9	0.858	-61.3	21.59	12.011	132.8		0.041	56		0.618	-37.7		24.67
1.0	0.839	-67.2	21.29	11.602	128.6		0.044	53.2		0.599	-40.6		24.21
1.5	0.738	-92.4	19.74	9.703	110.4		0.056	42.1		0.523	-52.5		22.39
1.9	0.673	-109.4	18.59	8.5	98.3		0.063	35.5		0.474	-59.3		21.30
2.0	0.659	-113.5	18.32	8.238	95.5		0.065	34		0.463	-60.7		21.03
2.5	0.599	-132.6	17.07	7.135	82.4		0.071	27.5		0.411	-67.1		20.02
3.0	0.558	-150.6	15.95	6.272	70.5		0.077	21.8		0.361	-72.7		19.11
4.0	0.521	174.4	14.06	5.047	48.5		0.086	11.1		0.272	-85.6		17.69
5.0	0.531	142.8	12.40	4.171	28		0.093	0.7		0.205	-102.3		16.52
6.0	0.546	117.4	10.89	3.505	8.9		0.099	-9		0.166	-118.7		13.92
7.0	0.568	95.6	9.60	3.021	-9		0.104	-19.4		0.134	-136.5		12.35
8.0	0.588	74.4	8.42	2.637	-26.7		0.106	-29.8		0.086	-146.2		10.93
9.0	0.625	55.2	7.41	2.348	-44.1		0.115	-37.5		0.032	-171.2		10.11
10.0	0.699	36.8	6.43	2.097	-62.9		0.123	-50.7		0.077	71.3		9.93
11.0	0.754	20.9	5.21	1.823	-80.9		0.125	-63.2		0.165	46		9.35
12.0	0.791	6.9	4.08	1.60	-97.5		0.127	-75.1		0.235	27.6		8.75
13.0	0.818	-8.2	3.07	1.424	-114.7		0.128	-87.8		0.278	9.8		8.22
14.0	0.839	-23.8	2.07	1.269	-133.1		0.127	-101.4		0.340	-8.1		7.60
15.0	0.864	-38.1	0.65	1.078	-151		0.12	-114.9		0.440	-22.8		6.84
16.0	0.858	-51.1	-0.95	0.896	-167.3		0.113	-126.8		0.523	-33.4		5.28
17.0	0.873	-60.2	-2.30	0.768	178.6		0.111	-137.5		0.583	-45.6		4.68
18.0	0.917	-70.4	-3.41	0.675	163.4		0.106	-150.9		0.632	-59		5.62

Typical Noise Parameters,  $V_{DS} = 2V$ ,  $I_{DS} = 20\text{ mA}$ 

Freq GHz	$F_{min}$	$\Gamma_{opt}$	$\Gamma_{opt}$	$R_{n/50}$	$G_a$
	dB	Mag.	Ang.		
0.5	0.21	0.63	18.4	0.1	25.67
0.9	0.25	0.54	24.4	0.09	23.78
1.0	0.26	0.53	28.8	0.09	23.34
1.9	0.39	0.49	50.6	0.09	19.84
2.0	0.4	0.47	52.8	0.09	19.5
2.4	0.48	0.38	63.6	0.08	18.24
3.0	0.56	0.32	82	0.07	16.61
3.9	0.69	0.2	125.1	0.06	14.67
5.0	0.85	0.2	-167.2	0.06	12.97
5.8	0.98	0.14	-133.4	0.08	12.09
6.0	1.02	6	-128.4	0.09	10.89
7.0	1.16	0.24	-94.8	0.15	11.12
8.0	1.34	0.3	-66.4	0.25	10.45
9.0	1.49	0.36	-45.7	0.4	9.73
10.0	1.62	0.45	-28.6	0.6	8.8

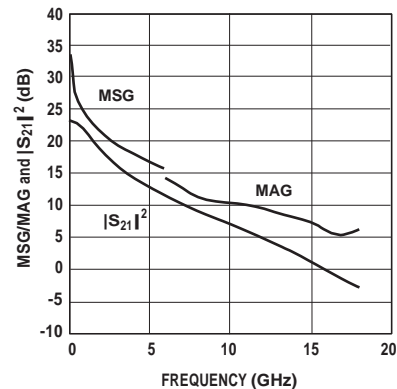


Figure 28. MSG/MAG and  $|S_{21}|^2$  vs. Frequency at 2V, 20 mA.

## Notes:

- $F_{min}$  values at 2 GHz and higher are based on measurements while the  $F_{min}$ s below 2 GHz have been extrapolated. The  $F_{min}$  values are based on a set of 16 noise figure measurements made at 16 different impedances using an ATN NP5 test system. From these measurements a true  $F_{min}$  is calculated. Refer to the noise parameter application section for more information.
- S and noise parameters are measured on a microstrip line made on 0.025 inch thick alumina carrier. The input reference plane is at the end of the gate lead. The output reference plane is at the end of the drain lead. The parameters include the effect of four plated through via holes connecting source landing pads on top of the test carrier to the microstrip ground plane on the bottom side of the carrier. Two 0.020 inch diameter via holes are placed within 0.010 inch from each source lead contact point, one via on each side of that point.

ATF-55143 Typical Scattering Parameters,  $V_{DS} = 2.7V$ ,  $I_{DS} = 10\text{ mA}$ 

Freq. GHz	$S_{11}$			$S_{21}$			$S_{12}$			$S_{22}$			MSG/MAG dB
	Mag.	Ang.	dB	Mag.	Ang.	dB	Mag.	Ang.	dB	Mag.	Ang.	dB	
0.1	0.998	-6.4	20.86	11.044	174.9		0.006	86.2		0.819	-3.9	32.65	
0.5	0.963	-31.2	20.46	10.549	155		0.026	70.4		0.786	-19.1	26.08	
0.9	0.896	-53.8	19.68	9.641	137.5		0.043	57.3		0.737	-32	23.51	
1.0	0.881	-59.2	19.44	9.376	133.4		0.047	54.4		0.72	-34.7	23.00	
1.5	0.794	-83	18.21	8.133	115.6		0.06	42.2		0.651	-46	21.32	
1.9	0.732	-99.5	17.25	7.284	103.3		0.068	34.4		0.602	-52.9	20.30	
2.0	0.718	-103.4	17.01	7.087	100.6		0.07	32.6		0.592	-54.5	20.05	
2.5	0.655	-122.3	15.94	6.267	87.1		0.076	24.8		0.538	-61.3	19.16	
3.0	0.608	-140.2	14.96	5.599	74.8		0.082	17.9		0.485	-67.3	18.34	
4.0	0.553	-175.9	13.28	4.615	51.7		0.089	5.6		0.39	-80.1	17.15	
5.0	0.548	150.9	11.74	3.862	30.2		0.092	-5.4		0.321	-94.7	16.23	
6.0	0.556	123.9	10.30	3.272	10.3		0.094	-14.6		0.280	-109	14.17	
7.0	0.573	100.9	9.04	2.83	-8.3		0.096	-23.9		0.247	-124.1	12.29	
8.0	0.590	78.6	7.89	2.481	-26.5		0.096	-32.8		0.204	-134.3	10.78	
9.0	0.625	58.4	6.94	2.224	-44.3		0.102	-38		0.152	-146.7	9.94	
10.0	0.699	39.2	6.03	2.002	-63.6		0.112	-49.7		0.098	166.8	9.89	
11.0	0.752	22.7	4.89	1.755	-82.3		0.115	-61.1		0.112	100	9.34	
12.0	0.789	8.4	3.78	1.546	-99.8		0.12	-72.4		0.167	62.3	8.81	
13.0	0.815	-7	2.78	1.378	-117.8		0.122	-84.7		0.211	37	8.23	
14.0	0.838	-22.8	1.81	1.231	-137		0.124	-98.3		0.274	12.6	7.69	
15.0	0.862	-37.2	0.37	1.044	-155.9		0.119	-111.8		0.387	-7.6	6.82	
16.0	0.856	-50.5	-1.27	0.864	-173.3		0.113	-124.4		0.491	-21.5	5.15	
17.0	0.872	-59.7	-2.73	0.730	171.9		0.111	-135.6		0.568	-35.9	5.54	
18.0	0.915	-70	-3.96	0.634	156		0.107	-149.4		0.628	-51.2	5.68	

Typical Noise Parameters,  $V_{DS} = 2.7V$ ,  $I_{DS} = 10\text{ mA}$ 

Freq GHz	$F_{min}$ dB	$\Gamma_{opt}$ Mag.	$\Gamma_{opt}$ Ang.	$R_{n/50}$	$G_a$ dB
0.5	0.2	0.64	19	0.12	25.29
0.9	0.26	0.59	22.7	0.12	23.24
1.0	0.27	0.54	26	0.12	22.76
1.9	0.39	0.54	48.3	0.11	19.01
2.0	0.4	0.54	49.9	0.11	18.66
2.4	0.48	0.45	59.8	0.1	17.35
3.0	0.57	0.39	75.6	0.09	15.69
3.9	0.72	0.26	108.7	0.07	13.79
5.0	0.88	0.2	167.5	0.06	12.26
5.8	1.02	0.22	-154.8	0.07	11.52
6.0	1.04	0.21	-147.8	0.08	11.37
7.0	1.19	0.26	-107.9	0.13	10.76
8.0	1.39	0.32	-75	0.23	10.2
9.0	1.54	0.41	-51.6	0.36	9.48
10.0	1.65	0.53	-33.6	0.54	8.38

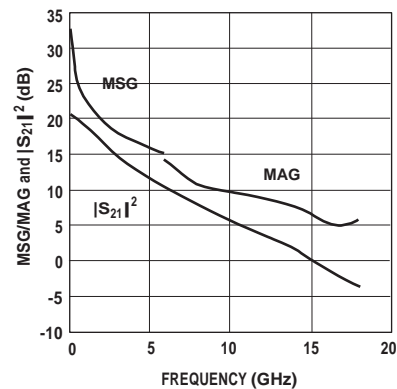


Figure 29. MSG/MAG and  $|S_{21}|^2$  vs. Frequency at 2.7V, 10 mA.

## Notes:

- $F_{min}$  values at 2 GHz and higher are based on measurements while the  $F_{min}$  below 2 GHz have been extrapolated. The  $F_{min}$  values are based on a set of 16 noise figure measurements made at 16 different impedances using an ATN NP5 test system. From these measurements a true  $F_{min}$  is calculated. Refer to the noise parameter application section for more information.
- S and noise parameters are measured on a microstrip line made on 0.025 inch thick alumina carrier. The input reference plane is at the end of the gate lead. The output reference plane is at the end of the drain lead. The parameters include the effect of four plated through via holes connecting source landing pads on top of the test carrier to the microstrip ground plane on the bottom side of the carrier. Two 0.020 inch diameter via holes are placed within 0.010 inch from each source lead contact point, one via on each side of that point.

ATF-55143 Typical Scattering Parameters,  $V_{DS} = 2.7V$ ,  $I_{DS} = 20\text{ mA}$ 

Freq. GHz	$S_{11}$			$S_{21}$			$S_{12}$			$S_{22}$		
	Mag.	Ang.	dB	Mag.	Ang.	dB	Mag.	Ang.	dB	Mag.	Ang.	dB
0.1	0.997	-7.4	23.29	14.603	174.2		0.005	85.8		0.755	-4.4	34.65
0.5	0.947	-35.8	22.72	13.682	152		0.024	69.2		0.713	-21.1	27.56
0.9	0.860	-60.8	21.67	12.116	133		0.038	56.2		0.652	-34.6	25.04
1.0	0.840	-66.6	21.37	11.705	128.8		0.041	53.4		0.633	-37.3	24.56
1.5	0.739	-91.7	19.83	9.802	110.6		0.051	42.4		0.56	-48	22.84
1.9	0.672	-108.6	18.68	8.587	98.5		0.057	36		0.513	-54	21.78
2.0	0.658	-112.7	18.41	8.323	95.8		0.059	34.5		0.503	-55.3	21.49
2.5	0.597	-131.7	17.16	7.21	82.7		0.065	28.4		0.455	-60.9	20.45
3.0	0.554	-149.7	16.04	6.341	70.9		0.069	23		0.409	-65.7	19.63
4.0	0.515	175.4	14.17	5.114	49.1		0.078	13.3		0.328	-76.7	18.17
5.0	0.523	143.7	12.55	4.239	28.6		0.084	3.7		0.267	-90.7	17.03
6.0	0.538	118.2	11.06	3.572	9.6		0.09	-5		0.232	-104.8	14.23
7.0	0.559	96.4	9.78	3.084	-8.4		0.095	-14.7		0.201	-119.6	12.69
8.0	0.579	75.2	8.62	2.699	-25.9		0.098	-24.2		0.162	-127.4	11.32
9.0	0.615	56	7.65	2.413	-43.3		0.107	-31		0.113	-136.5	10.53
10.0	0.690	37.7	6.73	2.171	-62.1		0.117	-44		0.055	160.9	10.46
11.0	0.748	21.7	5.57	1.9	-80.3		0.122	-56.4		0.096	75.9	10.01
12.0	0.787	7.9	4.48	1.675	-97.3		0.126	-68.5		0.164	45.5	9.48
13.0	0.816	-7.3	3.5	1.496	-114.9		0.128	-81.4		0.210	23.7	9.02
14.0	0.841	-22.9	2.55	1.341	-133.5		0.13	-95.1		0.277	3	8.56
15.0	0.867	-37.3	1.15	1.142	-152.1		0.124	-109.2		0.386	-14.3	7.65
16.0	0.862	-50.5	-0.44	0.95	-169		0.118	-121.9		0.483	-26.3	5.86
17.0	0.877	-59.7	-1.83	0.81	176.3		0.116	-133.3		0.555	-39.5	5.25
18.0	0.921	-70	-2.99	0.709	160.6		0.111	-147.1		0.612	-53.9	6.59

Typical Noise Parameters,  $V_{DS} = 2.7V$ ,  $I_{DS} = 20\text{ mA}$ 

Freq GHz	$F_{min}$ dB	$\Gamma_{opt}$ Mag.	$\Gamma_{opt}$ Ang.	$R_{n/50}$	$G_a$ dB
0.5	0.20	0.65	17.6	0.1	25.79
0.9	0.25	0.55	23.6	0.1	23.9
1.0	0.26	0.53	28.3	0.1	23.45
1.9	0.39	0.49	49	0.09	19.94
2.0	0.4	0.48	51.5	0.09	19.6
2.4	0.47	0.38	62	0.08	18.34
3.0	0.56	0.32	79.6	0.07	16.71
3.9	0.69	0.19	120	0.06	14.8
5.0	0.85	0.18	-168.8	0.06	13.14
5.8	0.98	0.22	-135.4	0.08	12.3
6.0	1.01	0.22	-128.7	0.09	12.12
7.0	1.15	0.29	-94.6	0.15	11.38
8.0	1.32	0.35	-66.7	0.25	10.74
9.0	1.47	0.44	-45.7	0.38	10.04
10.0	1.58	0.54	-28.6	0.57	9.1

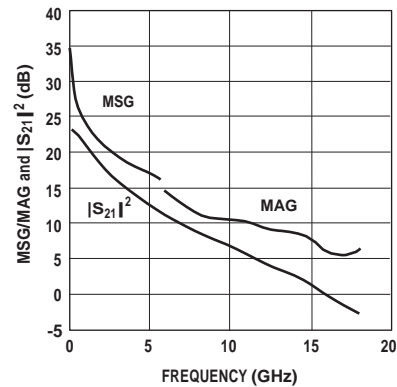


Figure 30. MSG/MAG and  $|S_{21}|^2$  vs. Frequency at 2.7V, 20 mA.

## Notes:

- $F_{min}$  values at 2 GHz and higher are based on measurements while the  $F_{min}$  below 2 GHz have been extrapolated. The  $F_{min}$  values are based on a set of 16 noise figure measurements made at 16 different impedances using an ATN NP5 test system. From these measurements a true  $F_{min}$  is calculated. Refer to the noise parameter application section for more information.
- S and noise parameters are measured on a microstrip line made on 0.025 inch thick alumina carrier. The input reference plane is at the end of the gate lead. The output reference plane is at the end of the drain lead. The parameters include the effect of four plated through via holes connecting source landing pads on top of the test carrier to the microstrip ground plane on the bottom side of the carrier. Two 0.020 inch diameter via holes are placed within 0.010 inch from each source lead contact point, one via on each side of that point.

ATF-55143 Typical Scattering Parameters,  $V_{DS} = 3V$ ,  $I_{DS} = 20\text{ mA}$ 

Freq. GHz	$S_{11}$			$S_{21}$			$S_{12}$			$S_{22}$			MSG/MAG dB
	Mag.	Ang.	dB	Mag.	Ang.	dB	Mag.	Ang.	dB	Mag.	Ang.	dB	
0.1	0.998	-7.4	23.34	14.697	174.2		0.005	85.1		0.763	-4.3	34.68	
0.5	0.947	-35.9	22.77	13.762	151.9		0.023	69.2		0.721	-20.6	27.77	
0.9	0.859	-60.9	21.71	12.178	132.9		0.037	56.2		0.661	-33.8	25.17	
1.0	0.839	-66.7	21.41	11.764	128.7		0.039	53.5		0.642	-36.3	24.79	
1.5	0.738	-91.8	19.86	9.844	110.5		0.050	42.5		0.570	-46.7	22.94	
1.9	0.671	-108.7	18.71	8.621	98.5		0.055	36.2		0.524	-52.5	21.95	
2.0	0.657	-112.7	18.44	8.354	95.7		0.057	34.8		0.514	-53.7	21.66	
2.5	0.595	-131.7	17.19	7.233	82.7		0.062	28.7		0.468	-59.1	20.67	
3.0	0.552	-149.8	16.07	6.36	70.9		0.067	23.5		0.423	-63.8	19.77	
4.0	0.513	175.4	14.2	5.13	49.1		0.075	14.2		0.345	-74.3	18.35	
5.0	0.521	143.8	12.58	4.256	28.7		0.081	4.9		0.287	-87.7	16.82	
6.0	0.536	118.3	11.1	3.588	9.7		0.087	-3.5		0.254	-101.6	14.32	
7.0	0.557	96.5	9.83	3.1	-8.2		0.092	-12.9		0.224	-116.1	12.80	
8.0	0.577	75.3	8.67	2.715	-25.8		0.095	-22.1		0.187	-124.3	11.44	
9.0	0.613	56.2	7.71	2.43	-43.1		0.105	-28.7		0.140	-133.5	10.68	
10.0	0.687	38	6.81	2.192	-61.8		0.116	-41.7		0.075	-178.8	10.67	
11.0	0.746	22	5.67	1.922	-80.2		0.121	-54		0.084	94	10.24	
12.0	0.787	8.1	4.59	1.697	-97.2		0.126	-66.1		0.145	54.4	9.82	
13.0	0.816	-7	3.62	1.516	-114.9		0.128	-79.1		0.191	30	9.35	
14.0	0.842	-22.6	2.67	1.36	-133.6		0.131	-93		0.256	8	9.01	
15.0	0.869	-37	1.3	1.161	-152.3		0.126	-107.2		0.369	-10.9	8.04	
16.0	0.863	-50.2	-0.29	0.967	-169.6		0.1200	-120.2		0.471	-23.5	6.10	
17.0	0.879	-59.6	-1.7	0.822	175.6		0.118	-131.9		0.548	-37.3	5.47	
18.0	0.924	-69.8	-2.87	0.719	159.7		0.113	-145.9		0.608	-52.2	7.40	

Typical Noise Parameters,  $V_{DS} = 3V$ ,  $I_{DS} = 20\text{ mA}$ 

Freq GHz	$F_{min}$ dB	$\Gamma_{opt}$ Mag.	$\Gamma_{opt}$ Ang.	$R_{n/50}$	$G_a$ dB
0.5	0.18	0.63	17.6	0.1	25.89
0.9	0.24	0.54	23.4	0.1	23.98
1.0	0.25	0.53	27.9	0.1	23.53
1.9	0.39	0.48	48.4	0.09	20
2.0	0.4	0.47	51.6	0.09	19.66
2.4	0.47	0.39	61.9	0.08	18.4
3.0	0.56	0.32	78.7	0.07	16.77
3.9	0.68	0.19	119.8	0.06	14.85
5.0	0.85	0.19	-170.4	0.06	13.21
5.8	0.97	0.22	-135.1	0.08	12.37
6.0	1.01	0.22	-128.4	0.09	12.2
7.0	1.14	0.28	-94.7	0.14	11.47
8.0	1.31	0.35	-66.8	0.25	10.84
9.0	1.47	0.44	-45.6	0.38	10.15
10.0	1.59	0.54	-28.9	0.57	9.22

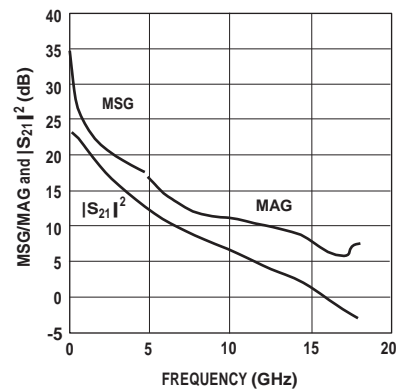


Figure 31. MSG/MAG and  $|S_{21}|^2$  vs. Frequency at 3V, 20 mA.

## Notes:

- $F_{min}$  values at 2 GHz and higher are based on measurements while the  $F_{min}$  below 2 GHz have been extrapolated. The  $F_{min}$  values are based on a set of 16 noise figure measurements made at 16 different impedances using an ATN NP5 test system. From these measurements a true  $F_{min}$  is calculated. Refer to the noise parameter application section for more information.
- S and noise parameters are measured on a microstrip line made on 0.025 inch thick alumina carrier. The input reference plane is at the end of the gate lead. The output reference plane is at the end of the drain lead. The parameters include the effect of four plated through via holes connecting source landing pads on top of the test carrier to the microstrip ground plane on the bottom side of the carrier. Two 0.020 inch diameter via holes are placed within 0.010 inch from each source lead contact point, one via on each side of that point.

ATF-55143 Typical Scattering Parameters,  $V_{DS} = 3V$ ,  $I_{DS} = 30\text{ mA}$ 

Freq. GHz	$S_{11}$			$S_{21}$			$S_{12}$			$S_{22}$			MSG/MAG dB
	Mag.	Ang.	dB	Mag.	Ang.	dB	Mag.	Ang.	dB	Mag.	Ang.	dB	
0.1	0.996	-7.9	24.3	16.407	173.9		0.005	85.6		0.729	-4.5	35.16	
0.5	0.937	-38.1	23.64	15.205	150.4		0.021	68.8		0.683	-21.2	28.60	
0.9	0.840	-64.1	22.44	13.246	130.9		0.034	56.1		0.620	-34.3	25.91	
1.0	0.819	-70.1	22.11	12.753	126.6		0.036	53.5		0.601	-36.8	25.49	
1.5	0.712	-95.7	20.43	10.507	108.4		0.046	43.4		0.531	-46.5	23.59	
1.9	0.646	-112.8	19.2	9.117	96.4		0.051	37.7		0.488	-51.8	22.52	
2.0	0.631	-116.8	18.91	8.823	93.7		0.052	36.6		0.479	-52.9	22.30	
2.5	0.571	-135.8	17.59	7.578	80.9		0.057	31.3		0.437	-57.7	21.24	
3.0	0.531	-153.9	16.42	6.625	69.4		0.062	26.6		0.398	-61.8	20.29	
4.0	0.499	171.8	14.49	5.303	48.1		0.071	18.1		0.328	-71.6	18.73	
5.0	0.512	140.9	12.84	4.386	28.1		0.078	9.2		0.273	-84.7	16.32	
6.0	0.529	116	11.35	3.693	9.4		0.085	0.7		0.242	-98.5	14.36	
7.0	0.552	94.7	10.07	3.188	-8.3		0.092	-9		0.214	-112.9	12.98	
8.0	0.573	73.9	8.91	2.79	-25.6		0.096	-18.6		0.179	-120.5	11.65	
9.0	0.609	55.1	7.94	2.496	-42.7		0.107	-25.8		0.134	-128.4	10.92	
10.0	0.684	37.3	7.05	2.251	-61.3		0.118	-39.2		0.064	-173.3	10.93	
11.0	0.744	21.6	5.91	1.975	-79.5		0.123	-51.9		0.075	87.5	10.53	
12.0	0.786	7.9	4.83	1.744	-96.4		0.128	-64.3		0.141	49.7	10.16	
13.0	0.816	-7.2	3.86	1.56	-113.9		0.131	-77.5		0.187	26.4	9.84	
14.0	0.842	-22.8	2.93	1.401	-132.6		0.133	-91.7		0.250	5.1	9.51	
15.0	0.870	-37.1	1.56	1.197	-151.1		0.128	-106		0.367	-12.6	8.39	
16.0	0.866	-50.3	-0.01	0.998	-168.2		0.122	-119.1		0.467	-24.8	6.39	
17.0	0.882	-59.7	-1.4	0.851	177		0.12	-130.8		0.543	-38.2	5.77	
18.0	0.927	-69.9	-2.55	0.746	161.2		0.115	-144.8		0.602	-52.8	8.12	

Typical Noise Parameters,  $V_{DS} = 3V$ ,  $I_{DS} = 30\text{ mA}$ 

Freq GHz	$F_{min}$ dB	$\Gamma_{opt}$		$R_{n/50}$	$G_a$ dB
		Mag.	Ang.		
0.5	0.19	0.59	18.4	0.09	26.27
0.9	0.25	0.5	25.5	0.09	24.41
1.0	0.26	0.52	30.7	0.09	23.98
1.9	0.41	0.44	50.6	0.08	20.51
2.0	0.42	0.43	54.5	0.08	20.18
2.4	0.49	0.34	65.1	0.08	18.92
3.0	0.59	0.27	84.7	0.07	17.28
3.9	0.72	0.17	132.6	0.06	15.33
5.0	0.88	0.19	-156.2	0.06	13.61
5.8	1.02	0.24	-125.3	0.09	12.71
6.0	1.06	0.25	-118.8	0.1	12.52
7.0	1.2	0.32	-88.8	0.17	11.73
8.0	1.37	0.39	-62.7	0.28	11.08
9.0	1.53	0.47	-43.1	0.43	10.41
10.0	1.66	0.57	-27	0.65	9.58

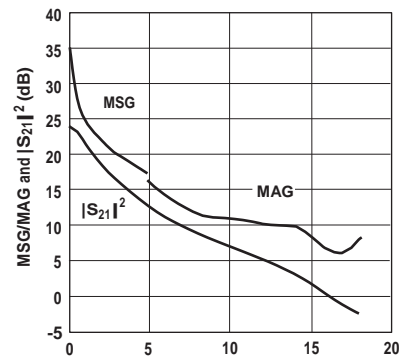


Figure 32. MSG/MAG and  $|S_{21}|^2$  vs. Frequency at 3V, 30 mA.

## Notes:

- $F_{min}$  values at 2 GHz and higher are based on measurements while the  $F_{min}$ s below 2 GHz have been extrapolated. The  $F_{min}$  values are based on a set of 16 noise figure measurements made at 16 different impedances using an ATN NP5 test system. From these measurements a true  $F_{min}$  is calculated. Refer to the noise parameter application section for more information.
- S and noise parameters are measured on a microstrip line made on 0.025 inch thick alumina carrier. The input reference plane is at the end of the gate lead. The output reference plane is at the end of the drain lead. The parameters include the effect of four plated through via holes connecting source landing pads on top of the test carrier to the microstrip ground plane on the bottom side of the carrier. Two 0.020 inch diameter via holes are placed within 0.010 inch from each source lead contact point, one via on each side of that point.



## ATF-55143 Applications Information

### Introduction

Avago Technologies' ATF-55143 is a low noise enhancement mode PHEMT designed for use in low cost commercial applications in the VHF through 6 GHz frequency range. As opposed to a typical depletion mode PHEMT where the gate must be made negative with respect to the source for proper operation, an enhancement mode PHEMT requires that the gate be made more positive than the source for normal operation. Therefore a negative power supply voltage is not required for an enhancement mode device. Biasing an enhancement mode PHEMT is much like biasing the typical bipolar junction transistor. Instead of a 0.7V base to emitter voltage, the ATF-55143 enhancement mode PHEMT requires about a 0.47V potential between the gate and source for a nominal drain current of 10 mA.

### Matching Networks

The techniques for impedance matching an enhancement mode device are very similar to those for matching a depletion mode device. The only difference is in the method of supplying gate bias. S and Noise Parameters for various bias conditions are listed in this data sheet. The circuit shown in Figure 33 shows a typical LNA circuit normally used for 900 and 1900 MHz applications (Consult the Avago Technologies website for application notes covering specific applications). High pass impedance matching networks consisting of L1/C1 and L4/C4 provide the appropriate match for noise figure, gain, S11 and S22. The high pass structure also provides low frequency gain reduction which can be beneficial from the standpoint of improving out-of-band rejection.

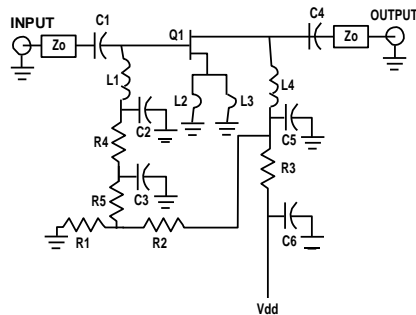


Figure 33. Typical ATF-55143 LNA with Passive Biasing.

Capacitors C2 and C5 provide a low impedance in-band RF bypass for the matching networks. Resistors R3 and R4 provide a very important low frequency termination for the device. The resistive termination improves low frequency stability. Capacitors C3 and C6 provide the low frequency RF bypass for resistors R3 and R4. Their value should be chosen carefully as C3 and C6 also provide a termination for low frequency mixing products. These mixing products are as a result of two or more in-

band signals mixing and producing third order in-band distortion products. The low frequency or difference mixing products are terminated by C3 and C6. For best suppression of third order distortion products based on the CDMA 1.25 MHz signal spacing, C3 and C6 should be 0.1  $\mu\text{F}$  in value. Smaller values of capacitance will not suppress the generation of the 1.25 MHz difference signal and as a result will show up as poorer two tone IP3 results.

### Bias Networks

One of the major advantages of the enhancement mode technology is that it allows the designer to be able to dc ground the source leads and then merely apply a positive voltage on the gate to set the desired amount of quiescent drain current  $I_{d'}$ .

Whereas a depletion mode PHEMT pulls maximum drain current when  $V_{gs} = 0\text{V}$ , an enhancement mode PHEMT pulls only a small amount of leakage current when  $V_{gs} = 0\text{V}$ . Only when  $V_{gs}$  is increased above  $V_{th}$ , the device threshold voltage, will drain current start to flow. At a  $V_{gs}$  of 2.7V and a nominal  $V_{gs}$  of 0.47V, the drain current  $I_{d'}$  will be approximately 10 mA. The data sheet suggests a minimum and maximum  $V_{gs}$  over which the desired amount of drain current will be achieved. It is also important to note that if the gate terminal is left open circuited, the device will pull some amount of drain current due to leakage current creating a voltage differential between the gate and source terminals.

### Passive Biasing

Passive biasing of the ATF-55143 is accomplished by the use of a voltage divider consisting of R1 and R2. The voltage for the divider is derived from the drain voltage which provides a form of voltage feedback through the use of R3 to help keep drain current constant. Resistor R5 (approximately 10 k $\Omega$ ) is added to limit the gate current of enhancement mode devices such as the ATF-55143. This is especially important when the device is driven to  $P_{1dB}$  or  $P_{SAT}$ .

Resistor R3 is calculated based on desired  $V_{ds}$ ,  $I_{ds}$  and available power supply voltage.

$$R3 = \frac{V_{DD} - V_{ds}}{I_{ds} + I_{BB}} \quad (1)$$

$V_{DD}$  is the power supply voltage.

$V_{ds}$  is the device drain to source voltage.

$I_{ds}$  is the desired drain current.

$I_{BB}$  is the current flowing through the R1/R2 resistor voltage divider network.

The values of resistors R1 and R2 are calculated with the following formulas

$$R1 = \frac{V_{gs}}{I_{BB}} \quad (2)$$

$$R2 = \frac{(V_{ds} - V_{gs}) R1}{V_{gs}} \quad (3)$$

### Example Circuit

$$\begin{aligned} V_{DD} &= 3V \\ V_{ds} &= 2.7V \\ I_{ds} &= 10 \text{ mA} \\ V_{gs} &= 0.47V \end{aligned}$$

Choose  $I_{BB}$  to be at least 10X the normal expected gate leakage current.  $I_{BB}$  was conservatively chosen to be 0.5 mA for this example. Using equations (1), (2), and (3) the resistors are calculated as follows

$$\begin{aligned} R1 &= 940\Omega \\ R2 &= 4460\Omega \\ R3 &= 28.6\Omega \end{aligned}$$

### Active Biasing

Active biasing provides a means of keeping the quiescent bias point constant over temperature and constant over lot to lot variations in device dc performance. The advantage of the active biasing of an enhancement mode PHEMT versus a depletion mode PHEMT is that a negative power source is not required. The techniques of active biasing an enhancement mode device are very similar to those used to bias a bipolar junction transistor.

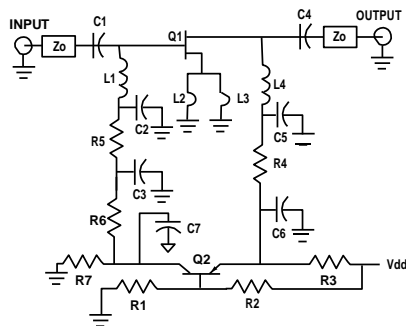


Figure 34. Typical ATF-55143 LNA with Active Biasing.

An active bias scheme is shown in Figure 34. R1 and R2 provide a constant voltage source at the base of a PNP transistor at Q2. The constant voltage at the base of Q2 is raised by 0.7 volts at the emitter. The constant emitter voltage plus the regulated  $V_{DD}$  supply are present across resistor R3. Constant voltage across R3 provides a constant current supply for the drain current. Resistors R1 and R2 are used to set the desired  $V_{ds}$ . The combined

series value of these resistors also sets the amount of extra current consumed by the bias network. The equations that describe the circuit's operation are as follows.

$$V_E = V_{ds} + (I_{ds} \cdot R4) \quad (1)$$

$$R3 = \frac{V_{DD} - V_E}{I_{ds}} \quad (2)$$

$$V_B = V_E - V_{BE} \quad (3)$$

$$V_B = \frac{R1}{R1 + R2} V_{DD} \quad (4)$$

$$V_{DD} = I_{BB} (R1 + R2) \quad (5)$$

Rearranging equation (4) provides the following formula

$$R2 = \frac{R1 (V_{DD} - V_B)}{V_B} \quad (4A)$$

and rearranging equation (5) provides the following formula

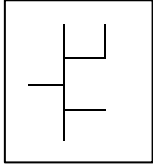
$$R1 = \frac{V_{DD}}{I_{BB} \left(1 + \frac{V_{DD} - V_B}{V_B}\right)} \quad (5A)$$

### Example Circuit

$$\begin{aligned} V_{DD} &= 3V & I_{BB} &= 0.5 \text{ mA} \\ V_{ds} &= 2.7V \\ I_{ds} &= 10 \text{ mA} \\ R4 &= 10\Omega \\ V_{BE} &= 0.7V \end{aligned}$$

Equation (1) calculates the required voltage at the emitter of the PNP transistor based on desired  $V_{ds}$  and  $I_{ds}$  through resistor R4 to be 2.8V. Equation (2) calculates the value of resistor R3 which determines the drain current  $I_{ds}$ . In the example  $R3 = 20\Omega$ . Equation (3) calculates the voltage required at the junction of resistors R1 and R2. This voltage plus the step-up of the base emitter junction determines the regulated  $V_{ds}$ . Equations (4) and (5) are solved simultaneously to determine the value of resistors R1 and R2. In the example  $R1 = 4200\Omega$  and  $R2 = 1800\Omega$ . R7 is chosen to be  $1k\Omega$ . This resistor keeps a small amount of current flowing through Q2 to help maintain bias stability. R6 is chosen to be  $10k\Omega$ . This value of resistance is necessary to limit Q1 gate current in the presence of high RF drive levels (especially when Q1 is driven to the  $P_{1dB}$  gain compression point). C7 provides a low frequency bypass to keep noise from Q2 effecting the operation of Q1. C7 is typically  $0.1 \mu F$ .

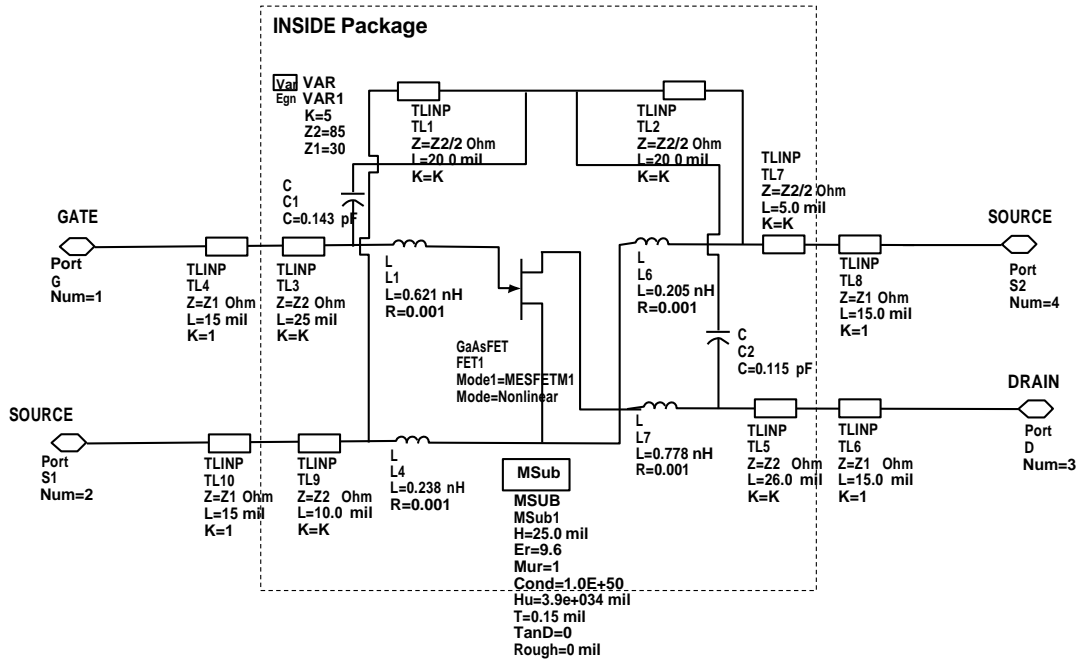
ATF-55143 Die Model



Advanced\_Curtice2\_Model

MESFETM1  
 NFET=yes      Rf=  
 PFET=no      Gscap=2      Crf=0.1 F      N=  
 Vto=0.3      Cgs=0.6193 pF      Gsfwd=  
 Beta=0.444      Cgd=0.1435 pF      Gsrev=      Fnc=1 MHz  
 Lambda=72e-3      Gdcap=2      Gdfwd=      R=0.08  
 Alpha=13      Fc=0.65      Gdrev=      P=0.2  
 Tau=  
 Tnom=16.85      Rgd=0.5 Ohm      R1=  
 Idstc=  
 Ucrit=-0.72      Rd=2.025 Ohm      R2=  
 Vgexp=1.91      Rg=1.7 Ohm      Vbi=0.95  
 Gamds=1e-4      Rs=0.675 Ohm      Vbr=  
 Vtotc=  
 Betatc=  
 Rgs=0.5 Ohm      Ld=  
                  Lg=0.094 nH      Vjr=  
                  Ls=  
                  Cds=0.100 pF      Is=  
                  Rc=390 Ohm      Ir=  
                  Eg=  
                  Xti=  
                  AllParams=  
                  wVgfd=  
                  wBvgs=  
                  wBvgd=  
                  wBvds=  
                  wldsmx=  
                  wPmax=  
                  C=0.1

ATF-55143 ADS Package Model



Designing with S and Noise Parameters and the Non-Linear Model

The non-linear model describing the ATF-55143 includes both the die and associated package model. The package model includes the effect of the pins but does not include the effect of the additional source inductance associated with grounding the source leads through the printed circuit board. The device S and Noise Parameters do include the effect of 0.020 inch thickness printed circuit board vias. When comparing simulation results between the measured S parameters and the simulated non-linear model, be sure to include the effect of the printed circuit board to get an accurate comparison. This is shown schematically in Figure 35.

For Further Information

The information presented here is an introduction to the use of the ATF-55143 enhancement mode PHEMT. More detailed application circuit information is available from Avago Technologies. Consult the web page or your local Avago Technologies sales representative.

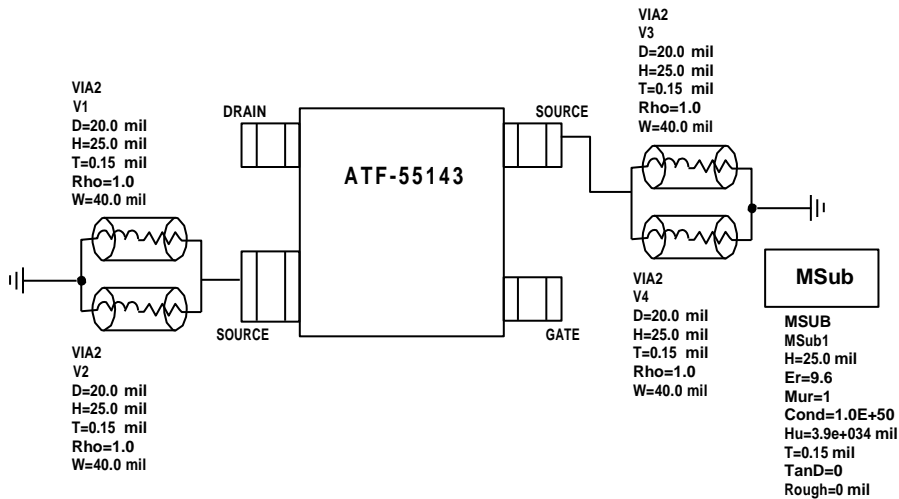


Figure 35. Adding Vias to the ATF-55143 Non-Linear Model for Comparison to Measured S and Noise Parameters.

### Noise Parameter Applications Information

$F_{min}$  values at 2 GHz and higher are based on measurements while the  $F_{min}$  below 2 GHz have been extrapolated. The  $F_{min}$  values are based on a set of 16 noise figure measurements made at 16 different impedances using an ATN NP5 test system. From these measurements, a true  $F_{min}$  is calculated.  $F_{min}$  represents the true minimum noise figure of the device when the device is presented with an impedance matching network that transforms the source impedance, typically  $50\Omega$ , to an impedance represented by the reflection coefficient  $\Gamma_o$ . The designer must design a matching network that will present  $\Gamma_o$  to the device with minimal associated circuit losses. The noise figure of the completed amplifier is equal to the noise figure of the device plus the losses of the matching network preceding the device. The noise figure of the device is equal to  $F_{min}$  only when the device is presented with  $\Gamma_o$ . If the reflection coefficient of the matching network is other than  $\Gamma_o$ , then the noise figure of the device will be greater than  $F_{min}$  based on the following equation.

$$NF = F_{min} + \frac{4 R_n}{Z_o} \frac{|\Gamma_s - \Gamma_o|^2}{(1 + |\Gamma_o|^2)(1 - |\Gamma_s|^2)}$$

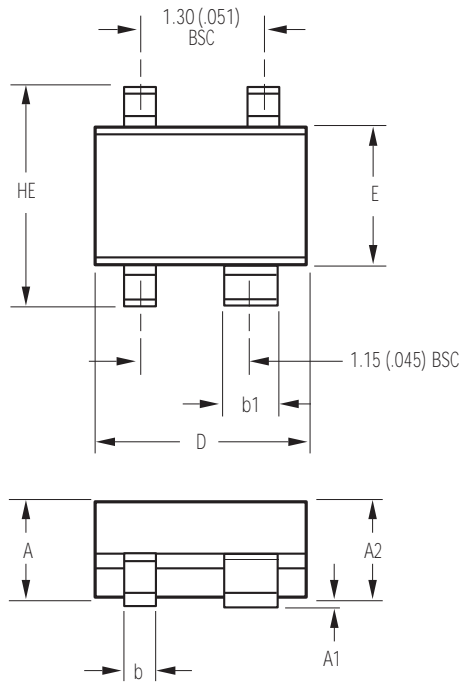
Where  $R_n/Z_o$  is the normalized noise resistance,  $\Gamma_o$  is the optimum reflection coefficient required to produce  $F_{min}$  and  $\Gamma_s$  is the reflection coefficient of the source impedance actually presented to the device. The losses of the matching networks are non-zero and they will also add to the noise figure of the device creating a higher amplifier noise figure. The losses of the matching networks are related to the Q of the components and associated printed circuit board loss.  $\Gamma_o$  is typically fairly low at higher frequencies and increases as frequency is lowered. Larger gate width devices will typically have a lower  $\Gamma_o$  as compared to narrower gate width devices.

Typically for FETs, the higher  $\Gamma_o$  usually infers that an impedance much higher than  $50\Omega$  is required for the device to produce  $F_{min}$ . At VHF frequencies and even lower L Band frequencies, the required impedance can be in the vicinity of several thousand ohms. Matching to such a high impedance requires very hi-Q components in order to minimize circuit losses. As an example at 900 MHz, when airwound coils ( $Q > 100$ ) are used for matching networks, the loss can still be up to 0.25 dB which will add directly to the noise figure of the device. Using multilayer molded inductors with Qs in the 30 to 50 range results in additional loss over the airwound coil. Losses as high as 0.5 dB or greater add to the typical 0.15 dB  $F_{min}$  of the device creating an amplifier noise figure of nearly 0.65 dB. A discussion concerning calculated and measured circuit losses and their effect on amplifier noise figure is covered in Avago Technologies Application 1085.

Ordering Information

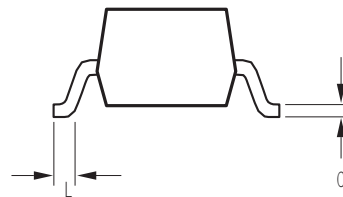
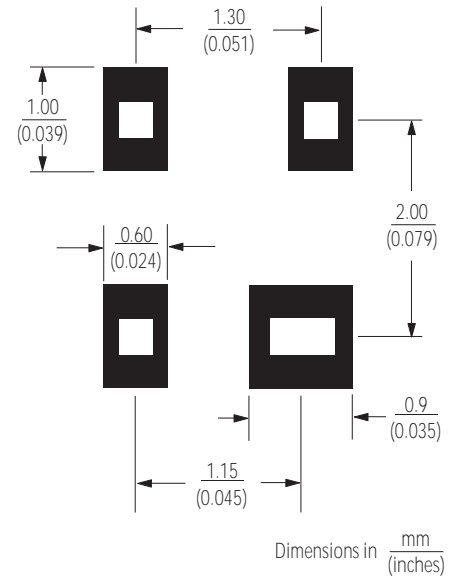
Part Number	No. of Devices	Container
ATF-55143-TR1G	3000	7" Reel
ATF-55143-TR2G	10000	13" Reel
ATF-55143-BLKG	100	antistatic bag

Package Dimensions Outline 43  
(SOT-343/SC70 lead)



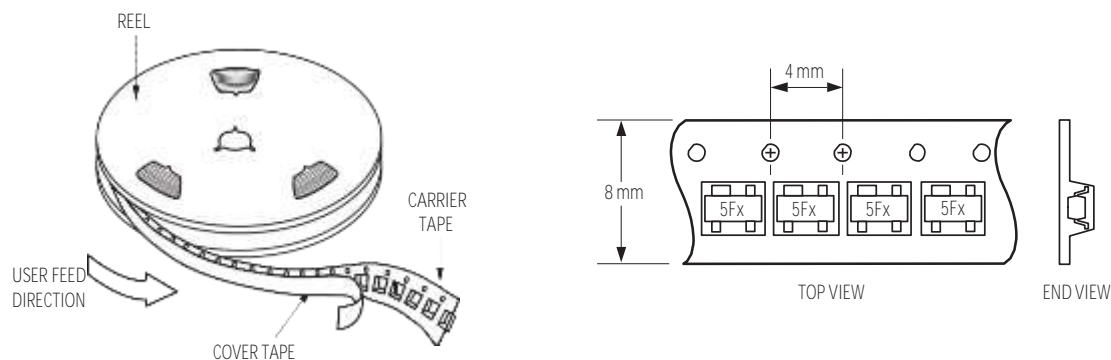
SYMBOL	DIMENSIONS (mm)	
	MIN.	MAX.
E	1.15	1.35
D	1.85	2.25
HE	1.80	2.40
A	0.80	1.10
A2	0.80	1.00
A1	0.00	0.10
b	0.15	0.40
b1	0.55	0.70
c	0.10	0.20
L	0.10	0.46

Recommended PCB Pad Layout for  
Avago's SC70 4L/SOT-343 Products

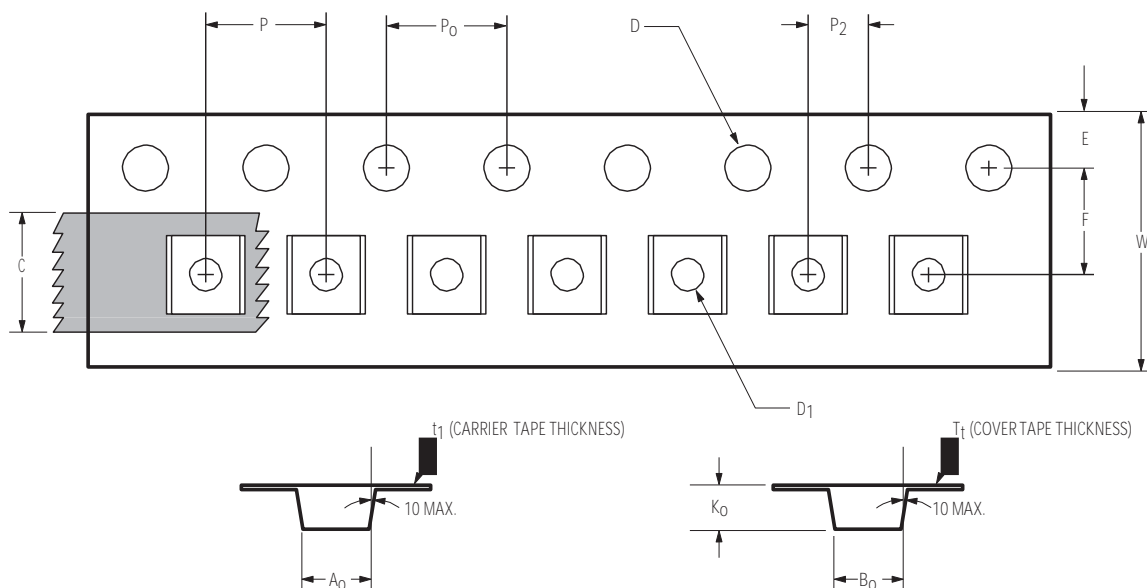


- NOTES:
1. All dimensions are in mm.
  2. Dimensions are inclusive of plating.
  3. Dimensions are exclusive of mold flash & metal burr.
  4. All specifications comply to EIAJ SC70.
  5. Die is facing up for mold and facing down for trim/form, ie: reverse trim/form.
  6. Package surface to be mirror finish.

## Device Orientation



## Tape Dimensions For Outline 4T



DESCRIPTION		SYMBOL	SIZE (mm)	SIZE (INCHES)
CAVITY	LENGTH	$A_0$	$2.40 \pm 0.10$	$0.094 \pm 0.004$
	WIDTH	$B_0$	$2.40 \pm 0.10$	$0.094 \pm 0.004$
	DEPTH	$K_0$	$1.20 \pm 0.10$	$0.047 \pm 0.004$
	PITCH	$P$	$4.00 \pm 0.10$	$0.157 \pm 0.004$
	BOTTOM HOLE DIAMETER	$D_1$	$1.00 + 0.25$	$0.039 + 0.010$
PERFORATION	DIAMETER	$D$	$1.55 \pm 0.10$	$0.061 + 0.002$
	PITCH POSITION	$P_0$	$4.00 \pm 0.10$	$0.157 \pm 0.004$
	POSITION	$E$	$1.75 \pm 0.10$	$0.069 \pm 0.004$
CARRIER TAPE	WIDTH	$W$	$8.00 + 0.30 - 0.10$	$0.315 + 0.012$
	THICKNESS	$t_1$	$0.254 \pm 0.02$	$0.0100 \pm 0.0008$
COVER TAPE	WIDTH	$C T_t$	$5.40 \pm 0.10$	$0.205 + 0.004$
	TAPE THICKNESS		$0.062 \pm 0.001$	$0.0025 \pm 0.0004$
DISTANCE	CAVITY TO PERFORATION (WIDTH DIRECTION)	$F$	$3.50 \pm 0.05$	$0.138 \pm 0.002$
	CAVITY TO PERFORATION (LENGTH DIRECTION)	$P_2$	$2.00 \pm 0.05$	$0.079 \pm 0.002$

For product information and a complete list of distributors, please go to our web site: [www.avagotech.com](http://www.avagotech.com)

Avago, Avago Technologies, and the A logo are trademarks of Avago Technologies in the United States and other countries. Data subject to change. Copyright © 2005-2012 Avago Technologies. All rights reserved. Obsoletes 5989-3750EN AV02-0923EN - June 8, 2012

**AVAGO**  
TECHNOLOGIES

**RF BAY, Inc.**

www.rfbayinc.com

**LNA-2450****LNA Series****2400 – 2500MHz Low Noise Amplifier****Features**

- Frequency Range: 2400-2500MHz
- Gain: 16dB
- P<sub>1dB</sub>: +14dBm
- IP3: +26dBm
- Noise Figure: 1.5dB
- DC Power: 6 - 24V
- SMA Connector

Performance measured @ 2450MHz

**Description**

LNA-2450 is a 1.5dB Noise Figure Low Noise Amplifier operates in 2.4GHz ISM frequency band from 2400 to 2500MHz.

**Picture****Electrical Specifications @ +25 °C**

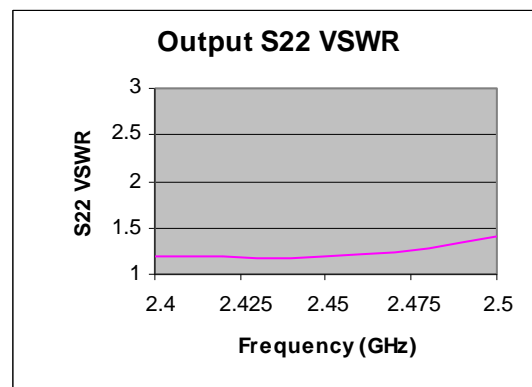
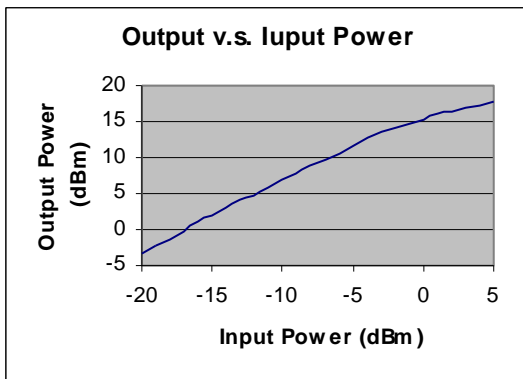
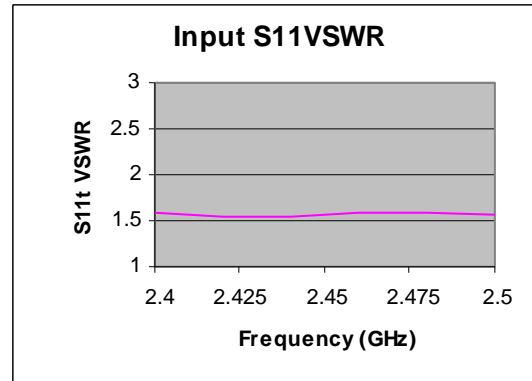
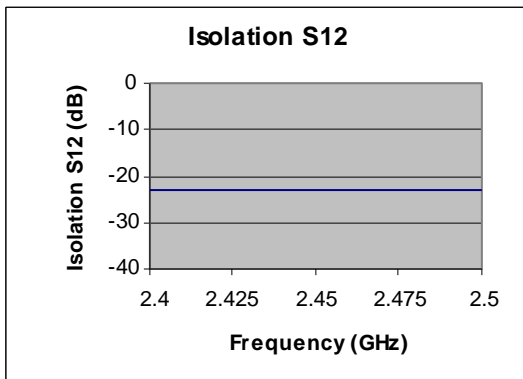
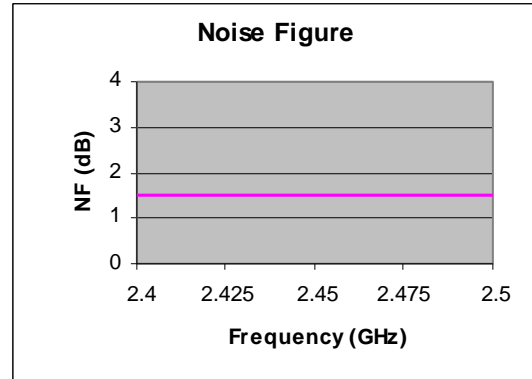
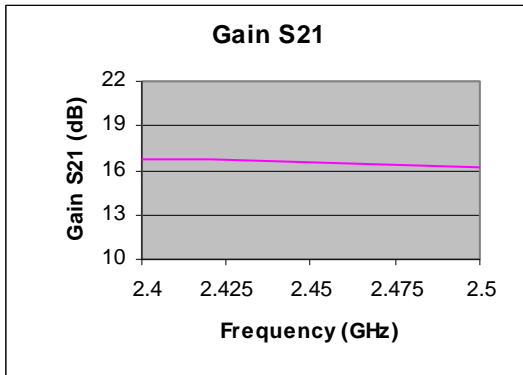
Parameter	Unit	Minimum	Typical	Maximum
Frequency Range	MHz	2400		2500
Gain f = 2400MHz	dB		16	
f = 2450MHz	dB	15	16	
f = 2500MHz	dB		16	
P <sub>1dB</sub> f = 2450MHz	dBm		+14	
IP3 f= 2450MHz	dBm		+26	
Noise Figure	dB		1.5	1.7
Reverse Isolation	dB		-23	
VSWR f = 2450MHz				
Input VSWR			1.6:1	
Output VSWR			1.3:1	
DC Power Supply	V	6	12	24
Supply Current	mA		25	



**LNA Series**

**2400 – 2500MHz Low Noise Amplifier**

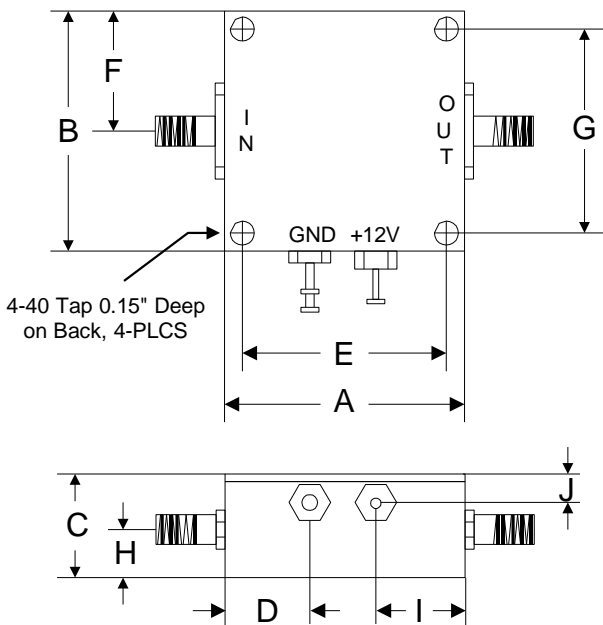
**Typical Performance @ +25 °C**



**Absolute Maximum Ratings**

Parameter	Absolute Maximum
RF Input Power	+15dBm
Supply Voltage	+25V
Operating Temperature	-40 °C to +85 °C
Storage Temperature	-55 °C to +125 °C

**Outline**



	A	B	C	D	E	F	G	H	I	J
<b>Inch</b>	1.250	1.250	0.563	0.450	1.000	0.625	1.000	0.250	0.500	0.187
<b>mm</b>	31.75	31.75	14.29	11.43	25.40	15.88	25.40	6.35	12.70	4.76

## Lampiran 6: Tabel VSWR dan Return Loss

# VSWR, Return Loss and Transmission Loss vs. Transmitted Power



VSWR	Return Loss (dB)	Trans. Loss (dB)	Volt. Refl. Coeff	Power Trans (%)	Power Refl (%)	VSWR	Return Loss (dB)	Trans. Loss (dB)	Volt. Refl. Coeff	Power Trans (%)	Power Refl (%)
1.00	—	.000	.00	100.0	.0	1.64	12.3	.263	.24	94.1	5.9
1.01	46.1	.000	.00	100.0	.0	1.66	12.1	.276	.25	93.8	6.2
1.02	40.1	.000	.01	100.0	.0	1.68	11.9	.289	.25	93.6	6.4
1.03	36.6	.001	.01	100.0	.0	1.70	11.7	.302	.26	93.3	6.7
1.04	34.2	.002	.02	100.0	.0	1.72	11.5	.315	.26	93.0	7.0
1.05	32.3	.003	.02	99.9	.1	1.74	11.4	.329	.27	92.7	7.3
1.06	30.7	.004	.03	99.9	.1	1.76	11.2	.342	.28	92.4	7.6
1.07	29.4	.005	.03	99.9	.1	1.78	11.0	.356	.28	92.1	7.9
1.08	28.3	.006	.04	99.9	.1	1.80	10.9	.370	.29	91.8	8.2
1.09	27.3	.008	.04	99.8	.2	1.82	10.7	.384	.29	91.5	8.5
1.10	26.4	.010	.05	99.8	.2	1.84	10.6	.398	.30	91.3	8.7
1.11	25.7	.012	.05	99.7	.3	1.86	10.4	.412	.30	91.0	9.0
1.12	24.9	.014	.06	99.7	.3	1.88	10.3	.426	.31	90.7	9.3
1.13	24.3	.016	.06	99.6	.4	1.90	10.2	.440	.31	90.4	9.6
1.14	23.7	.019	.07	99.6	.4	1.92	10.0	.454	.32	90.1	9.9
1.15	23.1	.021	.07	99.5	.5	1.94	9.9	.468	.32	89.8	10.2
1.16	22.6	.024	.07	99.5	.5	1.96	9.8	.483	.32	89.5	10.5
1.17	22.1	.027	.08	99.4	.6	1.98	9.7	.497	.33	89.2	10.8
1.18	21.7	.030	.08	99.3	.7	2.00	9.5	.512	.33	88.9	11.1
1.19	21.2	.033	.09	99.2	.8	2.50	7.4	.881	.43	81.6	18.4
1.20	20.8	.036	.09	99.2	.8	3.00	6.0	1.249	.50	75.0	25.0
1.21	20.4	.039	.10	99.1	.9	3.50	5.1	1.603	.56	69.1	30.9
1.22	20.1	.043	.10	99.0	1.0	4.00	4.4	1.938	.60	64.0	36.0
1.23	19.7	.046	.10	98.9	1.1	4.50	3.9	2.255	.64	59.5	40.5
1.24	19.4	.050	.11	98.9	1.1	5.00	3.5	2.553	.67	55.6	44.4
1.25	19.1	.054	.11	98.8	1.2	5.50	3.2	2.834	.69	52.1	47.9
1.26	18.8	.058	.12	98.7	1.3	6.00	2.9	3.100	.71	49.0	51.0
1.27	18.5	.062	.12	98.6	1.4	6.50	2.7	3.351	.73	46.2	53.8
1.28	18.2	.066	.12	98.5	1.5	7.00	2.5	3.590	.75	43.7	56.2
1.29	17.9	.070	.13	98.4	1.6	7.50	2.3	3.817	.76	41.5	58.5
1.30	17.7	.075	.13	98.3	1.7	8.00	2.2	4.033	.78	39.5	60.5
1.32	17.2	.083	.14	98.1	1.9	8.50	2.1	4.240	.79	37.7	62.3
1.34	16.8	.093	.15	97.9	2.1	9.00	1.9	4.437	.80	36.0	64.0
1.36	16.3	.102	.15	97.7	2.3	9.50	1.8	4.626	.81	34.5	65.5
1.38	15.9	.112	.16	97.5	2.5	10.00	1.7	4.807	.82	33.1	66.9
1.40	15.8	.122	.17	97.2	2.8	11.00	1.6	5.149	.83	30.6	69.4
1.42	15.2	.133	.17	97.0	3.0	12.00	1.5	5.466	.85	28.4	71.6
1.44	14.9	.144	.18	96.7	3.3	13.00	1.3	5.762	.86	26.5	73.5
1.46	14.6	.155	.19	96.5	3.5	14.00	1.2	6.040	.87	24.9	75.1
1.48	14.3	.166	.19	96.3	3.7	15.00	1.2	6.301	.88	23.4	76.6
1.50	14.0	.177	.20	96.0	4.0	16.00	1.1	6.547	.88	22.1	77.9
1.52	13.7	.189	.21	95.7	4.3	17.00	1.0	6.780	.89	21.0	79.0
1.54	13.4	.201	.21	95.5	4.5	18.00	1.0	7.002	.89	19.9	80.1
1.56	13.2	.213	.22	95.2	4.8	19.00	.9	7.212	.90	19.0	81.0
1.58	13.0	.225	.22	94.9	5.1	20.00	.9	7.413	.90	18.1	81.9
1.60	12.7	.238	.23	94.7	5.3	25.00	.7	8.299	.92	14.8	85.2
1.62	12.5	.250	.24	94.4	5.6	30.00	.6	9.035	.94	12.5	87.5

Lampiran 7 : Data Pengukuran  $S_{11}$  ( Input Return Loss)

!freq,S11:LogMag

2.000000000e+009,-5.871567e+000	2.250000000e+009,-4.629737e+000
2.005000000e+009,-5.837110e+000	2.255000000e+009,-4.610558e+000
2.010000000e+009,-5.802029e+000	2.260000000e+009,-4.599333e+000
2.015000000e+009,-5.759349e+000	2.265000000e+009,-4.577244e+000
2.020000000e+009,-5.721868e+000	2.270000000e+009,-4.557177e+000
2.025000000e+009,-5.699737e+000	2.275000000e+009,-4.545572e+000
2.030000000e+009,-5.683421e+000	2.280000000e+009,-4.520096e+000
2.035000000e+009,-5.667580e+000	2.285000000e+009,-4.506968e+000
2.040000000e+009,-5.650544e+000	2.290000000e+009,-4.498938e+000
2.045000000e+009,-5.626698e+000	2.295000000e+009,-4.479433e+000
2.050000000e+009,-5.631456e+000	2.300000000e+009,-4.452531e+000
2.055000000e+009,-5.589384e+000	2.305000000e+009,-4.446154e+000
2.060000000e+009,-5.555616e+000	2.310000000e+009,-4.395195e+000
2.065000000e+009,-5.508720e+000	2.315000000e+009,-4.388461e+000
2.070000000e+009,-5.467843e+000	2.320000000e+009,-4.388119e+000
2.075000000e+009,-5.451138e+000	2.325000000e+009,-4.372707e+000
2.080000000e+009,-5.427812e+000	2.330000000e+009,-4.369597e+000
2.085000000e+009,-5.399817e+000	2.335000000e+009,-4.347541e+000
2.090000000e+009,-5.386569e+000	2.340000000e+009,-4.341023e+000
2.095000000e+009,-5.364646e+000	2.345000000e+009,-4.328594e+000
2.100000000e+009,-5.337971e+000	2.350000000e+009,-4.320753e+000
2.105000000e+009,-5.309562e+000	2.355000000e+009,-4.291285e+000
2.110000000e+009,-5.272532e+000	2.360000000e+009,-4.292646e+000
2.115000000e+009,-5.236648e+000	2.365000000e+009,-4.283731e+000
2.120000000e+009,-5.195419e+000	2.370000000e+009,-4.275250e+000
2.125000000e+009,-5.142135e+000	2.375000000e+009,-4.270532e+000
2.130000000e+009,-5.125249e+000	2.380000000e+009,-4.252211e+000
2.135000000e+009,-5.083074e+000	2.385000000e+009,-4.228322e+000
2.140000000e+009,-5.053195e+000	2.390000000e+009,-4.226018e+000
2.145000000e+009,-5.035506e+000	2.395000000e+009,-4.234135e+000
2.150000000e+009,-4.986335e+000	2.400000000e+009,-4.209379e+000
2.155000000e+009,-4.980553e+000	2.405000000e+009,-4.209682e+000
2.160000000e+009,-4.965317e+000	2.410000000e+009,-4.191428e+000
2.165000000e+009,-4.920907e+000	2.415000000e+009,-4.202869e+000
2.170000000e+009,-4.897379e+000	2.420000000e+009,-4.196364e+000
2.175000000e+009,-4.866260e+000	2.425000000e+009,-4.183392e+000
2.180000000e+009,-4.841466e+000	2.430000000e+009,-4.166617e+000
2.185000000e+009,-4.821658e+000	2.435000000e+009,-4.165957e+000
2.190000000e+009,-4.804630e+000	2.440000000e+009,-4.149113e+000
2.195000000e+009,-4.783820e+000	2.445000000e+009,-4.143988e+000
2.200000000e+009,-4.776479e+000	2.450000000e+009,-4.117674e+000
2.205000000e+009,-4.750309e+000	2.455000000e+009,-4.148042e+000
2.210000000e+009,-4.751201e+000	2.460000000e+009,-4.119974e+000
2.215000000e+009,-4.728921e+000	2.465000000e+009,-4.118765e+000
2.220000000e+009,-4.702367e+000	2.470000000e+009,-4.106879e+000
2.225000000e+009,-4.680296e+000	2.475000000e+009,-4.090168e+000
2.230000000e+009,-4.673523e+000	2.480000000e+009,-4.077425e+000
2.235000000e+009,-4.654765e+000	2.485000000e+009,-4.062290e+000
2.240000000e+009,-4.641683e+000	2.490000000e+009,-4.051096e+000
2.245000000e+009,-4.639331e+000	2.495000000e+009,-4.030502e+000

2.500000000e+009,-4.035984e+000	2.755000000e+009,-3.601387e+000
2.505000000e+009,-4.013595e+000	2.760000000e+009,-3.613424e+000
2.510000000e+009,-3.992660e+000	2.765000000e+009,-3.583123e+000
2.515000000e+009,-3.991041e+000	2.770000000e+009,-3.597092e+000
2.520000000e+009,-3.987072e+000	2.775000000e+009,-3.611371e+000
2.525000000e+009,-3.975925e+000	2.780000000e+009,-3.587097e+000
2.530000000e+009,-3.953645e+000	2.785000000e+009,-3.606427e+000
2.535000000e+009,-3.929221e+000	2.790000000e+009,-3.594519e+000
2.540000000e+009,-3.930704e+000	2.795000000e+009,-3.610305e+000
2.545000000e+009,-3.921118e+000	2.800000000e+009,-3.612347e+000
2.550000000e+009,-3.891653e+000	2.805000000e+009,-3.617452e+000
2.555000000e+009,-3.885386e+000	2.810000000e+009,-3.625417e+000
2.560000000e+009,-3.918439e+000	2.815000000e+009,-3.616865e+000
2.565000000e+009,-3.882233e+000	2.820000000e+009,-3.598582e+000
2.570000000e+009,-3.896515e+000	2.825000000e+009,-3.592233e+000
2.575000000e+009,-3.902723e+000	2.830000000e+009,-3.588520e+000
2.580000000e+009,-3.892333e+000	2.835000000e+009,-3.563279e+000
2.585000000e+009,-3.910796e+000	2.840000000e+009,-3.552469e+000
2.590000000e+009,-3.902864e+000	2.845000000e+009,-3.548592e+000
2.595000000e+009,-3.894950e+000	2.850000000e+009,-3.530501e+000
2.600000000e+009,-3.892838e+000	2.855000000e+009,-3.528925e+000
2.605000000e+009,-3.868575e+000	2.860000000e+009,-3.506939e+000
2.610000000e+009,-3.862736e+000	2.865000000e+009,-3.492896e+000
2.615000000e+009,-3.846789e+000	2.870000000e+009,-3.490692e+000
2.620000000e+009,-3.829436e+000	2.875000000e+009,-3.475348e+000
2.625000000e+009,-3.796135e+000	2.880000000e+009,-3.476972e+000
2.630000000e+009,-3.777721e+000	2.885000000e+009,-3.462557e+000
2.635000000e+009,-3.783936e+000	2.890000000e+009,-3.451851e+000
2.640000000e+009,-3.761662e+000	2.895000000e+009,-3.446814e+000
2.645000000e+009,-3.735502e+000	2.900000000e+009,-3.417221e+000
2.650000000e+009,-3.725301e+000	2.905000000e+009,-3.429921e+000
2.655000000e+009,-3.717127e+000	2.910000000e+009,-3.413168e+000
2.660000000e+009,-3.693404e+000	2.915000000e+009,-3.433720e+000
2.665000000e+009,-3.666056e+000	2.920000000e+009,-3.400380e+000
2.670000000e+009,-3.670155e+000	2.925000000e+009,-3.394835e+000
2.675000000e+009,-3.664232e+000	2.930000000e+009,-3.405809e+000
2.680000000e+009,-3.670678e+000	2.935000000e+009,-3.401122e+000
2.685000000e+009,-3.650851e+000	2.940000000e+009,-3.404705e+000
2.690000000e+009,-3.656770e+000	2.945000000e+009,-3.411215e+000
2.695000000e+009,-3.633512e+000	2.950000000e+009,-3.400704e+000
2.700000000e+009,-3.605785e+000	2.955000000e+009,-3.396463e+000
2.705000000e+009,-3.627636e+000	2.960000000e+009,-3.413146e+000
2.710000000e+009,-3.616576e+000	2.965000000e+009,-3.400599e+000
2.715000000e+009,-3.617844e+000	2.970000000e+009,-3.403514e+000
2.720000000e+009,-3.632100e+000	2.975000000e+009,-3.410154e+000
2.725000000e+009,-3.602950e+000	2.980000000e+009,-3.402546e+000
2.730000000e+009,-3.588061e+000	2.985000000e+009,-3.420089e+000
2.735000000e+009,-3.602823e+000	2.990000000e+009,-3.412571e+000
2.740000000e+009,-3.607814e+000	2.995000000e+009,-3.412724e+000
2.745000000e+009,-3.594187e+000	3.000000000e+009,-3.405412e+000
2.750000000e+009,-3.589824e+000	

## Lampiran 8 : Data Pengukuran VSWR Input

!freq,S11:SWR

2.000000000e+009,+3.070443e+000	2.250000000e+009,+3.840636e+000
2.005000000e+009,+3.087262e+000	2.255000000e+009,+3.855882e+000
2.010000000e+009,+3.104598e+000	2.260000000e+009,+3.864865e+000
2.015000000e+009,+3.125985e+000	2.265000000e+009,+3.882674e+000
2.020000000e+009,+3.145040e+000	2.270000000e+009,+3.899006e+000
2.025000000e+009,+3.156412e+000	2.275000000e+009,+3.908518e+000
2.030000000e+009,+3.164855e+000	2.280000000e+009,+3.929576e+000
2.035000000e+009,+3.173101e+000	2.285000000e+009,+3.940522e+000
2.040000000e+009,+3.182022e+000	2.290000000e+009,+3.947249e+000
2.045000000e+009,+3.194603e+000	2.295000000e+009,+3.963694e+000
2.050000000e+009,+3.192084e+000	2.300000000e+009,+3.986616e+000
2.055000000e+009,+3.214513e+000	2.305000000e+009,+3.992091e+000
2.060000000e+009,+3.232769e+000	2.310000000e+009,+4.036426e+000
2.065000000e+009,+3.258506e+000	2.315000000e+009,+4.042363e+000
2.070000000e+009,+3.281312e+000	2.320000000e+009,+4.042665e+000
2.075000000e+009,+3.290734e+000	2.325000000e+009,+4.056327e+000
2.080000000e+009,+3.303991e+000	2.330000000e+009,+4.059095e+000
2.085000000e+009,+3.320057e+000	2.335000000e+009,+4.078846e+000
2.090000000e+009,+3.327719e+000	2.340000000e+009,+4.084723e+000
2.095000000e+009,+3.340486e+000	2.345000000e+009,+4.095978e+000
2.100000000e+009,+3.356166e+000	2.350000000e+009,+4.103112e+000
2.105000000e+009,+3.373043e+000	2.355000000e+009,+4.130163e+000
2.110000000e+009,+3.395324e+000	2.360000000e+009,+4.128905e+000
2.115000000e+009,+3.417226e+000	2.365000000e+009,+4.137157e+000
2.120000000e+009,+3.442774e+000	2.370000000e+009,+4.145041e+000
2.125000000e+009,+3.476418e+000	2.375000000e+009,+4.149441e+000
2.130000000e+009,+3.487229e+000	2.380000000e+009,+4.166620e+000
2.135000000e+009,+3.514556e+000	2.385000000e+009,+4.189249e+000
2.140000000e+009,+3.534200e+000	2.390000000e+009,+4.191445e+000
2.145000000e+009,+3.545943e+000	2.395000000e+009,+4.183719e+000
2.150000000e+009,+3.579035e+000	2.400000000e+009,+4.207378e+000
2.155000000e+009,+3.582970e+000	2.405000000e+009,+4.207087e+000
2.160000000e+009,+3.593385e+000	2.410000000e+009,+4.224712e+000
2.165000000e+009,+3.624121e+000	2.415000000e+009,+4.213647e+000
2.170000000e+009,+3.640636e+000	2.420000000e+009,+4.219931e+000
2.175000000e+009,+3.662732e+000	2.425000000e+009,+4.232522e+000
2.180000000e+009,+3.680545e+000	2.430000000e+009,+4.248922e+000
2.185000000e+009,+3.694911e+000	2.435000000e+009,+4.249569e+000
2.190000000e+009,+3.707359e+000	2.440000000e+009,+4.266179e+000
2.195000000e+009,+3.722694e+000	2.445000000e+009,+4.271259e+000
2.200000000e+009,+3.728136e+000	2.450000000e+009,+4.297550e+000
2.205000000e+009,+3.747678e+000	2.455000000e+009,+4.267239e+000
2.210000000e+009,+3.747008e+000	2.460000000e+009,+4.295238e+000
2.215000000e+009,+3.763813e+000	2.465000000e+009,+4.296452e+000
2.220000000e+009,+3.784055e+000	2.470000000e+009,+4.308434e+000
2.225000000e+009,+3.801059e+000	2.475000000e+009,+4.325399e+000
2.230000000e+009,+3.806309e+000	2.480000000e+009,+4.338430e+000
2.235000000e+009,+3.820934e+000	2.485000000e+009,+4.354016e+000
2.240000000e+009,+3.831205e+000	2.490000000e+009,+4.365620e+000
2.245000000e+009,+3.833058e+000	2.495000000e+009,+4.387140e+000

2.500000000e+009,+4.381390e+000	2.755000000e+009,+4.892543e+000
2.505000000e+009,+4.404975e+000	2.760000000e+009,+4.876703e+000
2.510000000e+009,+4.427273e+000	2.765000000e+009,+4.916783e+000
2.515000000e+009,+4.429007e+000	2.770000000e+009,+4.898221e+000
2.520000000e+009,+4.433265e+000	2.775000000e+009,+4.879398e+000
2.525000000e+009,+4.445268e+000	2.780000000e+009,+4.911487e+000
2.530000000e+009,+4.469467e+000	2.785000000e+009,+4.885897e+000
2.535000000e+009,+4.496315e+000	2.790000000e+009,+4.901628e+000
2.540000000e+009,+4.494675e+000	2.795000000e+009,+4.880797e+000
2.545000000e+009,+4.505298e+000	2.800000000e+009,+4.878116e+000
2.550000000e+009,+4.538281e+000	2.805000000e+009,+4.871428e+000
2.555000000e+009,+4.545362e+000	2.810000000e+009,+4.861028e+000
2.560000000e+009,+4.508276e+000	2.815000000e+009,+4.872195e+000
2.565000000e+009,+4.548934e+000	2.820000000e+009,+4.896250e+000
2.570000000e+009,+4.532804e+000	2.825000000e+009,+4.904661e+000
2.575000000e+009,+4.525830e+000	2.830000000e+009,+4.909594e+000
2.580000000e+009,+4.537515e+000	2.835000000e+009,+4.943404e+000
2.585000000e+009,+4.516795e+000	2.840000000e+009,+4.958034e+000
2.590000000e+009,+4.525671e+000	2.845000000e+009,+4.963303e+000
2.595000000e+009,+4.534565e+000	2.850000000e+009,+4.988044e+000
2.600000000e+009,+4.536945e+000	2.855000000e+009,+4.990211e+000
2.605000000e+009,+4.564472e+000	2.860000000e+009,+5.020655e+000
2.610000000e+009,+4.571149e+000	2.865000000e+009,+5.040302e+000
2.615000000e+009,+4.589489e+000	2.870000000e+009,+5.043401e+000
2.620000000e+009,+4.609624e+000	2.875000000e+009,+5.065082e+000
2.625000000e+009,+4.648786e+000	2.880000000e+009,+5.062778e+000
2.630000000e+009,+4.670742e+000	2.885000000e+009,+5.083302e+000
2.635000000e+009,+4.663307e+000	2.890000000e+009,+5.098659e+000
2.640000000e+009,+4.690068e+000	2.895000000e+009,+5.105918e+000
2.645000000e+009,+4.721911e+000	2.900000000e+009,+5.149001e+000
2.650000000e+009,+4.734452e+000	2.905000000e+009,+5.130418e+000
2.655000000e+009,+4.744551e+000	2.910000000e+009,+5.154959e+000
2.660000000e+009,+4.774118e+000	2.915000000e+009,+5.124888e+000
2.665000000e+009,+4.808685e+000	2.920000000e+009,+5.173857e+000
2.670000000e+009,+4.803470e+000	2.925000000e+009,+5.182096e+000
2.675000000e+009,+4.811008e+000	2.930000000e+009,+5.165816e+000
2.680000000e+009,+4.802806e+000	2.935000000e+009,+5.172757e+000
2.685000000e+009,+4.828130e+000	2.940000000e+009,+5.167449e+000
2.690000000e+009,+4.820541e+000	2.945000000e+009,+5.157837e+000
2.695000000e+009,+4.850506e+000	2.950000000e+009,+5.173376e+000
2.700000000e+009,+4.886743e+000	2.955000000e+009,+5.179675e+000
2.705000000e+009,+4.858139e+000	2.960000000e+009,+5.154992e+000
2.710000000e+009,+4.872573e+000	2.965000000e+009,+5.173532e+000
2.715000000e+009,+4.870914e+000	2.970000000e+009,+5.169212e+000
2.720000000e+009,+4.852339e+000	2.975000000e+009,+5.159401e+000
2.725000000e+009,+4.890480e+000	2.980000000e+009,+5.170646e+000
2.730000000e+009,+4.910203e+000	2.985000000e+009,+5.144792e+000
2.735000000e+009,+4.890647e+000	2.990000000e+009,+5.155838e+000
2.740000000e+009,+4.884072e+000	2.995000000e+009,+5.155612e+000
2.745000000e+009,+4.902068e+000	3.000000000e+009,+5.166404e+000
2.750000000e+009,+4.907860e+000	

Lampiran 9: Data Pengukuran  $S_{22}$  ( Output Return Loss)

!freq,S11:LogMag

2.000000000e+009,-2.465867e+001	2.250000000e+009,-2.364077e+001
2.005000000e+009,-2.513387e+001	2.255000000e+009,-2.364868e+001
2.010000000e+009,-2.561977e+001	2.260000000e+009,-2.364754e+001
2.015000000e+009,-2.609950e+001	2.265000000e+009,-2.362823e+001
2.020000000e+009,-2.652222e+001	2.270000000e+009,-2.362687e+001
2.025000000e+009,-2.691482e+001	2.275000000e+009,-2.360044e+001
2.030000000e+009,-2.725374e+001	2.280000000e+009,-2.354639e+001
2.035000000e+009,-2.744901e+001	2.285000000e+009,-2.345336e+001
2.040000000e+009,-2.750856e+001	2.290000000e+009,-2.327515e+001
2.045000000e+009,-2.756754e+001	2.295000000e+009,-2.304449e+001
2.050000000e+009,-2.752932e+001	2.300000000e+009,-2.272148e+001
2.055000000e+009,-2.744773e+001	2.305000000e+009,-2.235876e+001
2.060000000e+009,-2.735115e+001	2.310000000e+009,-2.194284e+001
2.065000000e+009,-2.719836e+001	2.315000000e+009,-2.149211e+001
2.070000000e+009,-2.704495e+001	2.320000000e+009,-2.105252e+001
2.075000000e+009,-2.673153e+001	2.325000000e+009,-2.054395e+001
2.080000000e+009,-2.643617e+001	2.330000000e+009,-2.003622e+001
2.085000000e+009,-2.606503e+001	2.335000000e+009,-1.955243e+001
2.090000000e+009,-2.571493e+001	2.340000000e+009,-1.908554e+001
2.095000000e+009,-2.534363e+001	2.345000000e+009,-1.864142e+001
2.100000000e+009,-2.503645e+001	2.350000000e+009,-1.821936e+001
2.105000000e+009,-2.473871e+001	2.355000000e+009,-1.782618e+001
2.110000000e+009,-2.457209e+001	2.360000000e+009,-1.743417e+001
2.115000000e+009,-2.438411e+001	2.365000000e+009,-1.707015e+001
2.120000000e+009,-2.424612e+001	2.370000000e+009,-1.671132e+001
2.125000000e+009,-2.408351e+001	2.375000000e+009,-1.639406e+001
2.130000000e+009,-2.397577e+001	2.380000000e+009,-1.608911e+001
2.135000000e+009,-2.390368e+001	2.385000000e+009,-1.581383e+001
2.140000000e+009,-2.383928e+001	2.390000000e+009,-1.553168e+001
2.145000000e+009,-2.379261e+001	2.395000000e+009,-1.532323e+001
2.150000000e+009,-2.376392e+001	2.400000000e+009,-1.505502e+001
2.155000000e+009,-2.370310e+001	2.405000000e+009,-1.487473e+001
2.160000000e+009,-2.369251e+001	2.410000000e+009,-1.468454e+001
2.165000000e+009,-2.364012e+001	2.415000000e+009,-1.449496e+001
2.170000000e+009,-2.357678e+001	2.420000000e+009,-1.428612e+001
2.175000000e+009,-2.349369e+001	2.425000000e+009,-1.408020e+001
2.180000000e+009,-2.340902e+001	2.430000000e+009,-1.388840e+001
2.185000000e+009,-2.333969e+001	2.435000000e+009,-1.369102e+001
2.190000000e+009,-2.326612e+001	2.440000000e+009,-1.348951e+001
2.195000000e+009,-2.321356e+001	2.445000000e+009,-1.329059e+001
2.200000000e+009,-2.321307e+001	2.450000000e+009,-1.304903e+001
2.205000000e+009,-2.321024e+001	2.455000000e+009,-1.280890e+001
2.210000000e+009,-2.323808e+001	2.460000000e+009,-1.257849e+001
2.215000000e+009,-2.325107e+001	2.465000000e+009,-1.233545e+001
2.220000000e+009,-2.332424e+001	2.470000000e+009,-1.209693e+001
2.225000000e+009,-2.337774e+001	2.475000000e+009,-1.187148e+001
2.230000000e+009,-2.344031e+001	2.480000000e+009,-1.163993e+001
2.235000000e+009,-2.350220e+001	2.485000000e+009,-1.143367e+001
2.240000000e+009,-2.354983e+001	2.490000000e+009,-1.124401e+001
2.245000000e+009,-2.359923e+001	2.495000000e+009,-1.105452e+001



2.500000000e+009,-1.089847e+001	2.755000000e+009,-5.063712e+000
2.505000000e+009,-1.073100e+001	2.760000000e+009,-5.015130e+000
2.510000000e+009,-1.059361e+001	2.765000000e+009,-4.942618e+000
2.515000000e+009,-1.044269e+001	2.770000000e+009,-4.895811e+000
2.520000000e+009,-1.031331e+001	2.775000000e+009,-4.841490e+000
2.525000000e+009,-1.021310e+001	2.780000000e+009,-4.793057e+000
2.530000000e+009,-1.006969e+001	2.785000000e+009,-4.750502e+000
2.535000000e+009,-9.966021e+000	2.790000000e+009,-4.711251e+000
2.540000000e+009,-9.872741e+000	2.795000000e+009,-4.662925e+000
2.545000000e+009,-9.761261e+000	2.800000000e+009,-4.608494e+000
2.550000000e+009,-9.652282e+000	2.805000000e+009,-4.571234e+000
2.555000000e+009,-9.539627e+000	2.810000000e+009,-4.535584e+000
2.560000000e+009,-9.451815e+000	2.815000000e+009,-4.490611e+000
2.565000000e+009,-9.319313e+000	2.820000000e+009,-4.441094e+000
2.570000000e+009,-9.196980e+000	2.825000000e+009,-4.391963e+000
2.575000000e+009,-9.073593e+000	2.830000000e+009,-4.338471e+000
2.580000000e+009,-8.934978e+000	2.835000000e+009,-4.275812e+000
2.585000000e+009,-8.799336e+000	2.840000000e+009,-4.233904e+000
2.590000000e+009,-8.632386e+000	2.845000000e+009,-4.207290e+000
2.595000000e+009,-8.477906e+000	2.850000000e+009,-4.156528e+000
2.600000000e+009,-8.316425e+000	2.855000000e+009,-4.103696e+000
2.605000000e+009,-8.187368e+000	2.860000000e+009,-4.049856e+000
2.610000000e+009,-8.017371e+000	2.865000000e+009,-3.996486e+000
2.615000000e+009,-7.879888e+000	2.870000000e+009,-3.962268e+000
2.620000000e+009,-7.771307e+000	2.875000000e+009,-3.947070e+000
2.625000000e+009,-7.620700e+000	2.880000000e+009,-3.913353e+000
2.630000000e+009,-7.467261e+000	2.885000000e+009,-3.884451e+000
2.635000000e+009,-7.367938e+000	2.890000000e+009,-3.837376e+000
2.640000000e+009,-7.228864e+000	2.895000000e+009,-3.814806e+000
2.645000000e+009,-7.106791e+000	2.900000000e+009,-3.766447e+000
2.650000000e+009,-7.000796e+000	2.905000000e+009,-3.764426e+000
2.655000000e+009,-6.889378e+000	2.910000000e+009,-3.727473e+000
2.660000000e+009,-6.775796e+000	2.915000000e+009,-3.714011e+000
2.665000000e+009,-6.671263e+000	2.920000000e+009,-3.667134e+000
2.670000000e+009,-6.573144e+000	2.925000000e+009,-3.642833e+000
2.675000000e+009,-6.464194e+000	2.930000000e+009,-3.621891e+000
2.680000000e+009,-6.352385e+000	2.935000000e+009,-3.605425e+000
2.685000000e+009,-6.281876e+000	2.940000000e+009,-3.594271e+000
2.690000000e+009,-6.166666e+000	2.945000000e+009,-3.551262e+000
2.695000000e+009,-6.061722e+000	2.950000000e+009,-3.539512e+000
2.700000000e+009,-5.967431e+000	2.955000000e+009,-3.506838e+000
2.705000000e+009,-5.828927e+000	2.960000000e+009,-3.464841e+000
2.710000000e+009,-5.751557e+000	2.965000000e+009,-3.436502e+000
2.715000000e+009,-5.660096e+000	2.970000000e+009,-3.413842e+000
2.720000000e+009,-5.593966e+000	2.975000000e+009,-3.393634e+000
2.725000000e+009,-5.498832e+000	2.980000000e+009,-3.358207e+000
2.730000000e+009,-5.403152e+000	2.985000000e+009,-3.344190e+000
2.735000000e+009,-5.341986e+000	2.990000000e+009,-3.300842e+000
2.740000000e+009,-5.275205e+000	2.995000000e+009,-3.284404e+000
2.745000000e+009,-5.196668e+000	3.000000000e+009,-3.267491e+000
2.750000000e+009,-5.121701e+000	

## Lampiran 10 : Data Pengukuran VSWR Output

!freq,S11:SWR

2.000000000e+009,+1.124243e+000	2.250000000e+009,+1.140777e+000
2.005000000e+009,+1.117240e+000	2.255000000e+009,+1.140640e+000
2.010000000e+009,+1.110509e+000	2.260000000e+009,+1.140660e+000
2.015000000e+009,+1.104262e+000	2.265000000e+009,+1.140995e+000
2.020000000e+009,+1.099064e+000	2.270000000e+009,+1.141019e+000
2.025000000e+009,+1.094479e+000	2.275000000e+009,+1.141479e+000
2.030000000e+009,+1.090699e+000	2.280000000e+009,+1.142425e+000
2.035000000e+009,+1.088594e+000	2.285000000e+009,+1.144069e+000
2.040000000e+009,+1.087962e+000	2.290000000e+009,+1.147275e+000
2.045000000e+009,+1.087341e+000	2.295000000e+009,+1.151539e+000
2.050000000e+009,+1.087743e+000	2.300000000e+009,+1.157733e+000
2.055000000e+009,+1.088607e+000	2.305000000e+009,+1.165015e+000
2.060000000e+009,+1.089643e+000	2.310000000e+009,+1.173812e+000
2.065000000e+009,+1.091306e+000	2.315000000e+009,+1.183921e+000
2.070000000e+009,+1.093009e+000	2.320000000e+009,+1.194397e+000
2.075000000e+009,+1.096591e+000	2.325000000e+009,+1.207334e+000
2.080000000e+009,+1.100099e+000	2.330000000e+009,+1.221195e+000
2.085000000e+009,+1.104698e+000	2.335000000e+009,+1.235356e+000
2.090000000e+009,+1.109239e+000	2.340000000e+009,+1.249978e+000
2.095000000e+009,+1.114283e+000	2.345000000e+009,+1.264828e+000
2.100000000e+009,+1.118641e+000	2.350000000e+009,+1.279859e+000
2.105000000e+009,+1.123033e+000	2.355000000e+009,+1.294729e+000
2.110000000e+009,+1.125565e+000	2.360000000e+009,+1.310447e+000
2.115000000e+009,+1.128489e+000	2.365000000e+009,+1.325899e+000
2.120000000e+009,+1.130681e+000	2.370000000e+009,+1.341995e+000
2.125000000e+009,+1.133315e+000	2.375000000e+009,+1.356989e+000
2.130000000e+009,+1.135091e+000	2.380000000e+009,+1.372118e+000
2.135000000e+009,+1.136294e+000	2.385000000e+009,+1.386416e+000
2.140000000e+009,+1.137378e+000	2.390000000e+009,+1.401737e+000
2.145000000e+009,+1.138169e+000	2.395000000e+009,+1.413512e+000
2.150000000e+009,+1.138658e+000	2.400000000e+009,+1.429263e+000
2.155000000e+009,+1.139700e+000	2.405000000e+009,+1.440248e+000
2.160000000e+009,+1.139883e+000	2.410000000e+009,+1.452198e+000
2.165000000e+009,+1.140789e+000	2.415000000e+009,+1.464494e+000
2.170000000e+009,+1.141892e+000	2.420000000e+009,+1.478501e+000
2.175000000e+009,+1.143354e+000	2.425000000e+009,+1.492810e+000
2.180000000e+009,+1.144860e+000	2.430000000e+009,+1.506600e+000
2.185000000e+009,+1.146105e+000	2.435000000e+009,+1.521278e+000
2.190000000e+009,+1.147440e+000	2.440000000e+009,+1.536797e+000
2.195000000e+009,+1.148401e+000	2.445000000e+009,+1.552669e+000
2.200000000e+009,+1.148410e+000	2.450000000e+009,+1.572717e+000
2.205000000e+009,+1.148462e+000	2.455000000e+009,+1.593537e+000
2.210000000e+009,+1.147952e+000	2.460000000e+009,+1.614393e+000
2.215000000e+009,+1.147714e+000	2.465000000e+009,+1.637384e+000
2.220000000e+009,+1.146385e+000	2.470000000e+009,+1.660993e+000
2.225000000e+009,+1.145420e+000	2.475000000e+009,+1.684323e+000
2.230000000e+009,+1.144301e+000	2.480000000e+009,+1.709368e+000
2.235000000e+009,+1.143203e+000	2.485000000e+009,+1.732659e+000
2.240000000e+009,+1.142365e+000	2.490000000e+009,+1.754938e+000
2.245000000e+009,+1.141500e+000	2.495000000e+009,+1.778067e+000

2.500000000e+009,+1.797798e+000	2.755000000e+009,+3.527259e+000
2.505000000e+009,+1.819694e+000	2.760000000e+009,+3.559575e+000
2.510000000e+009,+1.838241e+000	2.765000000e+009,+3.609024e+000
2.515000000e+009,+1.859245e+000	2.770000000e+009,+3.641743e+000
2.520000000e+009,+1.877798e+000	2.775000000e+009,+3.680528e+000
2.525000000e+009,+1.892530e+000	2.780000000e+009,+3.715870e+000
2.530000000e+009,+1.914180e+000	2.785000000e+009,+3.747533e+000
2.535000000e+009,+1.930262e+000	2.790000000e+009,+3.777256e+000
2.540000000e+009,+1.945053e+000	2.795000000e+009,+3.814558e+000
2.545000000e+009,+1.963139e+000	2.800000000e+009,+3.857530e+000
2.550000000e+009,+1.981266e+000	2.805000000e+009,+3.887550e+000
2.555000000e+009,+2.000484e+000	2.810000000e+009,+3.916745e+000
2.560000000e+009,+2.015813e+000	2.815000000e+009,+3.954252e+000
2.565000000e+009,+2.039544e+000	2.820000000e+009,+3.996447e+000
2.570000000e+009,+2.062119e+000	2.825000000e+009,+4.039274e+000
2.575000000e+009,+2.085562e+000	2.830000000e+009,+4.087028e+000
2.580000000e+009,+2.112741e+000	2.835000000e+009,+4.144518e+000
2.585000000e+009,+2.140239e+000	2.840000000e+009,+4.183938e+000
2.590000000e+009,+2.175372e+000	2.845000000e+009,+4.209387e+000
2.595000000e+009,+2.209215e+000	2.850000000e+009,+4.258851e+000
2.600000000e+009,+2.246043e+000	2.855000000e+009,+4.311654e+000
2.605000000e+009,+2.276601e+000	2.860000000e+009,+4.366910e+000
2.610000000e+009,+2.318465e+000	2.865000000e+009,+4.423180e+000
2.615000000e+009,+2.353739e+000	2.870000000e+009,+4.460068e+000
2.620000000e+009,+2.382539e+000	2.875000000e+009,+4.476661e+000
2.625000000e+009,+2.423937e+000	2.880000000e+009,+4.513941e+000
2.630000000e+009,+2.467941e+000	2.885000000e+009,+4.546421e+000
2.635000000e+009,+2.497464e+000	2.890000000e+009,+4.600388e+000
2.640000000e+009,+2.540247e+000	2.895000000e+009,+4.626743e+000
2.645000000e+009,+2.579260e+000	2.900000000e+009,+4.684292e+000
2.650000000e+009,+2.614301e+000	2.905000000e+009,+4.686729e+000
2.655000000e+009,+2.652360e+000	2.910000000e+009,+4.731775e+000
2.660000000e+009,+2.692514e+000	2.915000000e+009,+4.748412e+000
2.665000000e+009,+2.730740e+000	2.920000000e+009,+4.807312e+000
2.670000000e+009,+2.767781e+000	2.925000000e+009,+4.838451e+000
2.675000000e+009,+2.810291e+000	2.930000000e+009,+4.865626e+000
2.680000000e+009,+2.855504e+000	2.935000000e+009,+4.887218e+000
2.685000000e+009,+2.884881e+000	2.940000000e+009,+4.901958e+000
2.690000000e+009,+2.934391e+000	2.945000000e+009,+4.959674e+000
2.695000000e+009,+2.981196e+000	2.950000000e+009,+4.975688e+000
2.700000000e+009,+3.024712e+000	2.955000000e+009,+5.020795e+000
2.705000000e+009,+3.091287e+000	2.960000000e+009,+5.080039e+000
2.710000000e+009,+3.129925e+000	2.965000000e+009,+5.120846e+000
2.715000000e+009,+3.177013e+000	2.970000000e+009,+5.153967e+000
2.720000000e+009,+3.212053e+000	2.975000000e+009,+5.183884e+000
2.725000000e+009,+3.263991e+000	2.980000000e+009,+5.237210e+000
2.730000000e+009,+3.318134e+000	2.985000000e+009,+5.258626e+000
2.735000000e+009,+3.353795e+000	2.990000000e+009,+5.326018e+000
2.740000000e+009,+3.393706e+000	2.995000000e+009,+5.352045e+000
2.745000000e+009,+3.441994e+000	3.000000000e+009,+5.379100e+000
2.750000000e+009,+3.489510e+000	



**LEMBAGA ILMU PENGETAHUAN INDONESIA**  
INDONESIAN INSTITUTE OF SCIENCES  
**PUSAT PENELITIAN ELEKTRONIKA DAN TELEKOMUNIKASI (P2ET-LIPI)**  
RESEARCH CENTER FOR ELECTRONICS AND TELECOMMUNICATION

Nomor : B-1102/IPT.5.01.02/KS/XI/2016  
Sifat : Biasa  
Lamp. : -  
Perihal : Re\_Permohonan Izin Mengadakan Penelitian  
Untuk Penulisan Skripsi

Bandung, 9 November 2016

Yth. Kepala Biro Akademik, Kemahasiswaan  
dan Hubungan Masyarakat  
Universitas Negeri Jakarta  
Jl. Rawamangun  
Jakarta

Membalas surat saudara No.3449/UN39.12/KM/2016 tertanggal 28 Oktober 2016, perihal Permohonan Izin Mengadakan Penelitian untuk Penulisan Skripsi di Pusat Penelitian Elektronika dan Telekomunikasi-LIPI dari Mahasiswa saudara yang bernama:

NO	NAMA/ NIM	JUDUL TA (dari P2ET/ bawa-sendiri)*	PROGRAM	PEMBIMBING
1	Tipla Daniati/ 5215122653	Rancang Bangun Low Noise Amplifier pada Frekuensi 2.4- 2.5 Ghz Menggunakan Metode 2 Tingkat Dengan Pembiasan Voltage Divider	S-1	Yana Taryana, M.T

Pada prinsipnya kami dapat menyetujui mahasiswa tersebut untuk melaksanakan penelitian di P2ET LIPI dengan mengikuti tata tertib/aturan yang berlaku.

Demikian pemberitahuan ini disampaikan atas perhatian dan kerja samanya kami mengucapkan terima kasih.

Kepala Subbidang Diseminasi dan  
Kerja Sama P2ET- LIPI,



Yadi Radiansah, S.T

(\*) Coret yang tidak perlu

Tembusan:

1. Para Ketua Keltian;
2. Arsip.-

## DAFTAR RIWAYAT HIDUP



**Tipla Daniati**, lahir di Bekasi 12 Mei 1994. Anak keempat dari empat bersaudara dari pasangan Bapak Hardi dan Ibu Nining. Riwayat pendidikan formal yang pernah ditempuh oleh Peneliti, Pendidikan Dasar di SDN Jatirahayu V (2000 – 2006), Pendidikan Menengah di SMPN 287 Jakarta (2006 – 2009) dan Pendidikan Menengah Atas di SMAN 113 Jakarta (2009-2012) dan

Melanjutkan ke jenjang Universitas Negeri Jakarta, Fakultas Teknik, Program Studi Elektronika, Konsentrasi Peminatan Telekomunikasi.

Selama Kuliah, peneliti juga aktif di ORMAWA yaitu KSR PMI Unit UNJ sebagai anggota tahun 2013. Pada tahun 2013 peneliti pernah mendapatkan dana hibah dikti untuk Program Kreativitas Mahasiswa (PKM) dengan jenis Karsa Cipta dengan judul “PORTABLE PHYSICS”